

NOSITEL
VYZNAMENÁNÍ
ZA BRANNOU
VÝCHOVU
I. A II. STUPNĚ



ŘADA B PRO KONSTRUKTÉRY

ČASOPIS PRO ELEKTRONIKU
A AMATÉRSKÉ VYSÍLÁNÍ
ROČNÍK XXXIV/1985 ● ● ČÍSLO 3

V TOMTO SEŠITĚ

Elektronizace, robotizace,
automatizace 81

INTEGROVANÉ OBVODY CMOS
(pokračování)

Analogové spínače	82
Lineární obvody CMOS	83
Operační zesilovače	83
Stabilizátory napětí	84
Převodník napětí	84
Časovací obvody	85
Návrh systému	85
Požadavky na napájecí zdroj	88
Propojování CMOS s jinými obvody a diskrétními prvky	89
Propojování CMOS vedením	91
Základní technické údaje CMOS a HCMOS	91
Rychlé logické obvody CMOS	92
Ztrátový výkon obvodů HCMOS	94
Dynamické a statické parametry	95
Šprávné ošetření obvodů HCMOS	97
Základní měřicí metody obvodů CMOS	98
Aplikace obvodů CMOS	99
Všeobecné aplikace	99
Aplikace ve výpočetní technice	102
Aplikace v telekomunikacích	104
Aplikace v měřicí technice	108
Obvody pro DVM	110
Převodníky A/D pro číslicové voltmetry	110
Obvody CMOS ve spotřební elektronice	114
Časoměrná technika s obvody CMOS	117

AMATÉRSKÉ RADIO ŘADA B

Vydává ÚV Svazarmu ve vydavatelství NAŠE VOJSKO,
Vladislavova 26, 133 66 Praha 1; tel. 26 06 51-7. Šéfredak-
tor ing. Jan Klábal, redaktor Luboš Kalousek, OK1FAC. Re-
dakční rada řídí ing. J. T. Hyán.
Redakce Jungmannova 24, 113 66 Praha 1, tel. 26 06 51-7,
šéfredaktor linka 354, redaktor linka 353, sekretářka linka
355. Ročně vyjde 6 čísel. Cena výtisku 5 Kčs, pololetní
předplatné 15 Kčs. Rozšiřuje PNS, v jednotkách ozbroje-
ných sil vydavatelství NAŠE VOJSKO, administrace Vladi-
slavova 26, Praha 1. Objednávky přijímá každá pošta i doru-
čovat. Objednávky do zahraničí vyřizuje PNS, ústřední
expedice a dovoz tisku, závod 01, Kaňkova 9, 160 00 Praha 6.
Tiskne NAŠE VOJSKO, n. p., závod 08, 160 05 Praha 6,
Vlastina ulice č. 889/23.

Za původnost a správnost příspěvku odpovídá autor. Ná-
vrstvy v redakci a telefonické dotazy pouze po 14. hodině.
Číslo indexu 46 044.

Toto číslo má vyjít podle plánu 28. 5. 1985.
© Vydavatelství NAŠE VOJSKO

ELEKTRONIZACE – ROBOTIZACE – AUTOMATIZACE

V rámci programu elektronizace, který vzala vláda ČSSR na vědomí svým usne- sením č. 253/1984 jako Dlouhodobý kom- plexní program elektronizace česko- slovenského národního hospodářství do r. 1995, má elektronika zasáhnout praktic- ky do všech odvětví národního hospodář- ství a přispět tak podstatnou měrou ke snížení pracnosti a zvýšení efektivity celého národního hospodářství.

Potřeba dlouhodobého programu elek- tronizace našeho národního hospodář- ství je jednoznačná a ze všech hledisek náročná, jak také uvedl ve svém projevu předseda vlády s. Štrougal při zahájení výroby barevných obrazovek v Rožnově a Valašském Meziříčí v listopadu loňské- ho roku. Proto bude nezbytné aplikaci elektroniky v jednotlivých odvětvích a oborech národního hospodářství velmi pečlivě zvažovat nejen z hlediska zájmů a předpokladů realizace, ale i podle toho, jaký celospolečenský efekt nám přinesou. Z toho ovšem vyplývá jediný možný závěr: musíme nejen urychlit proces elektroni- zace, ale i zajistit podstatné zvýšení zájmu o její uplatňování a využívání.

Klíčového významu nabývají nyní tako- vá řešení, která budou vycházet z vědec- kotechnického rozvoje a z odpovídajících strukturálních změn v národním hospo- dářství a z aktivnějšího využívání možnos- tí socialistické dělby práce. Tyto změny musí především spočívat v přednostním rozvoji elektrotechniky, elektroniky a vy- braných oborů strojírenství, které mohou výrazně zefektivnit vývoz, přispět k mo- dernizaci výrobní základny, vést k úspo- rám paliv a energie.

Tak jako v celém národním hospodář- ství, tak i v elektrotechnice a elektronice je nevyhnutelná specializace. Lze rozvíjet pouze některé vybrané směry, odpovídají- cí reálným možnostem naší výzkumné, vývojové a výrobní základny. O to víc musíme využívat možnosti spolupráce se zeměmi RVHP, zejména pak se Sově- tským svazem.

K plnému využívání této spolupráce výraznou měrou přispěje i významná do- hoda mezi ČSSR a SSSR, podepsaná v březnu letošního roku, zabezpečující vyšší úroveň součinnosti ve vývoji robo- technických komplexů, se sídlem meziná- rodního vědeckotechnického sdružení ROBOT v Prešově. Při otvírání tohoto sídla upozornil místopředseda vlády ČSSR a předseda Státní komise pro vědeckotechnický a investiční rozvoj s. J. Obzina, že uzavření této dohody není náhodné, že má hluboké kořeny v před- cházejících formách a výsledcích česko- slovensko-sovětské spolupráce. Tato do- hoda vychází ze zkušeností a práce spo- lečných týmů konstruktérů a projektantů šesti československých a osmi sově- tských organizací; jejichž výsledkem jsou tři typy vyráběných průmyslových robotů a manipulátorů a další tři typy, které jsou ve vývoji. Přímou pak navazuje na pozitivní výsledky práce společné českosloven- sko-sovětské projekční, konstrukční a technologické kanceláře ROBOT, zalo- žené v roce 1983. Podepsaná dohoda je konkrétním příspěvkem k uskutečňování závěrů ekonomické rady členských států RVHP na nejvyšší úrovni, konané v Moskvě v červnu minulého roku a sou- časně logickým pokrokem v dosavadní spolupráci mezi ČSSR a SSSR v oblasti robotizace.

Tato dohoda je skutečně praktickým nástrojem socialistické ekonomické inte- grace, protože vychází z prioritních směrů spolupráce členských států RVHP do r. 2000, konkrétně z programu Komplexní automatizace výrobních procesů. Přijatý společný program je již v zásadě promít- nut a zakotven do plánu vybraných resor- tů, odvětví, oborů a podniků i vědeckový- zkumných ústavů a organizací obou zemí. Jednotliví členové sdružení svým základ- ním vkladem vytvářejí ekonomické před- poklady jeho činnosti a podílejí se na zisku podle míry své účasti na produkci sdružení. Činnost vědeckotechnického sdružení ROBOT tak přímo navazuje na Dlouhodobý komplexní program elektro- nizace národního hospodářství a na při- pravovaný státní cílový program 05 – Automatizace výrobních procesů s prů- myslovými roboty a manipulátory.

Rovněž oblast automatizace řídicích činností, která by měla podstatně urychlit intenzifikaci naší ekonomiky a pomohla rychleji zvyšovat výkonnost a účinnost celého společenskopolitického, státního a hospodářského mechanismu, bude pro- bíhat v návaznosti na úkoly a zásady zdokonalení řízení národního hospodář- ství. Půjde zde především o zvyšování účinnosti plánovacího procesu a řízení reprodukčního procesu, o propojení plá- nování a řízení inovačních procesů tech- nického rozvoje a investiční výstavby a zvyšování produktivity práce. Podrobně- ji jsou úkoly na tomto úseku formulová- ny v Hlavních směrech dalšího rozvoje soustavy plánovitého řízení národního hospodářství, které schválila vláda svým usnesením č. 243/1984. Program elektro- nizace předpokládá, že na tomto úseku bude do r. 1990 vybudováno 70 ASR vrcholového typu, 253 ASR středního článku a 1710 ASR podniků.

„Nemalé úkoly vyplývající z programu elektronizace jsou spojeny i s přípravou kvalifikovaných kadrů. To si vyžadá pro- myšlené a cílevědomé úpravy výuky na všech stupních škol včetně učňovského školství a prohloubení a větší zpřístupně- ní polytechnické výuky naší mládeže“ prohlásil při výše zmíněné příležitosti předseda vlády ČSSR s. L. Štrougal. Ale zde ještě máme nemalé rezervy. Jak upo- zornil v Rudém právu rektor vysoké školy technické v Brně, prof. ing. F. Kouřil, máme stále ještě zjevnou disparitu mezi skutečnou potřebou a plánovanými počty pro výchovu elektrotechnických in- ženýrů. V přímém protikladu s rostoucí úlohou elektroniky a zejména elektroniky v čs. ekonomice vykazují směrná čísla pro přijímání studentů na elektrotechnické fakulty v posledních letech klesající ten- denci. Elektrotechnické fakultě VUT v Brně bylo v posledních letech směrné číslo sníženo ze 680 studentů ve školním roce 1980/81 na 440 ve školním roce 1984/85 (ročníky mezi: 654, 540). Příčiny tohoto neodpovídajícího stavu lze spatřo- vat v nedokonalém využívání a koordinaci všech nástrojů systému plánování potřeb absolventů technických vysokých škol, a v nedoceníení úlohy a potřeb inženýrů elektrotechniků při automatizaci, elektro- nizaci a robotizaci výroby a výrobků v ne- elektrotechnických průmyslových obo-

rech. Resorty mimo elektrotechniku v rozporu se stanoviskem FMEP se zřejmě domnívají, že uplatňování elektroniky v jejich výrobní sféře bude v plném rozsahu zabezpečovat resort elektrotechnického průmyslu, a tak pro tuto oblast nikdo nenárokuje výchovu inženýrů zaměřených na využití elektroniky v daném oboru.

Katastrofální nedostatek informací všeho druhu z elektroniky – zejména teoreticko-praktických aplikací je notoricky znám. Výrobní lůžty odborných technic-

kých knih jsou až čtyřlété a to se neuvažuje čas, který potřebuje autor na zpracování daného tématu, odborné časopisy pro malou a střední výpočetní techniku a mikroelektroniku pro širokou technickou veřejnost neexistují, jejich nedostatek je nahrazován různými přílohami v časopisech ba i v denících (viz sobotní příloha Rudého práva). I toto ukazuje, že příprava odborných, elektronicky zaměřených kádrů je u nás stále na velmi nízkém stupni rozvoje a je ponechána spíše na zájmu jednotlivců.

Je proto nanejvýš nutné zaměřit pozornost i na oblast výchovy nejen odborných kádrů, ale také širší veřejnost účinněji připravovat na přicházející období technické lidské společnosti, na období, ve kterém se naplňuje a realizuje náročný program elektronizace, robotizace a automatizace československého národního hospodářství, který stanovil XVI. sjezd KSČ a důrazně podtrhlo 8. zasedání ÚVKŠČ k vědeckotechnickému pokroku.

Ing. Jan Klábal

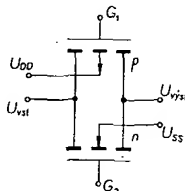
INTEGROVANÉ OBVODY CMOS

Ing. Václav Teska

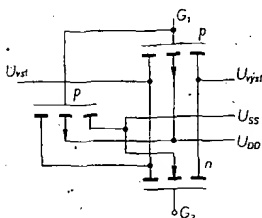
(Pokračování)

Analogové spínače

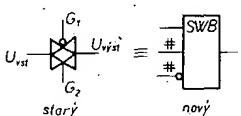
Diskrétní tranzistory MOSFET mohou být používány k obousměrnému spínání analogového signálu, proto lze k tomuto účelu využít i přizpůsobených logických hradel CMOS. Základním prvkem analogového spínače je přenosový člen popsáný v úvodní části příručky. Přenosový člen na obr. 229 je sestaven z MOSFET a je řízen napětím na řídicí elektrodě. Odpor kanálu se při přenosu mění s napětím vstupního signálu, rozdíl napětí mezi substrátem n a p ($U_{DD} - U_{SS}$) a se zátěží na výstupu. U analogových spínačů se požaduje, aby se neměnil odpor spínače při přenosu s úrovní vstupního signálu, tj. aby byl zachován konstantní poměr odporů při stavech zapnuto/vypnuto bez ohledu na velikost vstupního signálu. Řízením



Obr. 229. Jednoduchý přenosový člen

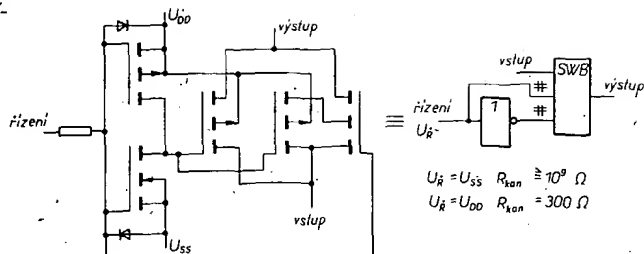


Obr. 230. Kompenzovaný přenosový člen



Obr. 231. Symbol pro přenosový člen

Obr. 232. Čtvrtina analogového spínače 4016



$$U_R = U_{SS} \quad R_{sen} \approx 10^9 \Omega$$

$$U_R = U_{DD} \quad R_{on} = 300 \Omega$$

napětí substrátu je možné změny tohoto poměru kompenzovat a vyrovnávat tak změny amplitudy vstupního signálu vůči substrátu, např. v zapojení podle obr. 230. Spínač má pak v sepnutém stavu velmi stálý odpor asi 350 Ω , prakticky nezávislý na vstupním napětí. Na obr. 231 je symbol používaný při návrhu obvodu pro přenosový člen.

V obvodech CMOS řady 4000 se pro analogové spínače většinou používá zapojení podle obr. 230. Typickým příkladem je obvod 4016, sestavený ze čtyř analogových spínačů a zapojený podle obr. 232. Je požadováno, aby analogová napětí neměla „vnější“ stejnosměrnou složku. Pokud toto omezení není respektováno, a to platí i pro krátkodobý přenos, může být obvod zničen. Abychom tomu zabránili, je potřebné oddělit obě napájecí napětí a napětí analogové.

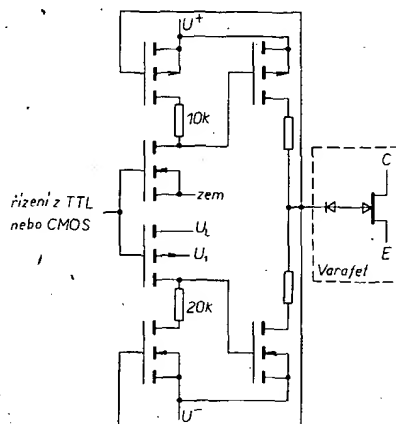
Přenosový člen je možné vytvořit i z obvodu 4007. Avšak pak není zaručen konstantní odpor při přenosu, jako je tomu u přenosových členů řady 4000.

Analogové hradlo

Analogové hradlo má podobnou funkci jako analogový spínač, liší se jen konstrukcí spínacího prvku. Zatímco analogový spínač používá přenosový člen, analogové hradlo pro sepnutí vstupu s výstupem používá FET, který je spínán řídicím obvodem CMOS. Příkladem analogového hradla je obvod 1H181, zapojený podle obr. 233. Řídicí obvod při úrovni L na řídicím vstupu má na výstupu signál ± 15 V, který je potřebný pro sepnutí tranzistoru FET, který pracuje jako spínač. Z obr. 233 je zřejmé, že není potřebný žádný klidový napájecí proud. Klidový proud tekoucí tranzistorem FET je roven jeho proudu zbytkovému I_D (vyp) a je až

1 nA. Přitom nerozhoduje, je-li na řídicím vstupu úroveň „1“ nebo „0“, neboť klidový proud FET je roven jeho proudu zbytkovému ve vypnutém stavu a jelikož je to proud stejnosměrný, bude ztrátový výkon velmi malý. Při napájecím napětí ± 15 V je příkon 30 nW. Přivádíme-li na řídicí vstup pravoúhlé impulsy, příkon se zvětšuje a je závislý na opakovacím kmitočtu.

V analogových hradlech se k ovládání přechodu analogového signálu používá JFET. Převodník v hradle je používán pouze k převodu malého řídicího napětí na napětí větší, jímž ovládáme spínací FET. Jako spínač se v moderních analogových hradlech používá VARAFET, což je monolitická kombinace JFET s kanálem n a varikapu, zapojeného do série s řídicí elektrodou JFET. Varikapem se nastavuje předpětí pro FET ve vodivém stavu. V literatuře jsou tato hradla označována jako hradla SPST – řídicím obvo-

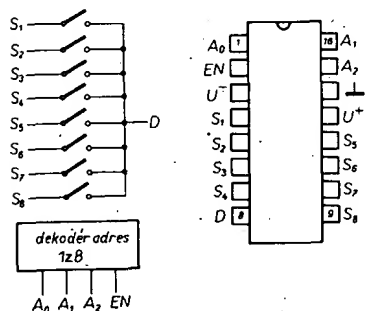


Obr. 233. Zapojení analogového hradla 1H181

dem je spínán jeden JFET do vodivého stavu; DPST – řídicí obvod uzavírá dva JFET; SPDT – řídicí obvod uzavírá a druhý otevírá; DPDT – řídicí obvod dva JFET otevírá a dva uzavírá.

Analogový multiplexer

V některých aplikacích potřebujeme připojit postupně několik analogových vstupních signálů na jeden společný vývod. K tomu účelu může posloužit analogový multiplexer, u něhož se volí propojená cesta (kanál) signálem v kódu BCD. Nejlépe si činnost objasníme na obvodu IH5108, jehož blokové schéma je na obr. 234. Obvod IH5108 je sestaven ze spínačů



Obr. 234. Zapojení analogového multiplexu IH5108

CMOS, spínajících vstupy s výstupem, a z budiče s dekodérem, kterým jsou řízeny spínače. Kromě toho má obvod ještě vstup EN, kompatibilní s obvody TTL, kterým se uvolňuje přenos adres do dekodéru. Při úrovni „1“ na EN je uvolněn přenos adres do dekodéru. Tímto vstupem je umožněno kaskádní řazení multiplexerů. Spínače jsou tvořeny tranzistory MOSFET s kanálem n a p, takže v sepnutém stavu mají malý odpor.

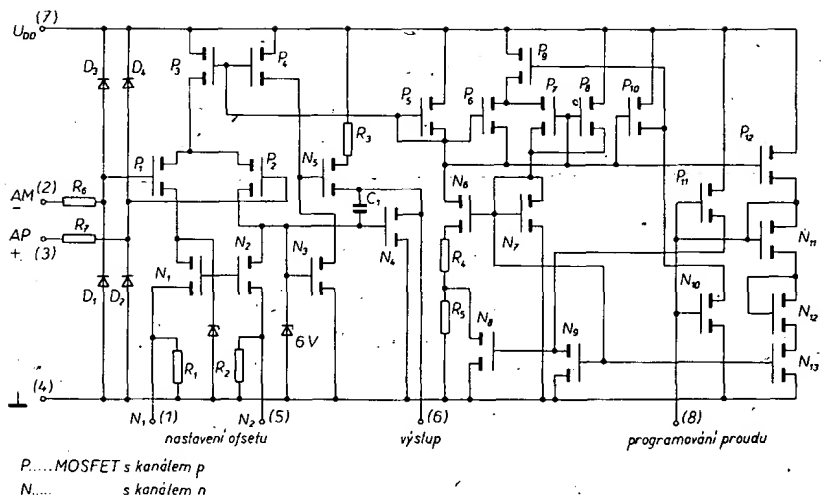
Lineární obvody CMOS

Operační zesilovač

Operační zesilovač pro všeobecné použití

Nejkritičtějším místem operačního zesilovače je jeho vstupní obvod. Proto byla návrhu tohoto obvodu u OZ TLC271 ty Texas Instrument věnována značná pozornost, obvod je sestaven z křížově zapojených tranzistorů MOSFET s kanálem p a z páru proudových zrcadel s MOSFET s kanálem n. Tyto součástky zabírají více než polovinu plochy čipu. Proudové zrcadlo je obvod se dvěma nebo několika tranzistory, u něhož při zvětšování proudu v jednom tranzistoru se zrcadlově zmenšuje proud v druhém tranzistoru, takže celkový proud bude stálý. Proudové zrcadlo je jedním ze základních obvodů lineárních IO. Vstupní tranzistory P_1 a P_2 musí být přesně navrženy, aby bylo dosaženo malého offsetu a dlouhodobé stability. Aby se zmenšil vliv výrobních tolerancí, mají tranzistorové páry P_1 , P_2 a N_1 , N_2 kruhový tvar, jsou různě dotovány a jsou na čipu vzájemně propojeny. Pečlivé rozmístění součástek na čipu a použitá technologie s křemíkovou řídicí elektrodou, označovaná „LinCMOS“, zaručují malý offset a velkou stabilitu zesilovače.

Na obr. 235 je tranzistor P_3 zapojen jako zdroj konstantního proudu pro pár P_1 , P_2 , kdežto P_4 je zátěž zdroje konstantního



Obr. 235. Operační zesilovač CMOS

proudu u zesilovače napětí N_3 . Asi polovina napětového zesílení je realizována tranzistory N_3 , N_4 a druhá polovina tranzistory P_1 , P_3 , N_2 . Výstupní výkon při malém signálu budí tranzistor N_5 , který je zapojen jako emitorový sledovač s kolektorovým odporem R_3 a zdrojem proudu N_4 . Výstupní proud při velkém signálu je odebírán z N_4 a je omezen. Aby nemohlo dojít ke zkratu na napájecím napětí U_{DD} , je na řídicí elektrodě napětí 6 V, stabilizované Zenerovou diodou. Druhá Zenerova dioda brání posuvu napětí vstupního stupně, způsobenému teplotním driftem proudu Zenerovy diody v bázi N_3 . Emitorový proud N_5 je omezen rezistorem R_3 , který chrání obvod před zkratem na výstupu. Zkrat na výstupu je časově omezen přípustnou ztrátou, která je u dvouřádkového plastického pouzdra asi 1 W. Při napájecím napětí 10 V a při pokojové teplotě může zkrat trvat nekonečně dlouho, aniž by se obvod zničil. Protože asi polovina zesílení je získána z N_3 , jsou kondenzátorem (C_1 , 12 pF), zapojeným mezi řídicí elektrodu N_3 a emitor N_5 , kompenzovány všechny složky signálu a tím zabráněno nežádoucí kladné vazbě.

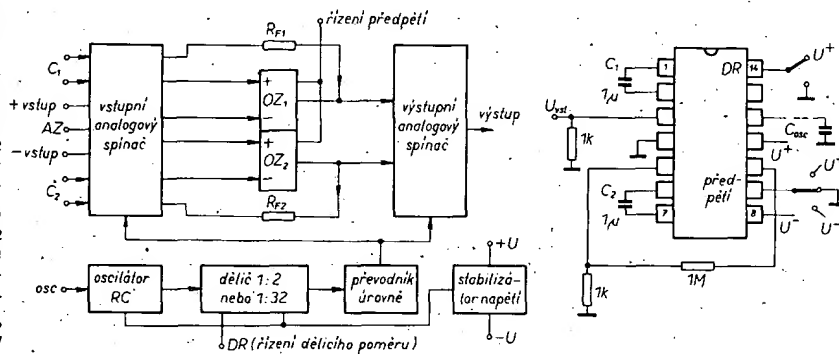
Deset procent plochy čipu je určeno k „programování“ klidového proudu. Klidový proud se programuje k omezení výkonových ztrát při dané konkrétní aplikaci, aby nebyl ze zdroje zbytečně odebíráán proud, který by nebyl zcela využit. Jako přepínač slouží P_9 a N_6 . Je-li vývod 8 uzemněn, otevře se P_9 a uzavře se N_6 , čímž je naprogramován provoz s velkým proudem. Spojením vývodu 8 s U_{DD} se P_9 uzavře a otevře se N_6 , takže obvod pracuje s malým proudem. Když zůstane vývod 8 nezapojen, jsou uzavřeny P_9 , N_6 a teče střední proud. Tranzistory P_9 a N_6 se

nastavuje proud takto: P_9 připojuje P_6 a P_7 k proudovému zrcadlu s MOSFET s kanálem p, nebo P_6 a P_7 se odpojují od proudového zrcadla, při čemž se mění poměr délka-šířka kanálu P_3 a P_4 ve vztahu k diodám P_5 , P_6 . Tím se mění proud asi desetkrát. Naopak N_6 mění zkratováním sériový emitorový odpor tranzistoru N_6 (zkratuje rezistor R_5) a tím o jednu dekádu referenční proud diodami P_6 , P_5 . Poměr délka-šířka kanálu N_6 bude větší než u N_7 , proto proudová zrcadla P_5 až P_8 nastaví stejný proud v N_6 a N_7 , čímž se zmenší úbytek napětí na R_4 a R_5 , který je úměrný kT/q . Tím je využito „exponenciálních“ vlastností tranzistorů MOSFET v inverzním provozu. Nastavený referenční proud přes P_5 , P_6 je roven kT/qR , kde R je závislý na stavu N_6 a je to buď R_4 nebo R_5 . Řetězec tranzistorů P_{12} , N_{11} , N_{12} a N_{13} nastavuje střední proud, není-li vývod 8 zapojen.

IO TLC251 má nesymetrické napájecí napětí v rozsahu 1 až 16 V a TLC271 v rozsahu 3 V až 16 V. Při $U_{DD} = 10$ V je možné naprogramovat proud 10, 150 a 1000 μ A. Při $U_{DD} = 1$ V je klidový proud 2 μ A, takže příkon je 2 μ W. Vstupní odpor je $10^{12} \Omega$; vstupní proud při pokojové teplotě je 1 pA; offsetové napětí je 6 mV a potlačení soufázového signálu 88 dB.

Operační zesilovač s komutovaným nastavením nuly – CAZ

Funkce CAZ se velmi liší od funkce běžného OZ. Značnou výhodou IO ICL7600 je jeho schopnost vlastní kompenzace vnitřního chybového napětí při změně teploty nebo při dlouhodobých změnách napětí jeho napájení. Blokované zapojení OZ CAZ typu ICL7600 je na obr. 236. Oproti běžnému operačnímu zesilovači



Obr. 236. Blokové schéma operačního zesilovače CAZ ICL7600

má CAZ ještě vstup pro automatické nastavení nuly, AZ. Napětí na vstupu AZ může automaticky nulovat každý z vnitřních operačních zesilovačů. Při provozu A se operační zesilovač 2 přepne vnitřním analogovým spínačem na jednotkový zisk a nabíjí vnější kondenzátor C_2 stejnosměrným chybovým napětím a okamžitým nř šumovým napětím. V další etapě analogový spínač „zkouší“, je-li vnitřní operační zesilovač v provozu B, kdy operační zesilovač 2 připojí kondenzátor C_2 do série se svým neinvertujícím vstupem (+) a ofsetové vstupní napětí a šumové napětí zesilovače se vynuluje. Pokud se na jeden z operačních zesilovačů přivádí vstupní napětí, pak druhý pracuje v režimu automatického nulování a nabíjí kondenzátor na napětí ekvivalentní stejnosměrnému a nř šumovému chybovému napětí.

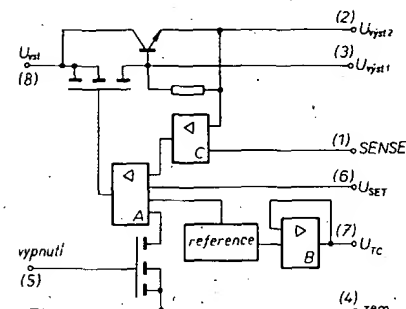
Koncepce zesilovače CAZ má mnoho dalších výhod oproti bipolárním, CMOS a FET OZ:

- efektivní vstupní ofsetové napětí může být o 10^3 až 10^4 menší,
- dlouhodobý teplotní drift je kompenzovaný a je velmi malý,
- teplotní vliv je kompenzován v širokém rozsahu teplot,
- je rovněž omezen vliv změn napájecího napětí.

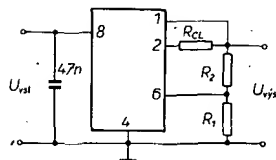
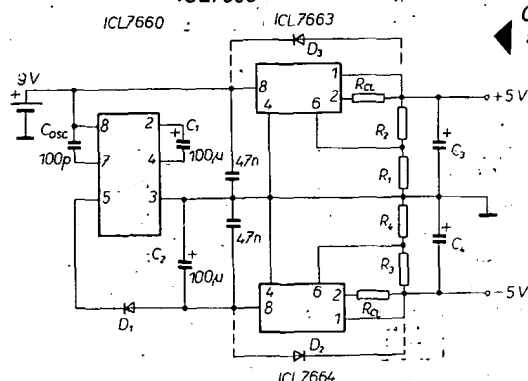
Vnitřní operační zesilovač je uvnitř připojen přes analogový spínač CMOS s vnějším terminálem. Analogový spínač tvoří tři spínače rozpojené a tři sepnuté (v daném okamžiku). Každý spínač je sestaven z MOSFET s kanálem p, spojených paralelně s MOSFET s kanálem n.

Stabilizátory napětí

Stabilizátory napětí CMOS ICL7663 (pro kladné napětí) a ICL7664 (pro záporné napětí) fy Intersil se používají hlavně tam, kde se požaduje malý odběr proudu. Blokové zapojení stabilizátoru napětí ICL7663 je na obr. 237. IO je sestaven



Obr. 237. Blokové schéma stabilizátoru ICL7663



Obr. 238. Základní zapojení ICL7663

z regulačního obvodu, zdroje referenčního napětí, operačního zesilovače A a dvou sériových tranzistorů. IO má vyvedeny tři doplňkové funkce. Vývodem „vypnutí“ lze stabilizátor v klidu odpojit. Uzavřou se oba sériové tranzistory a tím návazné obvody nedostávají napájecí napětí. Práh této funkce je při napětí 1,4 V proti zemi. Přes vývod „SENSE“ a doplňkovým rezistorem se omezuje vstupní proud stabilizátoru. Přes vývod „U_{TC}“ a vnějším rezistorem můžeme naprogramovat teplotní součinitel výstupního napětí. Na obr. 238 je základní zapojení ICL7663, v němž nejsou využity funkce nastavení teplotního součinitele a vypnutí. Vstupní napětí je v rozsahu 1,6 až 16 V, výstupní napětí se nastavuje rezistory R_1 a R_2 . Pro výstupní napětí platí:

$$U_{\text{vyst}} = \frac{R_1 + R_2}{R_1} U_{\text{set}},$$

kde U_{set} je rovno 1,3 V (vnitřní referenční napětí), výstupní napětí musí být proto vždy větší než 1,3 V. Proud lze omezit rezistorem R_{CL} :

$$R_{CL} = 0,7 I_{CO} I_{CL}.$$

Vývod $U_{\text{vyst}1}$ je používán v případě, je-li odběr proudu menší než 5 mA. Pro proudy 5 až 40 mA je určen výstup $U_{\text{vyst}2}$.

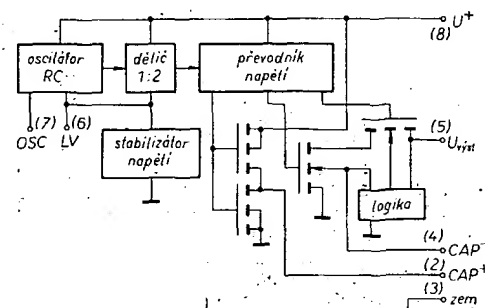
Při používání stabilizátorů CMOS je nutné si uvědomit, že mají odběr kolem 4 μ A, takže se při změně napájecího proudu nebo při změně zátěže může obvod rozkmitat. Tomu lze zabránit připojením kondenzátoru (řádové jednotky μ F) na výstup. Obvody CMOS jsou citlivé na změnu zátěže, takže je lze snadno zničit velkým odebíraným proudem. Abychom tomu zabránili, je výhodné na výstup připojit kondenzátor s velkou kapacitou. Na obr. 239 je stabilizátor ± 5 V napájen z baterie 9 V. Obvod ICL7660 generuje nabíjení a vybíjení dvou kondenzátorů napětí stejné velikosti, ale opačných polarit. V první fázi taktu se nabíje C_1 na napájecí napětí a ve druhé fázi se C_2 nabíjí z C_1 , takže na C_2 bude oproti zemi -9 V.

Vnitřní takt ICL7660 je vhodný pro připojení kondenzátorů do 10 μ F. Při větší kapacitě je nutné taktovací kmitočty 10 kHz snížit kondenzátorem C_{OSC} , jehož kapacita je úměrná kapacitám kondenzátorů C_1 a C_2 . Diody D_1 chrání regulátor ICL7660 před napěťovými špičkami. Rezistory R_1 až R_4 se nastavuje výstupní napětí ± 5 V, R_{CL} slouží k omezení výstupního proudu. Kondenzátory C_3 a C_4 se navrhuje podle připojené zátěže. Při kondenzátorech velkých kapacit je nutné použít diody D_2 , D_3 , aby byly stabilizátory chráněny před možnými proudovými nárazy. Např. při zkratu napětí +9 V se musí napětí regulátoru velmi rychle zmenšit, i když bude napětí na výstupních kondenzátorech a tak i na vývodech $U_{\text{vyst}1}$, SENSE a U_{set} . Diodami D_2 a D_3 se obrácené póluje napětí z U_{vst} na U_{vyst} , takže obvody stabilizátoru nebudou zničeny. Výstupní napětí ± 5 V je stabilní i při $U_{\text{vst}} = 6,5$ V. Celé zapojení má odběr 180 μ A.

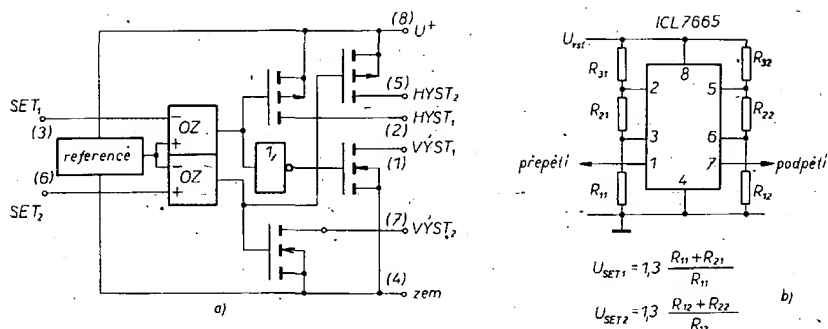
Převodník napětí

Na obr. 240a je blokové schéma převodníku napětí ICL7660 fy Intersil, který přivádí kladné napětí 1,5 až 10 V na záporné napětí -1,5 až -10 V. K obvodu je nutné připojit dva kondenzátory, jejichž kapacita není kritická. Pro napájecí napětí větší než +6,5 V je nutná ještě dioda. Obvod je sestaven ze sériového regulátoru napětí, oscilátoru RC , převodníku úrovně napětí, čtyř výkonových spínačů MOS a logické jednotky, která kontroluje největší záporné napětí a zabezpečuje, že výstupní spínač s kanálem n nedostane předčasně předpětí. Oscilátor, pokud není zatížen, kmitá na 10 kHz při vstupním napájecím napětí 5 V. Tento kmitočty může být snížen vnějším kondenzátorem na vývodu OSC, nebo může být obvod řízen vnějším signálem o potřebném kmitočtu. Při napájecím napětí do +3,5 V je vývod LV spojen se zemí, jinak zůstává nezapojen.

Na obr. 240b je náhradní obvod převodníku napětí. Kondenzátor C_1 se nabíje na napětí U^+ , když jsou sepnuty spínače S_1 a S_3 během první poloviny cyklu. Během druhé poloviny cyklu se sepnou spínače S_2 a S_4 a rozpojí se S_1 a S_3 , takže napětí na kondenzátoru bude zápornější než U^+ . Náboj z C_1 se přenesne na C_2 a bude přesně U^+ za předpokladu ideálního spínače a nebude-li C_2 zatížen. Čtyři spínače na obr. 240b jsou realizovány výkonovými spínači MOS, S_1 je MOSFET s kanálem p a ostatní MOSFET s kanálem n.



Obr. 240. a) blokové schéma převodníku napětí ICL7660, b) náhradní zapojení převodníku napětí ICL7660



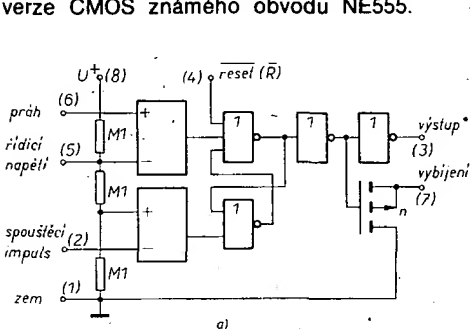
Obr. 241. a) zapojení detektoru přepětí ICL7665, b) praktické zapojení detektoru přepětí ICL7665

Detektor přepětí

Detektory přepětí slouží k indikaci napětí nebo podpětí v obvodech. Zapojení detektoru přepětí ICL7665 je na obr. 241a. Obvod je sestaven ze dvou komparátorů, jejichž vstupní napětí SET₁ a SET₂ se porovnávají s vnitřním referenčním napětím 1,3 V. Výstupy komparátorů budí MOSFET s kanálem n a s otevřeným kolektorem na obou výstupech VYST a MOSFET s kanálem p a otevřeným kolektorem na obou výstupech HYST. Obě sekce detektoru přepětí a podpětí jsou od sebe odděleny, avšak používají společný zdroj referenčního napětí 1,3 V. Ofsetové napětí obou komparátorů je obvykle rozdílné, takže U_{SET1} není rovno U_{SET2} . Vstupní impedance vstupů SET₁ a SET₂ je velmi velká, takže ve většině aplikací ji můžeme zanedbat. Čtyři výstupy s tranzistory MOSFET s otevřeným kolektorem mají v sepnutém stavu malý vstupní odpor. Provozní proud obvodu je 300 nA pro zdroj referenčního napětí a oba komparátory. Praktické zapojení obvodu ICL7665 je na obr. 241b.

Časovací obvod

Časovací obvod ICM7555 (obr. 242) je verze CMOS známého obvodu NE555.



Obr. 242. a) blokové schéma ICM7555, b) astabilní provoz, c) monostabilní provoz

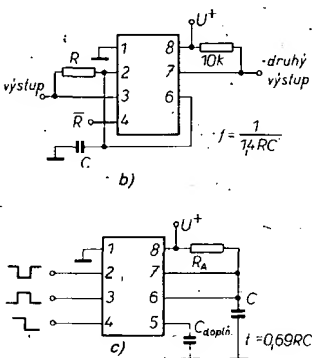
Napájecí proud obvodu ICM7555 je 2 až 3 mA, takže není nutné blokovat napájecí napětí ani vývod „řídicí napětí“. Ve většině aplikací postačí k obvodu připojit dva kondenzátory. Vzhledem k velké vstupní impedanci je možné nastavit pracovní režim rezistory s velkými odpory a kondenzátory s malými kapacitami. Výstupní napětí je téměř rovno napájecímu napětí. při napájecím napětí +5 V je možné výstup zatížit dvěma obvody TTL řady 74.

ICM7555 je možné použít i jako astabilní multivibrátor. Rozkmit výstupního napětí je v tomto případě roven 50 % rozkmitu pracovního pravouhého napětí. Stabilita kmitočtu je v rozsahu napájecích napětí lepší než 1 %. Kmitočet v zapojení

podle obr. 242b je určen vztahem $f = 1/14RC$.

Na obr. 242c je zapojení ICM7555 v monostabilním provozu. Na počátku je vnější kondenzátor vybit tranzistorem v obvodu. Po přivedení záporného spouštěcího impulsu na vývod 2 se vnitřní klopný obvod nastaví, čímž se přeruší zkratovací obvod vnějšího kondenzátoru a na výstupu bude úroveň „1“. Napětí na kondenzátoru se začne zvětšovat s časovou konstantou $t = 0,69 R_A C$. Když se kondenzátor nabije na $0,66 U^+$, vnitřní komparátor vynuluje klopný obvod, čímž se znovu rychle vybití kondenzátor a výstup přejde na úroveň „0“. Vstup 2 se vrátí na úroveň „1“ a těsně před tím se na úroveň „0“ vrátí i výstup.

Napětí na vývodu 5 ovlivňuje „práh“ (vývod 6) a spouštěcí impulsy (vývod 2), kterými jsou řízeny vnitřní komparátory. Tak lze modulovat oscilační kmitočet v astabilním režimu nebo zablokovat oscilace. V monostabilním režimu můžeme napětím na vstupu „řídicí napětí“ měnit zpoždění. Na vývod reset se přivádí napětí 0,6 až 0,7 V, stejně jako u NE555. Funkce reset je v mnohém oproti NE555 vylepšena, neboť při řízení klopného obvodu jsou řízeny následně i vývody „výstup“ a „vybití“.



Návrh systému

Podmínky pro návrh systému s obvody CMOS

V této kapitole se budeme zabývat pokyny, které musíme dodržet při návrhu systému s obvody CMOS. Všechny podmínky jsou uvedeny postupně. V hlavních bodech jsou soustředěny nároky na parametry při stejnosměrném a střídavém provozu, problémy vznikající při propojování obvodů CMOS a při propojování CMOS s obvody jiných typů.

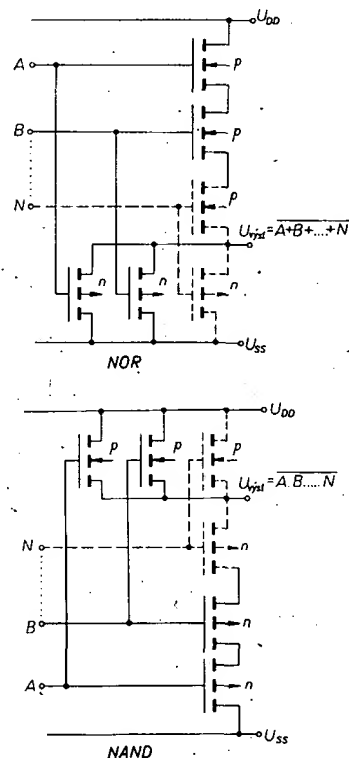
Elektrické parametry hradel CMOS

Kromě hlavních parametrů obvodů CMOS, jako je malý příkon, široký rozsah napájecích napětí apod., je nutné při návrhu systému s obvody CMOS uvažovat:

- změnu přenosové oblasti nebo změnu odstupu rušení stejnosměrným napětím hradla v souvislosti se zapojením hradla,
- změnu výstupní impedance v závislosti na počtu použitých vstupů hradel,
- omezení způsobené ochranným obvodem na výstupu,
- nepoužité vstupy,
- paralelní spojení hradel,
- nežádoucí spojení výstupů,
- kapacitní zátěž,
- vstupní charakteristiky,
- třístavové vlastnosti.

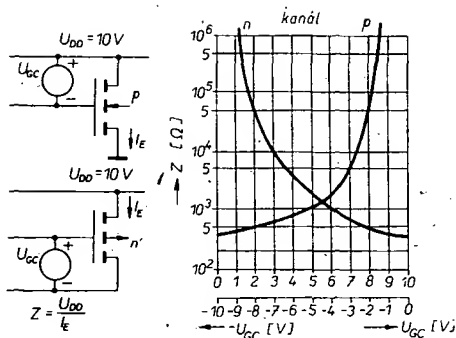
Změna přenosové oblasti hradla

U obvodů CMOS je základní zapojení hradla dáno požadovanou logickou funkcí. U hradla NOR jsou MOSFET s kanálem n spojeny paralelně s U_{SS} a MOSFET s kanálem p do série s U_{DD} . Hradlo NAND je zrcadlový obraz hradla NOR (obr. 243).



Obr. 243. Zapojení hradel NAND a NOR

Protože MOSFET pracují jako napěťové řízené odpory, je možné definovat oblast přenosu a odstup rušení stejnosměrným napětím jako paralelně-sériovou impedanci MOSFET, která je závislá na vstupním napětí, počtu použitých vstupů a na zapojení hradla. Přenosová oblast hradla je definována jako $\Delta U_2 / \Delta U_1 = \text{maximum}$. Jak je zřejmé z obr. 244, odpor MOSFET se může měnit od 20 MΩ do 30 Ω podle fyzikálních rozměrů MOSFET a velikosti připojených napětí. Jak vyplývá z obr. 245, přenosová oblast hradla NOR je kombina-



Obr. 244. Impedance kanálu n a p

ci impedanci MOSFET s kanálem n, které jsou spojeny paralelně, a impedanci MOSFET s kanálem p, zapojených do série. Pro hradlo NAND je přenosová oblast dána poměrem impedanci MOSFET s kanálem n, zapojených do série, a MOSFET s kanálem p, zapojených paralelně. Pro hradlo NOR je odstup rušení ss napětím přímoúměrný středu přenosové oblasti a je definován přibližně empirickými vztahy:

– odstup rušení ss napětí při vstupní úrovni „0“ může být určen:

$$U_{N0} \sim U_{DD} \left(\frac{1}{1,5 + \frac{n_i}{n_m}} - 0,1 \right)$$

kde n_i je počet použitých vstupů hradla, n_m celkový počet vstupů hradla;

– odstup rušení ss napětím při vstupní úrovni „1“ bude

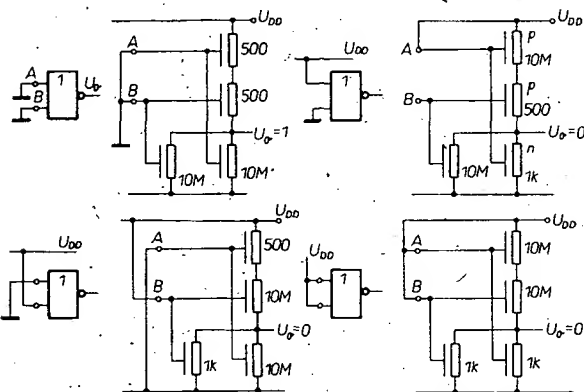
$$U_{N1} \sim U_{DD} \left(0,9 - \frac{1}{1,5 + \frac{n_i}{n_m}} \right)$$

Pro hradlo NAND mohou být odvozeny podobné vztahy.

Z rovnic je zřejmé, že odstup rušivých napětí při vstupní úrovni „0“ se zmenšuje s počtem zapojených vstupů u hradla NOR, kdežto u hradla NAND se zvětšuje. Odstup rušivého napětí při vstupní úrovni „1“ se bude zvětšovat u hradel NOR a zmenšovat u hradel NAND s počtem zapojených vstupů. Na obr. 246 je závislost přenosové oblasti $U_2 = f(U_1)$ na počtu paralelně spojených vstupů hradla NOR a NAND.

Výstupní impedance

Výstupní impedance hradel CMOS je závislá na zapojení hradla NOR nebo NAND, na počtu zapojených vstupů, na



Obr. 245. Odpor při stavu sepnuto/vypnuto u dvoustavového hradla NOR

logické úrovni „1“ nebo „0“ a na velikosti napájecího napětí. Opět uvažujeme sérioparalelní kombinaci MOSFET. Křivky na obr. 247, 248, 249 a 250 zobrazují průběh výstupní impedance u dvouvstupových hradel NOR a NAND při výstupní úrovni „1“ a „0“. Zde lze snadno určit dvě pracovní oblasti:

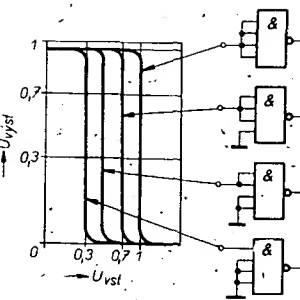
- oblast konstantní impedance Z, když jsou tranzistory v saturaci,
- oblast konstantního proudu, když MOSFET přepínají.

Tyto křivky musíme uvažovat, je-li k obvodu CMOS připojován IO jiné logické skupiny (např. TTL, PMOS, NMO5) nebo diskrétní prvky.

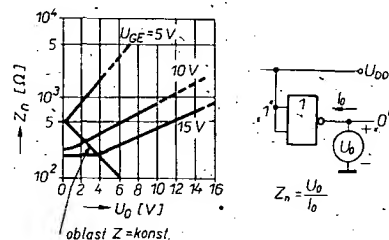
Úroveň	NOR		NAND		Budič	
	2 vst. 4001	4 vst. 4002	2 vst. 4011	4 vst. 4012	1 vst. 4049	1 vst. 4050
H	380 Ω	400 Ω	550 Ω	85 Ω	330 Ω	250 Ω
L	220 Ω	60 Ω	300 Ω	200 Ω	40 Ω	30 Ω

Pro praktický návrh slouží tabulka, v níž jsou uvedeny výstupní impedance hradel NOR a NAND při úrovních „0“ nebo „1“ pro $U_{DD} = 15$ V v závislosti na počtu použitých vstupů. V některých aplikacích se požaduje minimální výstupní impedance při úrovni „0“ nebo „1“. V takovém případě je výhodné použít budič ze čtyřvstupových hradel NOR nebo NAND, u nichž se všechny vstupy spojí paralelně. Čtyřvstupové hradlo NOR použijeme tam, kde se požaduje zmenšení proudu, naopak čtyřvstupové hradlo NAND použijeme tam, kde požadujeme větší proud. Výstupní impedance při úrovni „0“ nebo „1“ je přímoúměrná počtu zapojených vstupů.

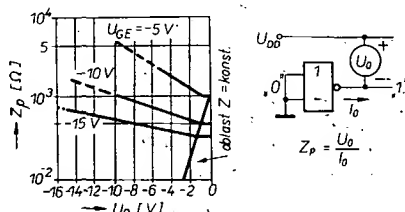
Na obr. 251 je závislost výstupní impedance čtyřvstupového hradla NOR (přip. NAND) na počtu zapojených vstupů. Tato impedance je nepřímo úměrná počtu zapojených vstupů.



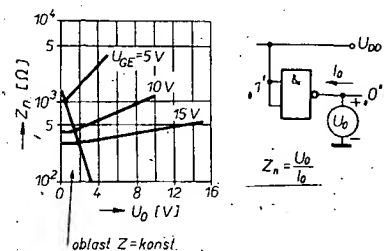
Obr. 246. Změna přenosové charakteristiky podle počtu zapojených vstupů hradel NOR a NAND



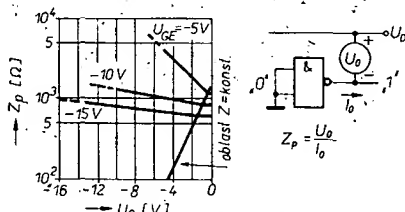
Obr. 247. Výstupní impedance při $U_O = „0“$ u 4001



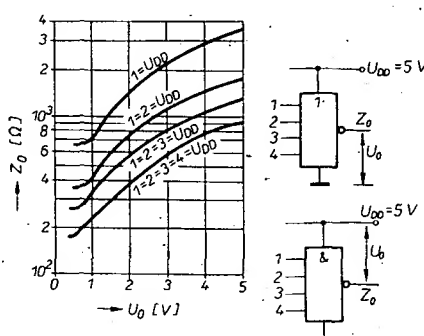
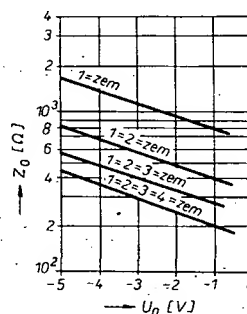
Obr. 248. Výstupní impedance při $U_O = „1“$ u 4001



Obr. 249. Výstupní impedance pro $U_O = „0“$ u 4011



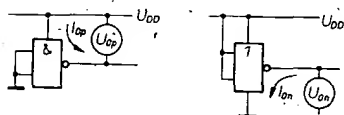
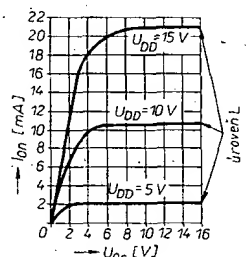
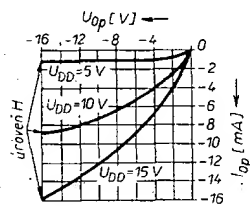
Obr. 250. Výstupní impedance pro $U_O = „1“$ u 4011



Obr. 251. Výstupní impedance pro paralelně spojené vstupy u 4002 a 4012

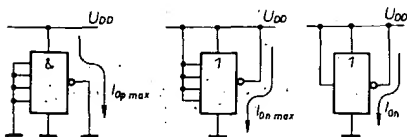
Omezení způsobená ochranným obvodem na výstupu

Standardní bipolární obvody nemají ochranný obvod na výstupu, takže výstupní proud není omezen a při přetížení se může obvod zničit. U obvodů CMOS, vzhledem k vlastnostem použitých MOSFET, je výstupní proud omezen na danou velikost, určenou maximálním proudem výstupních MOSFET. Omezení proudu závisí na délce zkratu, který ochranný obvod v obvodu CMOS vydrží a to zejména při malém napájecím napětí. Na obr. 252 jsou typické výstupní charakteristiky hradla NAND a NOR při úrovních „0“ a „1“. Výstupní proud je vždy omezen při zkratu výstupem na zem nebo na U_{DD} . Vznikají však problémy při dlouhodobém zkratu na výstupu, protože se zvětšuje ztrátový výkon a hustota proudu ve vnitřních vodičích, takže ty se mohou přerušit,



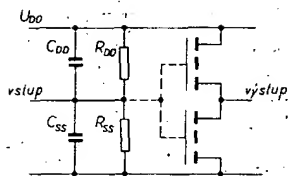
Obr. 252. Ovlivnění výstupních charakteristik ochranným obvodem

čímž se součástka zničí. V tabulce u obr. 253 jsou maximální proudy pro hradla NOR, NAND a budič, které mohou téci při činnosti ochranného obvodu na výstupu. Dlouhodobě nesmí být stejnosměrný proud tekoucí z výstupu větší než 10 mA pro hradla a 45 mA pro budiče.



Obr. 253. Maximální výstupní zkratové proudy

Výstup zkratován na:	U_{DD}	NOR		NAND		Budič
		2 vstupy	4 vstupy	2 vstupy	4 vstupy	
$U_{DD} = 5 \text{ V}$	U_{DD}	4 mA	8 mA	2 mA	2 mA	25 mA
	zem	3 mA	2 mA	2 mA	13 mA	7 mA
$U_{DD} = 10 \text{ V}$	U_{DD}	16 mA	45 mA	12 mA	10 mA	100 mA
	zem	14 mA	9 mA	10 mA	50 mA	20 mA
$U_{DD} = 15 \text{ V}$	U_{DD}	30 mA	90 mA	20 mA	25 mA	170 mA
	zem	25 mA	20 mA	15 mA	90 mA	60 mA



Obr. 254. Náhradní zapojení vstupního obvodu

Nepoužité vstupy

Vstupní charakteristiky hradla CMOS nejsou definovány pouze vstupními charakteristikami MOSFET, ale i zapojením vstupního ochranného obvodu. Jak již bylo uvedeno, ochranný vstupní obvod může použít buď systém ochrany Zenerovými diodami nebo systém dvou diod a difúzního odporu. Zjednodušené zapojení vstupního obvodu je na obr. 254. Za daných okolností ekvivalentní kondenzátory a rezistory na přechodech p-n je možné uvažovat jako vstupní potenciál v případě, kdy nezapojené vstupy mají nedefinovanou úroveň, což může vyvolat falešnou úroveň na výstupu. Proto všechny nepoužité vstupy je nutné propojit buď na U_{DD} nebo zem, podle požadované logické funkce. Nepoužité vstupy hradla NAND spojíme s U_{DD} a u hradla NOR s U_{SS} nebo zemí.

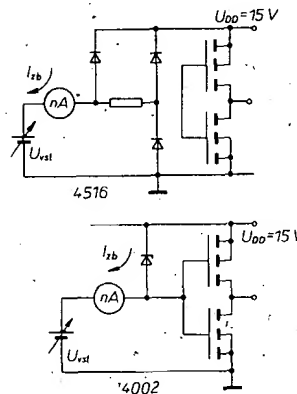
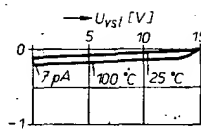
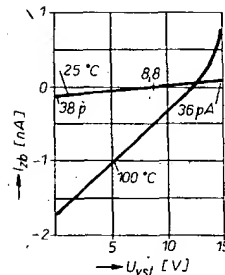
Totéž platí i o nepoužitých hradlech v pouzdře, neboť jinak mohou vznikat poruchy, přenášené do systému po vodičích napájení. V některých případech je možné mezi nepoužitý vstup a U_{DD} nebo U_{SS} zapojit rezistor 10 až 100 kΩ. Hradlo se po připojení napájecího napětí dostane ihned do požadovaného logického stavu.

Vstupní charakteristiky

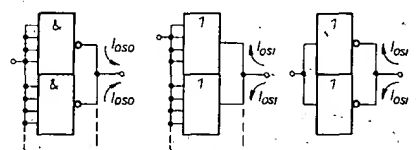
Někdy, když chceme využít velké vstupní impedance obvodů CMOS, např. v oscilátorech nebo obvodech RC pro zpoždění, je nutné se zajímat o vstupní charakteristiky. Na obr. 255 jsou vstupní charakteristiky obvodu CMOS s ochranným obvodem se Zenerovými diodami a ochranným obvodem se dvěma diodami při teplotě 25 a 100 °C. K maximální změně vstupního proudu v poměru 1:30 dochází při změně teploty z 20 na 100 °C. Vstupní impedance je v praxi 10 MΩ při 100 °C.

Paralelní spojení hradel

V některých případech je potřebné zvětšit proud zdroje nebo zmenšit kapacitu. Toho můžeme dosáhnout paralelním spojením hradel stejné logické funkce. Zlepšují se i spínací vlastnosti. Všechny vstupy a výstupy se zapojí podle obr. 256. Hradla NOR mohou být spojena jen s hradly NOR, hradla NAND jen s invertory. Proud proudového zdroje se zvětšuje při paralelním řazení hradel NAND s počtem



Obr. 255. Typický zbytkový vstupní proud pro oba druhy ochranných obvodů

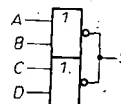


Obr. 256. Paralelní spojení hradel

propojených vstupů přímo úměrně. U hradel NOR je tomu naopak, takže se proud zdroje zmenšuje s počtem vstupů.

Nežádoucí propojení výstupů

Nežádoucím propojením výstupů bychom se měli v každém případě vyvarovat a to proto, že propojíme-li výstupy dvou hradel podle obr. 257 a je-li $A = B = „0“$ a $C = D = „1“$, pak je výstupní úroveň definována poměrem napětí dodávaných MOSFET s kanálem n a p, které se střídavě zapínají, takže výstupní napětí v klidovém stavu může mít úroveň 0,5 U_{DD} . Tato úroveň však stačí k řízení následujícího logického obvodu.

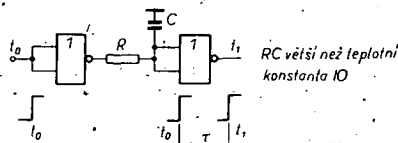


Obr. 257. Nežádoucí zapojení hradel

Kapacitní zátěž

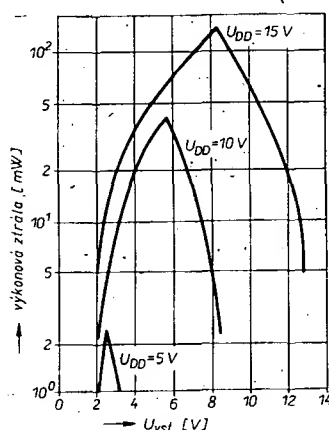
Kapacitní zátěž na vstupu: Celková vstupní kapacita je tvořena kapacitou přívodu, kapacitou vstupního ochranného

ho obvodu a kapacitou řídicí elektroda-substrát MOSFET. Z toho, co již bylo uvedeno vyplývá, že celková vstupní kapacita se mění v závislosti na přivedeném vstupním napětí a je určena především změnou kapacity řídicí elektroda-substrát MOSFET. Propojením hradel se vstupní kapacita zvětšuje a zmenšuje se rychlost spínání, zvětšuje se i ztrátový výkon – ten se může zvětšit i při připojení vnější kapacity, neboť se tím zvětšuje zpoždění podle obr. 258.



Obr. 258. Vznik ztrátového výkonu při zvětšování vstupní kapacity

Je-li zpoždění větší než setrvačnost teplotní konstanty čipu t_{IO} , potom uvažujeme okamžitý ztrátový výkon, protože teplota čipu sleduje okamžitý příkon. Okamžitý ztrátový výkon obvodu CMOS je určen napětím U_{DD} a stejnosměrným proudem odebíraným ze zdroje. Na obr. 259 je závislost výkonové ztráty na vstupním napětí pro $U_{DD} = 5\text{ V}$; 10 V ; 15 V pro dvoucestupové hradlo NOR při dlouhém náběhu vstupního impulsu. Uvedené křivky používáme tehdy, je-li doba náběhu vstupního impulsu od 0 do U_{DD} delší než 200 ms. Doba teplotní konstanty čipu je 50 ms.



Obr. 259. Závislost výkonové ztráty na vstupním napětí

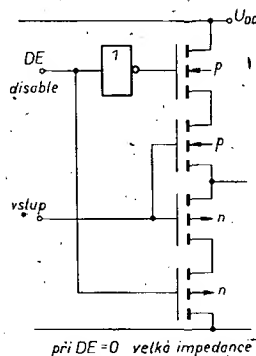
Za těchto podmínek je tepelný odpor přechod-vzduch asi $0,2\text{ }^{\circ}\text{C/mW}$ (pro plastické pouzdro), takže teplota čipu vzrůstá přibližně o $8\text{ }^{\circ}\text{C}$ při $U_{DD} = 10\text{ V}$ a o $30\text{ }^{\circ}\text{C}$ při $U_{DD} = 15\text{ V}$. Tepelný odpor přechod-vzduch pro keramické pouzdro je $0,15\text{ }^{\circ}\text{C/mW}$. Ztrátový výkon pouzdra z plastické hmoty je 625 mW a keramického pouzdra 825 mW pro teplotu okolí $25\text{ }^{\circ}\text{C}$.

Zatěžovací kapacita na výstupu: Celková výstupní kapacita je rovna součtu zatěžovací kapacity a výstupní kapacity MOSFET, která bývá asi 8 pF/výstup . Připojením vnější kapacity se uměrně prodlužuje čas přepnutí a tím se zvětšuje výkonová ztráta. Zvláštní pozornost je třeba věnovat připojování kapacit větších než $1\text{ }\mu\text{F}$ na výstup obvodu CMOS.

Špičkový výstupní proud je během spínání omezen výstupním proudem MOSFET s kanály n a p. Špičkový výstupní proud může být větší než 90 mA pro budič se čtyřvstupovými hradly NAND/NOR. Pro běžné hradlo je tento proud 30 mA a pro budič 100 mA. Při provozu s velkými proudy neroste jen teplota čipu, ale zkracuje se i doba života obvodu vlivem migrace kovu.

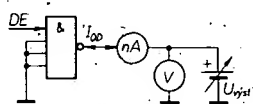
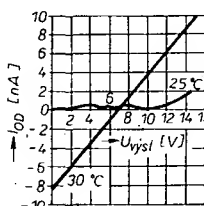
Třístavový výstup

„Třístavový řídicí vstup“, někdy označovaný jako „Disable Control Input“ (blokovací řídicí vstup), dovoluje přepnout výstup obvodu CMOS na velkou impedanci, je-li jeden ze vstupů na úrovni „1“ nebo „0“. Této vlastnosti je s výhodou využito při připojování několika obvodů na jednoduchou sběrnici, obvody jsou aktivovány volbou (Chip Select-CS). Na obr. 260 je



Obr. 260. Typický obvod CMOS s třístavovým výstupem

zapojení typického stupně CMOS s vlastnostmi třístavového výstupu. Na výstupu jsou dva MOSFET s kanálem n a dva s kanálem p. Jeden pár MOSFET s kanálem n a p je zapojen jako invertor a druhý jako spínač, aktivovaný úrovní na vstupu „disable“. Při úrovni „1“ na tomto vstupu je výstupní impedance velmi malá, při úrovni „0“ je výstupní impedance velmi velká a je $10\text{ G}\Omega$ při $25\text{ }^{\circ}\text{C}$ a $1\text{ G}\Omega$ při $100\text{ }^{\circ}\text{C}$. K realizaci třístavové funkce může být použit rovněž přenosový člen. Na obr. 261 jsou stejnosměrné výstupní charakteristiky při aktivovaném vstupu „disable“.



Obr. 261. Výstupní charakteristiky při aktivovaném vstupu „disable“

Počet třístavových obvodů, které lze připojit na jednu sběrnici, je prakticky nekonečný, pokud není požadována velká rychlost. Při praktickém návrhu můžeme uvažovat, že každé třístavové připojení představuje proud zátěží asi 100 nA. Takže např. sto třístavových obvodů připojených na jednu sběrnici představuje proud zátěží aktivovaného výstupu pouze $10\text{ }\mu\text{A}$. Odstup ss rušivých napětí není tímto proudem ovlivněn. Počet obvodů, které mohou být připojeny na jednu sběrnici je omezen požadovanou spínací rychlostí a napájecím napětím. V tabulce je uvedeno celkové zpoždění na sběrnici jako funkce počtu připojených výstupů pro napájecí napětí $U_{DD} = 5\text{ V}$; 10 V ; 15 V .

$U_{DD} [\text{V}]$	10	20	50	100
5	360 ns	320 ns	1 μs	1,8 μs
10	140 ns	220 ns	460 ns	860 ns
15	80 ns	110 ns	210 ns	370 ns

Požadavky na napájecí zdroj

Nastavení napětí

Vzhledem k parametrům obvodů CMOS můžeme v systému s obvody CMOS použít nestabilizovaný napájecí zdroj. Přesto je nutné dodržet některé specifické požadavky. Minimální provozní napětí je dáno minimálními požadavky na rychlost a minimálním žadáním odstupu rušivých napětí.

Maximální napětí $U_{DD} = 18\text{ V}$, při překročení této velikosti se může obvod CMOS zničit. Při provozu s mezními rychlostmi je výhodné použít stabilizátor napětí. Postačí však Zenerova dioda nebo jednoduchý a levný stabilizátor napětí.

Požadavky na proud a výkon

Při výpočtu ztrátového výkonu pro nejnepříznivější podmínky vycházíme z proudu, který odebírá systém CMOS. Ztrátový výkon obvodu CMOS je součtem klidového ztrátového výkonu a dynamického ztrátového výkonu.

Klidový ztrátový výkon: Je způsoben zbytkovým proudem všech parazitních přechodů p-n v obvodu CMOS a teče od U_{DD} k zemi. Tento proud je závislý na použitém napájecím napětí a teplotě okolí. Na každých $10\text{ }^{\circ}\text{C}$ se zvětší asi dvakrát.

Dynamický ztrátový výkon: Je způsoben zbytkovým proudem všech parazitních přechodů p-n v obvodu CMOS a teče od U_{DD} k zemi. Tento proud je závislý na použitém napájecím napětí a teplotě okolí. Na každých $10\text{ }^{\circ}\text{C}$ se zvětší asi dvakrát. **Dynamický ztrátový výkon:** Je způsoben zbytkovým proudem všech parazitních přechodů p-n v obvodu CMOS a teče od U_{DD} k zemi. Tento proud je závislý na použitém napájecím napětí a teplotě okolí. Na každých $10\text{ }^{\circ}\text{C}$ se zvětší asi dvakrát. **Dynamický ztrátový výkon:** Je způsoben zbytkovým proudem všech parazitních přechodů p-n v obvodu CMOS a teče od U_{DD} k zemi. Tento proud je závislý na použitém napájecím napětí a teplotě okolí. Na každých $10\text{ }^{\circ}\text{C}$ se zvětší asi dvakrát.

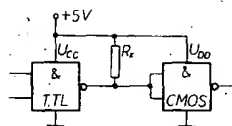
U_{DD}	5 V		10 V		15 V		
Ztrátový výkon	stat. [nW]	dynam. [$\mu\text{W/kHz}$]	stat. [nW]	dynam. [$\mu\text{W/kHz}$]	stat. [nW]	dynam. [$\mu\text{W/kHz}$]	C_z [pF]
Hradla (4001)	25	0,8	50	2,8	100	7	25
KO (4027)	50	1	200	5	400	12	15
Čítač (4522)	500	6	1000	20	2000	40	15
Komplexní funkce (4532)	25	4,3	50	19	350	45	15

Příklad: Vypočítáme příkon systému s 50 obvody CMOS: 5 čítačů, 10 klopných obvodů, 15 komplexních funkcí a 20 hradel. Výpočet příkonu tohoto systému je shrnut do tabulky.

Při výpočtu uvažujeme: průměrný pracovní kmitočet čtyř hlavních funkcí,

dynamický ztrátový výkon na funkci, celkový klidový ztrátový výkon při 25 °C, korekční teplotní činitel $K = 0,2$ ($t_{max} = 25$),

celkový ztrátový výkon při maximální teplotě okolí, napájecí napětí, které je závislé na pracovním kmitočtu.



TTL	74	74H	74L	74LS	74S
$R_{xmin} [\Omega]$	390	270	1k5	820	270
$R_{xmax} [\Omega]$	4k7	4k7	27k	12k	4k7

Obr. 262. Spojení obvodů TTL s obvody CMOS

Hlavní funkce	Počet v systému	Pracovní kmitočet [kHz]	Dynamický příkon [μ W/kHz]	Celkový dyn. příkon [μ W]	Statický příkon 25 °C [μ W]	Teplotní součinitel K	Statický příkon při 80 °C [μ W]	Celkový příkon [μ W]
Hradla	20	100	56	5 600	1	50	50	5 650
Klopné obvody	10	100	50	5 000	2	50	100	5 100
Čítače	5	1000	100	10 000	5	50	250	10 250
Kompl. funkce	15	100	285	28 500	0,8	50	37,5	28 537

$U_{DD} = 10$ V

celkem 49 537 = 50 mW

Většina ztrátového výkonu (99 %) vzniká při pracovním režimu. Proud zdroje bude 5 mA při $U_{DD} = 10$ V.

Brum a jeho filtrace

Brum superponovaný na napájecí napětí musí být menší než je celkové napájecí napětí, které potřebujeme pro danou rychlost a odstup rušivých napětí, a nesmí být větší než je celkové napětí průrazu. Brum 10 až 20 % nemá vliv na funkci obvodu CMOS, takže požadavky na filtrování napájecího napětí jsou minimální. Pro potlačení šumu je však výhodné na každé desce s obvody CMOS do napájení zapojit kondenzátor 10 až 100 nF.

Propojování obvodů CMOS s jinými obvody a diskrétními prvky

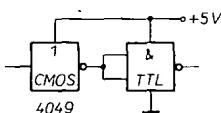
Při návrhu systému se často vyskytne problém, jak propojit logické obvody různých technologií. V této části si všimneme propojení obvodů CMOS s obvody DTL, TTL, HNIL, ECL, MNOS, PMOS s obvody lineárními a s diskrétními prvky. Uvedené příklady zahrnují způsoby propojení obvodů CMOS s obvody jiných logik a obráceně. Je třeba upozornit, že odstup rušivých napětí nemá stanovené meze. V praxi bude odstup rušivých signálů největší při použití jednoho řízeného hradla CMOS bez vazby na hradla jiné logiky.

Propojení CMOS s TTL

Při spojování obvodů TTL s obvody CMOS při napájecím napětí 4,5 až 5,5 V je výstupní napětí obvodů TTL asi 2,4 V, což je méně než potřebné vstupní napětí obvodů CMOS (3,5 V). Proto je nutné použít vnější rezistor R_x (obr. 262) a obvo-

dy TTL s otevřeným kolektorem; R_x je zapojen mezi výstup a $U_{CC} = 5$ V. Jeho minimální odpor je určen maximálním protékajícím proudem, který je pro obvody série 74... 1 až 6 mA a odpovídá proudu I_{OH} . Jak je zřejmé z obr. 262 odpor rezistoru R_x je pro všechny obvody TTL 1,5 až 4,7 k Ω . Vstupní impedance má u obvodů CMOS kapacitní charakter. Mnoho vstupů obvodů CMOS může být buzeno z výstupu obvodu TTL. Reálný počet je závislý na pracovním kmitočtu.

Při spojování obvodů CMOS s obvody TTL (obr. 263) je nutné splnit požadavek

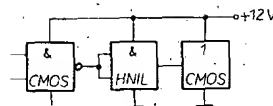


Obr. 263. Propojení CMOS-TTL

průtok dostatečného proudu při výstupní úrovni „0“ (a maximálního výstupního napětí 0,4 V). Výstupní proud všech obvodů řady 4000B je 0,4 mA, tímto proudem lze budit dva obvody řady 74L. Typický a minimální zisk budičů 4049 a 4050 je na obr. 263. Tyto obvody mají napájecí napětí 5 V a jsou schopny zpracovávat vstupní napětí 5 až 15 V z předchozího obvodu CMOS. Při použití větších napájecích napětí pro obvody CMOS se zvětšuje rychlost a odstup rušivých napětí, avšak pro obvody TTL musíme použít obvody s otevřeným kolektorem a větším napětím (jako 7416, 7417 a 7426). Při $U_{DD} = 10$ V je odpor $R_x = 39$ k Ω .

Propojení CMOS a HNIL

Vzhledem k širokému rozsahu napájecích napětí obvodů CMOS je možné napájet je ze zdroje pro obvody HNIL. Např. na obr. 264 z výstupu 4081B vytéká proud 1,4 mA a výstupní napětí je menší než

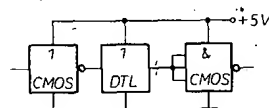


Obr. 264. Propojení CMOS-HNIL

0,5 V. Výstupní úroveň obvodu HNIL je 0,8 V a 10 V, takže jej můžeme přímo propojit s obvodem CMOS (při zachování dobrého odstupu rušivých napětí).

Propojení CMOS s DTL

Pro propojení obvodů CMOS s obvody DTL je nutné použít budič 4049, který má výstupní proud 1,5 mA a napětí 0,4 V, potřebné na vstupu obvodu DTL (obr. 265). Logický zisk obvodu DTL je závislý

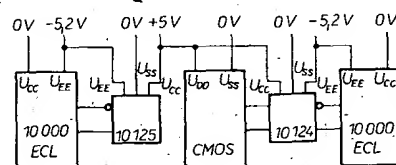


Obr. 265. Propojení CMOS-DTL

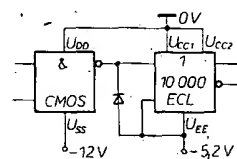
na proudu z obvodu CMOS a je pro 4049/4050 roven 3. Pro spojení obvodů DTL s obvody CMOS nejsou stanoveny žádné speciální podmínky, protože vnitřní odpor obvodu DTL a minimální vstupní proud obvodů CMOS zajišťují logickou úroveň rovnou napájecímu napětí.

Propojení CMOS s ECL série 10 000

Propojit obvody ECL série 10 000 a obvody CMOS není možné přímo, nýbrž musíme použít obvody 10 124 nebo 10 125, které jsou používány pro převod úrovně TTL na ECL nebo obráceně. Obvody CMOS jsou napájeny ze zdroje 5 V (obr. 266). Když je požadována větší rychlost obvodů CMOS, pak uzemníme U_{DD} a U_{CC1} , U_{CC2} , U_{SS} připojíme na -12 V. V tomto případě je nutné mezi výstup CMOS a U_{EE} zapojit ochrannou diodu KA206 podle obr. 267. Napájecí napětí větší než 6 V není vhodné používat u budičů CMOS, neboť se zvětšuje ztrátový výkon.



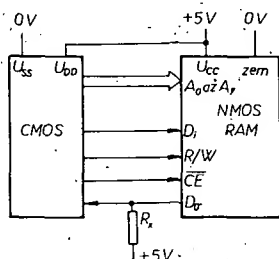
Obr. 266. Propojení CMOS a ECL



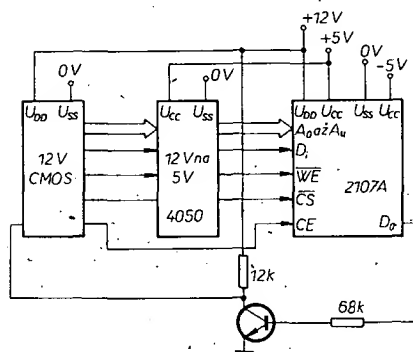
Obr. 267. Propojení CMOS ($U_{DD} = 12$ V) a ECL

Propojení CMOS a NMOS

Celkem novou aplikací je propojení obvodů CMOS s pamětmi NMOS. V obvodu paměti 1 Kbit (např. 2102) jsou obvody CMOS použity pro adresování, čtení-zápis, volbu čipu a výměnu dat, a mohou být napájeny ze zdroje pro paměť (+5 V). Vstupy paměti jsou kompatibilní s obvody CMOS a pouze na výstup dat je nutno připojit zatěžovací rezistor R_x (obr. 268) pro zajištění výstupního napětí při úrovni „1“. Dynamická paměť RAM 4 Kbity (např. 2107A) má tři napájecí napětí (obr. 269).



Obr. 268. Propojení CMOS-NMOS u statické RAM

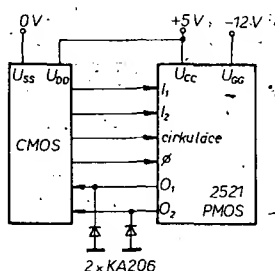


Obr. 269. Propojení CMOS-NMOS u dynamické RAM

Periferní obvody CMOS v tomto systému je vhodné napájet z +12 V, což zaručuje dostatečnou rychlost a dobrý odstup rušivých napětí. Vstupní signál 5 V pro paměť je získán z budiče 4050, napájeného z +5 V. Napětí 12 V pro „uvolnění čipu“ (CE) je kompatibilní s napětím 12 V systému CMOS. Na výstup dat (DO) je připojen jeden tranzistor pro získání napětí o rozkmitu 12 V a další paměť, která umožňuje zvětšit kapacitu slov.

Propojení CMOS a PMOS

Posuvné registry PMOS, vyrobené technologií Si řídicí elektrody, jsou napá-

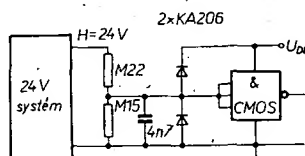


Obr. 270. Propojení CMOS-PMOS

jeny z +5 V a -12 V a jsou kompatibilní s obvody CMOS, které jsou napájeny z +5 V a $U_{SS} = 0$. Jediným doplňkovým prvkem jsou omezovací diody zapojené mezi U_{SS} a výstup dat, protože „nezatížené“ výstupní napětí při úrovni „0“ je u obvodů PMOS o něco zápornější, než je třeba (obr. 270).

Propojení CMOS s průmyslovými a výkonovými řídicími stupni

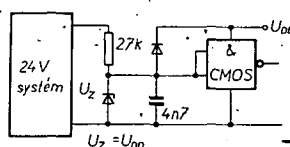
Průmyslový řídicí systém má větší rozdíl logických úrovní než obvody CMOS, neboť je požadován větší odstup rušivých napětí. Systém bývá obvykle napájen z většího napětí a tvoří vazbu na elektro-



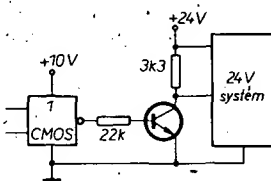
Obr. 271. Propojení systému 24 V s obvody CMOS

mechanické prvky. Na obr. 271 je příklad jednoduché vazby systému 24 V na obvody CMOS odporovým děličem. Pro napájení průmyslového systému je možno použít i podstatně větší napětí. Kapacitní filtr na vstupu CMOS zaručuje daný odstup rušivého napětí pro obvod CMOS. Dvě omezovací diody zabezpečují požadované vstupní napětí mezi U_{DD} a U_{SS} . Podobné řešení se Zenerovou diodou je na obr. 272.

Na obr. 273 je obvod CMOS navázán na průmyslový obvod jedním tranzistorem. Tranzistor je buzen z výstupu CMOS.



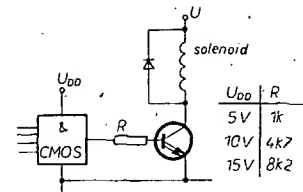
Obr. 272. Propojení systému 24 V s obvody CMOS pomocí Zenerovy diody



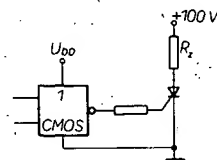
Obr. 273. Propojení obvodu CMOS na systém 24 V

Impuls s dlouhým náběhem, který je obvyklý v průmyslových řídicích obvodech, můžeme vylepšit Schmittovým obvodem 4093. Při $U_{DD} = 5$ V je hystereze 0,6 V. Cívku s velkým příkonem (např. solenoid v periferní tiskárně, který potřebuje 1 A a 70 V) lze z obvodu CMOS budít přes tranzistor v Darlingtonově zapojení podle obr. 274. Typicky je $U_{BE} = 1,5$ V při $I_c = 1$ A pro tranzistor KD366 a jeho $\beta_{min} = 1000$, takže výstupní proud ze 4073 bude 1 mA. Odpor rezistoru R je závislý na U_{DD} a musí jím být zajištěn požadovaný výstupní proud: pro $U_{DD} = 5$ V je $R = 1$ k Ω , pro $U_{DD} = 10$ V je $R = 4,7$ k Ω a pro $U_{DD} = 15$ V je $R = 8,2$ k Ω .

Výkonové prvky jako tyristory a triaky mohou být buzeny přímo z výstupu obvo-

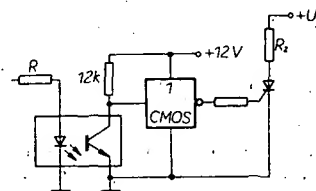


Obr. 274. Připojení CMOS na solenoid přes tranzistor v Darlingtonově zapojení



Obr. 275. Propojení CMOS s tyristorem

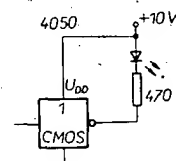
du CMOS. Řídicí elektroda tyristoru může být napájena přímo z obvodu 4069 a tak řídí proud 2,4 A při závěrném napětí 600 V (obr. 275). Tyristory a triaky, které potřebují řídicí proud řádu mA, mohou být buzeny z obvodu 4049, pokud je i tento proud malý, pak použijeme paralelní spojení několika těchto obvodů. Na obr. 276 je příklad řídicího obvodu CMOS, kde je řídicí signál přenášen optoelektronickým vazebním členem.



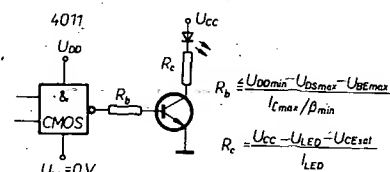
Obr. 276. Propojení CMOS s tyristorem přes optoelektronický vazební člen

Propojení obvodů CMOS s diodami LED

Diody LED nebo segmenty displeje LED mohou být buzeny přímo z obvodu 4049 (nebo 4050) proudem až 15 mA při $U_{DD} = 10$ V (obr. 277). Displeje LED se společnou anodou nebo společnou kato-

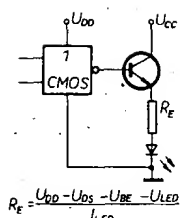


Obr. 277. Propojení CMOS s LED



Obr. 278. Buzení displeje se společnou anodou

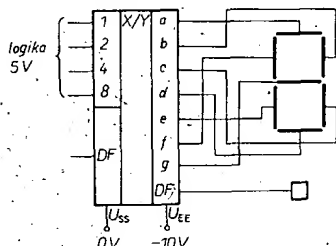
dou se při malém napájecím napětí $U_{DD} = 5$ V budí přes oddělovací tranzistor. Na obr. 278 je displej se společnou anodou a vzorec pro výpočet odporu rezistorů R_b a R_c . Na obr. 279 je zapojení displeje LED se společnou katodou a vzorec pro výpočet odporu emitorového rezistoru R_e .



Obr. 279. Buzení displeje se společnou katodou

Propojení CMOS a displeje LCD

Sedmisegmentový displej s tekutými krystaly (LCD) může být buzen přímo z obvodů 4054, 4055 a 4056 (obr. 280). V těchto obvodech je převodník úrovně,



Obr. 280. Buzení displeje LCD

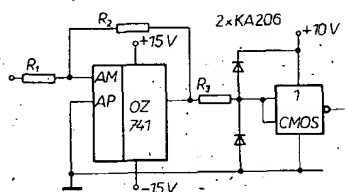
který mění napětí 5 V na mezivrcholové napětí 30 V, nutné pro napájení displeje LCD.

Propojení CMOS s fluorescenčními displeji

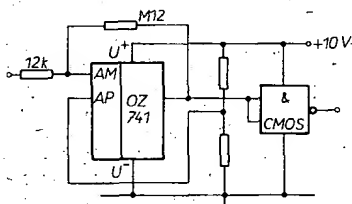
Běžné sedmisegmentové displeje potřebují katodový proud, který se mění segment od segmentu. V současné době jsou pro buzení fluorescenčních displejů vyráběny speciální obvody CMOS, které nepotřebují další doplňkové obvody a mohou tyto displeje budit přímo.

Propojení operačního zesilovače a CMOS

Obvody CMOS mohou být připojeny přímo na výstup OZ, napájeného z ± 15 V podle obr. 281. Omezovací diody zapojené mezi vstup a U_{DD} , U_{SS} zabezpečují, aby se obvod CMOS nedostal do nežádoucí oblasti $U_{SS} - U_{DD}$. Rezistor R_3 omezuje výstupní proud OZ. Na obr. 282 je neinverující vstup OZ 741 napájen přes dělič z U_{DD} .



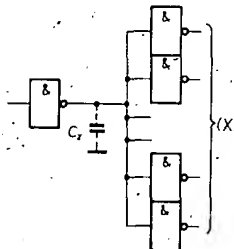
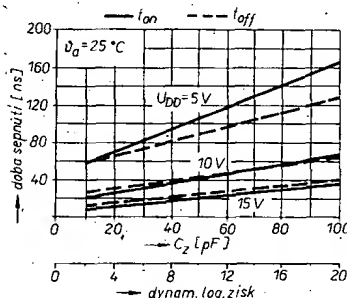
Obr. 281. Propojení operačního zesilovače se symetrickým napájením s CMOS



Obr. 282. Propojení OZ s nesymetrickým napájením s CMOS

Podmínky pro logický zisk CMOS

Oproti bipolárním logickým obvodům, které mají logický zisk omezen odstupem rušivých napětí, je logický zisk obvodů CMOS nekonečný. Při praktickém návrhu však počítáme s logickým ziskem kolem 100. Pokud je požadována velká rychlost a krátké spínací časy, musí dynamický zisk splňovat následující podmínky: Každý dodatečný vstup CMOS připojený na výstup předchozího obvodu CMOS představuje zátěž 5 pF, která způsobuje zpoždění signálu na výstupu. Na obr. 283 je závislost spínací doby (zapnuto-vypnuto) hradla CMOS na výstupní kapacitě a napájecím napětí U_{DD} .



Obr. 283. Spínací doba jako funkce U_{DD} a logického zisku

Celková kapacita C_L pro X připojených vstupů bude:

$$C_L = 5X + C_0,$$

kde $C_0 = 40$ pF pro $U_{DD} = 5$ V; $C_0 = 20$ pF pro $U_{DD} = 10$ V a $C_0 = 10$ pF pro $U_{DD} = 15$ V. Z obrázku vyplývá, že požadujeme-li např. maximální spínací dobu 40 ns a $U_{DD} = 10$ V, pak dynamický logický zisk je 10. Křivky spínacích dob bývají součástí katalogových údajů jednotlivých obvodů.

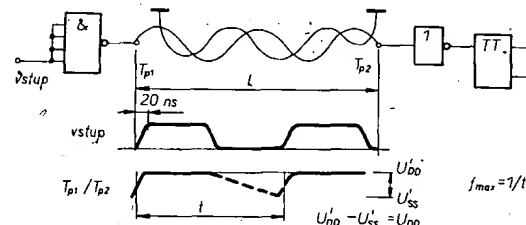
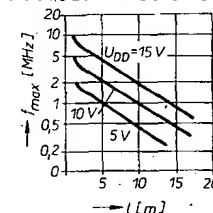
Propojování CMOS vedením

Problém propojování logických obvodů souvisí s dobami spínání, které jsou

Tab. 9. Zpoždění způsobená vedením

Typ vodiče (délka vedení 1 m)	Zpoždění [ns]
Souosý kabel se vzduchovou izolací 50 Ω	3,9
Souosý kabel s polystyrenovou iz., 50 Ω	5
Televizní dvoulinka 75 Ω	5
„Twist“ 110 Ω	4,8
Páskové vedení na sklotextitu	5,6

závislé i na délce a provedení spoju mezi obvody. Zpoždění na spojovacích vodičích je obvykle až 5 ns/1 m (tab. 9) a je srovnatelné se spínacími časy obvodů CMOS. Pokud vzniknou odrazy, jsou pohlceny během přenosu signálu. Když je vedení buzeno obvodem CMOS, je tvar signálu určen hlavně výstupními charakteristikami obvodu CMOS a vedení před-



Obr. 284. Propojení dvou hradel CMOS vedením „twist“

stavuje pouze doplněk zatěžovací kapacity. Když použijeme jako budiče vedení hradla NOR nebo NAND, je výsledný tvar signálu asymetrický, vzhledem k nesymetrii impedance při úrovni „1“ a „0“. Při použití invertoru se symetrie zlepší. Příklad propojení dvou hradel CMOS vedením je na obr. 284, je zřejmé, že maximální přenášený kmitočet při zachování odstupu rušivých napětí je závislý na délce přenosového vedení a na U_{DD} .

Základní technické údaje obvodů CMOS a HCMOS

V následujících tabulkách (tab. 10a a 10b) jsou základní technické údaje obvodů CMOS a HCMOS, z nichž vysvítají i základní rozdíly mezi nimi.

Tab. 10a. Parametry obvodů CMOS řady 4000. Mezní údaje

Napájecí napětí U_{DD} ($U_{SS} = 0$ V)	-0,3 až +18 V.
Vstupní napětí U_i	-0,3 až $U_{DD} + 0,5$ V.
Vstupní proud I_i	± 10 mA.
Celkový ztrátový výkon P_{tot}	500 mW.
Ztrátový výkon P jednoho výstupu	100 mW.
Rozsah pracovních teplot θ_a MHB	0 až +70 °C.
MHF	-40 až +85 °C.

Doporučené provozní údaje

Napájecí napětí U_{DD} ($U_{SS} = 0$ V)	3 až 15 V.
Odstup rušivých napětí [V]	$0,45 U_{DD}$.
Zpoždění hradla t_p ($U_{DD} = 10$ V)	200 ns.
Mezní kmitočet f_{max} ($U_{DD} = 10$ V)	6 MHz.
Statický ztrátový výkon P hradla	10 mW (při $U_{DD} = 10$ V).

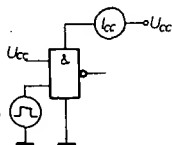
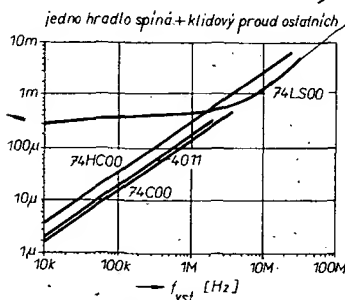
Rychlé logické obvody CMOS

První logické obvody CMOS se začaly sériově vyrábět před více než deseti lety (obvody série 4000 a série 74CXX). Zopakujme si, že oproti obvodům bipolárním mají obvody CMOS tyto přednosti: Velký rozsah napájecích napětí (3 až 15 V); velkou odolnost proti rušení (45 % U_{DD}); větší rozsah provozních teplot (–40 až +85 °C); malý ztrátový výkon (řádů μ W). Obvody CMOS mají i nedostatky: menší pracovní rychlost (zpoždění asi 100 ns na hradlo), menší výstupní proud (asi 0,4 mA). Zejména menší pracovní rychlost je omezujícím činitelem aplikace obvodů CMOS. Proto firma NS, když začala vyvíjet mikroprocesor CMOS a paměť RAM 4 Kbit, použila technologii P²CMOS (P² je dvojitá vrstva Si). První hradla zhotovená touto technologií jsou označena MM74PCXX a vyvolala u zákazníků velký ohlas. Ten vedl k tomu, že byl urychleně dokončen vývoj ekonomicky přijatelného výrobního pochodu, umožňujícího vyrábět rychlé logické obvody MOS ve velkých sériích. Jedná se o pochod s křemíkovou řídicí elektrodou, u něhož je k izolaci použit oxid. Obvody vyráběné touto technologií jsou označeny 74HCXX a vyrábí je v současné době velké množství světových výrobců. V současné době je známo asi 138 typů obvodů HCMOS, z nichž asi 60 se již běžně dodává.

Porovnání HCMOS s obvody jiných druhů

Porovnání obvodů HCMOS a LSTTL

Na obr. 285 je závislost příkonu na pracovním kmitočtu pro hradla HCMOS a LSTTL. Na obr. 286 je tato závislost pro srovnatelné klopné obvody. Násobením odebraného proudu napájecím napětím získáme ztrátový výkon. Z obrázků je zřejmé, že při kmitočtech nižších než 1 MHz odebírají obvody HCMOS podstat-



Obr. 285. Spotřeba u hradel LSTTL a CMOS

Přehled statických parametrů ($U_{SS} = 0$ V, $\vartheta_a = 25$ °C)

Parametr	Podmínky				Velikost	
	U_i [V]	U_o [V]	I_o [μA]	U_{DD} [V]	min.	max.
Výstupní napětí naprázdno při úrovni L, U_{OL} [V]	0/5 0/10 0/15		>1 >1 >1	5 10 15		0,1 0,1 0,1
Výstupní napětí naprázdno při úrovni H, U_{OH} [V]	0/5 0/10 0/15		>1 >1 >1	5 10 15	4,9 9,9 14,5	
Výstupní proud při úrovni L, I_{OL} [mA]	0/5 0/10 0/15	0,5 0,5 1,5		5 10 15	0,5 0,8 3	
Výstupní proud při úrovni L, I_{OL} , pro výkonové budiče [mA]	0/5 0/10 0/15	0,5 0,5 1,5		5 10 15	2 5 13	
Výstupní proud při úrovni H, I_{OH} [mA]	0/5 0/10 0/15	4,5 9,5 13,5		5 10 15	–0,25 –0,5 –2	
Výstupní proud při úrovni H, I_{OH} , pro výkonové budiče [mA]	0/5 0/10 0/15	4,5 9,5 13,5		5 10 15	–0,8 –1,5 –5	
Vstupní napětí při úrovni L, U_{IL} [V]				5 10 15		1 2 3
Vstupní napětí při úrovni H, U_{IH} [V]				5 10 15	4 8 12	
Vstupní proud I_{IL} , I_{IH} [μA]	0/5 0/10 0/15			5 10 15		±1 ±1 ±5
Výstupní proud I_{ML} , I_{MH} [μA] při velké impedanci	0/5 0/10 0/15			5 10 15		±1 ±1 ±1
Odpor R_{ON} [Ω] spínače v sepnutém stavu u analogového spínače	0/5 0/10 0/15	0,6 0,6 0,6		5 10 15		1050 400 240
Klidový napájecí proud I_{DD0} hradel [μA]	0/5 0/10 0/15			5 10 15		0,5 5 50
Klidový napájecí proud I_{DD0} ostatních obvodů	0/5 0/10 0/15			5 10 15		50 100 500

Přehled dynamických parametrů ($U_{SS} = 0$ V, $\vartheta_a = 25$ °C, $C_z = 50$ pF)

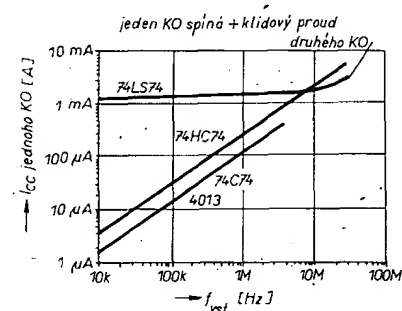
Parametr	U_{DD} [V]	Velikost		Poznámka
		min.	max.	
Náběh a sestup t_r , t_f [ns] výstupního impulsu	5 10 15		300 180 160	
Zpoždění t_{PHL} , t_{PLH} [ns] výstupního impulsu	5 10 15		460 200 150	
Zpoždění výstupu dat při H nebo L	5 10 15		470 170 120	
Zpoždění výstupu dat při H nebo L $t_{p(L-M)}$ [ns] do velké impedance	5 10 15		300 150 120	$R_z = 1$ kΩ
Zpoždění výstupu dat při H nebo L $t_{p(M-L)}$ [ns] z velké impedance	5 10 15		300 150 120	$R_z = 1$ kΩ
Šířka t_w [ns] taktovacího impulsu	5 10 15	200 100 80		

Parametr	U_{DD} [V]	Velikost min. max.	Poznámka
Šířka t_w [ns] nulovacího impulsu	5 10 15	120 50 40	
Předstih dat $t_{s(LH)}, t_{s(LH)}$ [ns] na vstupu před taktem	5 10 15	200 80 60	
Maximální kmitočet f_{max} [MHz] taktu	5 10 15	3 6 8	
Přesah t_{hold} [ns] vstupních dat před nastavovacím impulsem	5 10 15	45 20 10	
Doba zotavení t_{pz} [ns] po nulování	5 10 15	520 210 160	

ně menší proud než obvody LSTTL (obvody LSTTL odebírají klidový proud, i když nespínají). Větší odběr proudu u obvodů HCMOS oproti obvodům CMOS je způsoben menší impedancí výstupního páru tranzistorů. Z obvodů HCMOS je možné odebírat stejný proud jako z obvodů LSTTL. Z obr. 285 lze zjistit proud, který odebírá hradlo při daném spinacím kmitočtu. U bipolárních obvodů (např. 74LS00) teče klidový proud i zbývajícími třemi hradly, takže celkový příkon obvodu je asi čtyřikrát větší než příkon pro jedno hradlo (i když ostatní tři hradla nejsou využita). Je-li u obvodu HCMOS využito jen jedno hradlo, provozní příkon se zmenší, takže celkový příkon celého obvodu lze přečíst z grafu. Křivky odběru proudu pro oba typy hradel se protínají při kmitočtu asi 3 MHz. Z křivek je zřejmé, že pro kmitočty nad 4 MHz je lépe použít hradla LSTTL. Budeme-li však uvažovat odběr proudu pro všechna čtyři hradla, bude průsečík křivek ležet v oblasti 10 MHz. Lze tvrdit, že se zvětšujícím se počtem logických funkcí by se průsečík křivek odběru proudu měl posouvat k nižším kmitočtům. Skutečnost je však zcela opačná (jak vyplývá z obr. 286, kde jsou

Parametry obvodů CMOS řady 74C

Napájecí napětí U_{DD}	-0,3 až +15 V	
Výstupní napětí při úrovni L, U_{OL} [V]	0,5 1,0	pro $U_{DD} = 5$ V 10 V
Výstupní napětí při úrovni H, U_{OH} [V]	4,5 9,0	5 V 10 V
Výstupní proud při úrovni L, I_{OL} [mA]	0,36 0,01	5 V 10 V
Výstupní proud při úrovni H, I_{OH} [mA]	-0,1 -0,01	5 V 10 V
Zpoždění výstupního impulsu, t_{pHL} [ns]	50 30	5 V 10 V
t_{pLH} [ns]	45 30	5 V 10 V
Klidový ztrátový výkon, P_{zo} [μ W]	10 30	5 V 10 V



Obr. 286. Příkon jako funkce kmitočtu u klopných obvodů LSTTL a CMOS

Tab. 10b. Parametry obvodů HCMOS

Mezní hodnoty

Napájecí napětí	-0,5 až +7 V.
Vstupní napětí	-0,5 až $U_{CC} + 0,5$ V.
Výstupní napětí	-0,5 až $U_{CC} + 0,5$ V.
Vstupní proud (každý vstup)	± 20 mA.
Výstupní proud – standardní budiče	± 25 mA. ± 35 mA.
Napájecí proud mezi U_{CC} a zemí standardní obvody budiče	± 50 mA. ± 70 mA.
Skladovací teplota	-65 až 150 °C.
Provozní teplota série 54	-55 až +125 °C.
série 74	-40 až +85 °C.
Ztrátový výkon série 54	400 mW (od 100 °C se zmenšuje o 8 mW/°C).
série 74	400 mW (od 60 °C se zmenšuje o 8 mW/°C).

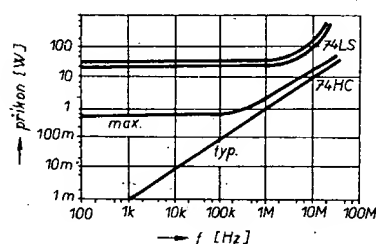
porovnávány klopné obvody LSTTL a HCMOS, přičemž není uvažován příkon nevyužitého obvodu LSTTL). Průsečík křivek odebraného proudu je v oblasti kolem 9 MHz (u hradel 2 MHz). U složitých obvodů je nutno počítat s dalším činitelem: Např. v čítačovém řetězci pracuje první stupeň s nejvyšším kmitočtem a následující stupně vždy s nižšími kmitočty, takže následující stupně při použití HCMOS odebírají menší proud (poloviční při binárním dělení). U obvodů LSTTL odebírají všechny stupně stejný proud. Celkově lze tvrdit, že odběr proudu u obvodů HCMOS je podstatně menší než u obvodů LSTTL.

Porovnání systémů s obvody LSTTL a HCMOS

Z obr. 287 je na první pohled zřejmé, že příkon systému s obvody HCMOS je menší než s obvody LSTTL a to při kmitočtu 30 MHz asi desetkrát a při kmitočtu 100 kHz asi padesátkrát. Důvodem jsou samotné obvody CMOS, protože jejich stejnosměrný příkon je zanedbatelný a zvětšuje se jen při spinání. Na daném

NEZAPOMEŇTE,
že uzavěrka přihlášek do
KONKURSU AR '85
končí neodvolatelně 5. září 1985!

čipu ve stejném okamžiku nejsou sepnuty všechny tranzistory současně a ztrátový výkon je způsoben vždy jen sepnutými



Obr. 287. Příkon systému s obvody LSTTL a CMOS

MOSFET. V systému bývá činných obvykle 15 až 30 % MOSFET. Z uvedeného srovnání vyplývá, že z hlediska příkonu je lépe použít obvody HCMOS než LSTTL.

Ztrátový výkon obvodů HCMOS

Obvody HCMOS, stejně jako obvody CMOS, mají velmi malý odběr proudu, který je o několik řádů menší než u obvodů LSTTL. Pro určení ztrátového výkonu obvodů CMOS jsou rozhodující čtyři parametry: Svodový proud, spínací výkon při nabíjení zatěžovací kapacity, spínací výkon při nabíjení vnitřních kapacit a špičkový proud během přepínání. Pokud tyto parametry známe, můžeme snadno spočítat příkon při daném zatížení a daném spínacím kmitočtu.

Ztrátový výkon způsobený svodovým proudem je součinem tohoto proudu a napájecího napětí. Svodový proud bývá uveden v katalogu a např. obvod MSI je asi 50 nA při pokojové teplotě. Svodový proud je způsoben povrchovými jevy a zbytkovým proudem přechodu p-n a je závislý na teplotě okolí. Tento proud je tak malý, že jím způsobený ztrátový výkon můžeme zanedbat, neboť je velmi malý oproti celkovému ztrátovému výkonu.

Ztráty způsobené nabíjením zatěžovacího „kondenzátoru“ můžeme vypočítat z rovnice: $E = 0,5CU^2$. Během každého cyklu taktu se tento kondenzátor nabíjí a vybíjí. Při napájecím napětí U_{CC} je energie vyměněná kondenzátorem během cyklu taktu: $2,0,5C \cdot U_{CC}^2 = C \cdot U_{CC}^2$. Ztrátový výkon tedy bude $P_z = C \cdot U_{CC}^2 \cdot f$. V každém obvodu jsou i vnitřní kapacity, které se rovněž nabíjejí a způsobují ztrátový výkon $P_v = C \cdot U_{CC}^2 \cdot f$.

Čtvrtou veličinou, která způsobuje ztrátový výkon, je proud během přepínání, který je závislý na kmitočtu taktu a strmosti náběžných a sestupných hran impulsu. V obvodech CMOS je proudový okruh tvořen cestou mezi U_{CC} a zemí (0 V) a je realizován sériovým zapojením tranzistoru s kanálem n a tranzistoru s kaná-

Provozní údaje

Parametr	Min.	Typ.	Max.	Podmínky
Napájecí napětí U_{CC} [V] (obvody HC) (obvody HCT)	2 4,5	5 5	6 5,5	
Vstupní napětí U_i [V]	0	—	U_{CC}	
Výstupní napětí U_o [V] Náběh a doběh, t_r, t_f [ns]	0	— 6	U_{CC} 500	
Vstupní napětí úrovně „1“, U_{IH} [V] série HC	3,15 3,85	—	—	$U_{CC} = 4,5 \text{ V}$ $U_{CC} = 5,5 \text{ V}$
Vstupní napětí úrovně „0“, U_{IL} [V] série HC	— —	—	0,9 1,1	$U_{CC} = 4,5 \text{ V}$ $U_{CC} = 5,5 \text{ V}$
Vstupní napětí úrovně „1“, U_{IH} [V] série HCU	3,6 4,4	—	—	$U_{CC} = 4,5 \text{ V}$ $U_{CC} = 5,5 \text{ V}$
Vstupní napětí úrovně „0“, U_{IL} [V] série HCU	—	—	0,9 1,1	$U_{CC} = 4,5 \text{ V}$ $U_{CC} = 5,5 \text{ V}$
Vstupní napětí úrovně „1“, U_{IH} [V] série HCT	2,0	—	—	$U_{CC} = 5 \text{ V} \pm 10 \%$
Vstupní napětí úrovně „0“, U_{IL} [V] série HCT	—	—	0,8	$U_{CC} = 5 \text{ V} \pm 10 \%$

Dynamické parametry integrovaných obvodů řady HCMOS

Série Teplota [°C]	PCF 74 25		PCF 74 -40 až +85		PCC54 -55 až +125		Podmínky
Parametr	min.	max.	min.	max.	min.	max.	
Klidový proud I_{CC} [μA] SSI, hradlo KO, střadač MSI	—	2 4 8	—	20 40 80	—	40 80 160	$U_i = U_{CC}$ nebo 0 $U_{CC} = 6 \text{ V}$
Vstupní zbytkový proud $\pm I_{IN}$ [A]		0,1		1		1	$U_{CC} = U_i$ nebo 0 $U_{CC} = 6 \text{ V}$
Výstupní zbytkový proud $\pm I_{OZ}$ [μA] 3stav.		0,5		5		10	$U_i = U_{CC}$ nebo 0 $U_{CC} = 6 \text{ V}$
Obousměrný spínač zbytkový proud $\pm I_{IS}$ [μA] přes kanál		0,1		1		10	$U_i = U_{CC}$ nebo 0 U_{CC} přes kan. $U_{CC} = 5 \text{ V} \pm 10 \%$
Výstupní napětí úrovně „1“, U_{OH} [V] obvodů HC/HCT standard. výst.	3,8		3,7		3,5		$U_{CC} = 5 \text{ V} \pm 10 \%$ $-I_O = 20 \mu\text{A}$ $U_{CC} = 4,5 \text{ V}$ $-I_O = 4 \text{ mA}$
Výst. napětí U_{OH} [V] budiče sběrnice	3,8		3,7		3,5		$U_{CC} = 4,5 \text{ V}$ $-I_O = 6 \text{ mA}$
Výstupní napětí úrovně „0“, U_{OL} [V] obvodů HC/HCT standard. výstup.		0,1 0,32		0,1 0,4		0,1 0,4	$U_{CC} = 5 \text{ V} \pm 10 \%$ $I_O = 20 \mu\text{A}$ $U_{CC} = 4,5 \text{ V}$ $I_O = 4 \text{ mA}$ $U_{CC} = 4,5 \text{ V}$ $I_O = 3,4 \text{ mA}$
Výst. napětí U_{OL} [V] budiče sběrnice		0,32		0,4		0,4	$U_{CC} = 4,5 \text{ V}$ $I_O = 6 \text{ mA}$ $U_{CC} = 4,5 \text{ V}$ $I_O = 5,1 \text{ mA}$
Výstupní napětí U_{OH} [V] úrovně „1“ obvodů HCU	3,8		$U_{CC} - 0,5$ 3,7		3,5		$U_{CC} = 5 \text{ V} \pm 10 \%$ $-I_O = 20 \mu\text{A}$ $U_{CC} = 4,5 \text{ V}$ $-I_O = 4 \text{ mA}$
Výstupní napětí úrovně „0“, U_{OL} [V] obvodů HCU		0,5		0,5		0,5	$U_{CC} = 4,5 \text{ V}$ $-I_O = 20 \mu\text{A}$

lem p. Při daném statickém logickém stavu je sepnut buď tranzistor s kanálem n nebo tranzistor s kanálem p, nikdy však oba současně, takže není nikdy uzavřen proudový okruh přímo mezi U_{CC} a zemí, pokud obvod v daném okamžiku není ve stavu přepínání. Když obvod přepíná, jsou krátkodobě vodivé oba tranzistory a proud teče přímo mezi U_{CC} a zemí. Při tom vzniká ztrátový výkon, který bývá obvyklé zahrnut do ztrátového výkonu způsobeného vnitřními kapacitami a oba tyto výkony jsou při dostatečně strmých hranách impulsu závislé na kmitočtu. Takže „kapacita ztrátového výkonu“ C_{PD} je větší než kapacita vnitřní, neboť je součtem kapacity vnitřní a ekvivalentní kapacity, která je úměrná protékajícímu proudu při spínání. Kapacita C_{PD} bývá uvedena v katalogu u každého obvodu, není do ní však zahrnuta kapacita zátěže. Celkový ztrátový výkon je součet jednotlivých ztrátových výkonů a je: $P = (C_{PD} + C_z)U_{CC}^2 f + I_{svo}U_{CC}$. Při malé strmosti hran impulsů vstupního signálu však nelze ztrátový výkon při přepínání vyjádřit kapacitou C_{PD} . Ztrátový výkon je dán i činnou zátěží (odpory). Pouzdro používané pro obvody HCMOS je navrženo pro maximální ztrátu 500 mW. Tím je omezen i výstupní proud při daném napájecím napětí. Je-li např. šest invertorů MM74HC04 provozováno při $U_{CC} = 6$ V a úbytek napětí bude 2 V, pak maximální proud odebíraný ze všech šesti výstupů bude 500 mW: $(6-2) V = 125$ mA. V katalogu je však uveden maximální proud 50 mA a 75 mA pro budiče sběrnice mezi U_{CC} a zemí. Proto nesmí být výstupní proud žádného výstupu větší než 25 mA a 37 mA pro budiče sběrnice. Maximální výstupní a vstupní proud je omezen kromě jiného i dovoleným proudovým zatížením vnitřních propojovacích vodičů (z čipu na venkovní vývod). Při teplotě okolí přes 65 °C je nutno ztrátový výkon 500 mW zmenšit o 12 mW na 1 °C.

Dynamické parametry

Největší pracovní rychlost obvodů HCMOS je navržena tak, aby odpovídala rychlosti obvodů LSTTL (při podstatně menším provozním příkonu). V tab. 11 jsou uvedeny dynamické parametry typických představitelů jednotlivých logických rodin. Zpoždění obvodů HCMOS je závislé na zátěži na jejich výstupech. Z toho vyplývá, že přípustný logický zisk (Fan Out) je při konstantní zátěži závislý na požadované pracovní rychlosti. Se zvěšujícím se logickým ziskem a zatěžovací kapacitou se zvětšuje i zpoždění. Důležitým činitelem při dynamickém provozu obvodů HCMOS je celková kapacita zapojení a její vliv na zpoždění.

Podobně jako obvody LSTTL mají obvody CMOS výstupní obvod dvojího provedení, standardní a pro budiče sběrnice. Obvody určené pro budiče sběrnice mají výkonnější výstupní stupně, které mohou nabíjet větší kapacity v kratším čase (obr. 288 a obr. 289).

Zpoždění v závislosti na zatěžovací kapacitě

Doba průchozího zpoždění je závislá na zatěžovací kapacitě, neboť ta se nabíjí a vybíjí přes výstupní impedanci obvodu. Pokud není na výstup připojena velká zatěžovací kapacita, lze měnit průchozí zpoždění s přesností 1 ns při dodržení dále uvedených podmínek. Vliv zátěže výstupu na průchozí zpoždění je uváděn

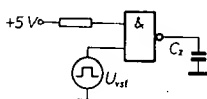
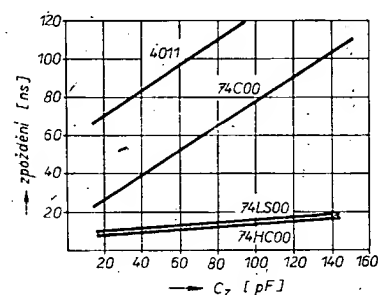
Tab. 11. Porovnání zpoždění různých logických obvodů.

Typ	Parametr	Zátěž	74HC	74LS	74C/4000
XX00	Zpoždění [ns]	$C = 15$ pF	10	10	40/100
XX74	Zpoždění mezi D a taktem [ns]	$C = 15$ pF	14	15	100
	Předstih D-takt [ns]	$C = 15$ pF	0	3	0
	takt-Q [ns]	$C = 15$ nF	20	21	160
XX15L	Max. kmitočet [MHz]	$C = 15$ pF	40	33	3,5
	Zpoždění [ns]	$C = 15$ pF	28	27	220
	adresa-výstup Y	$C = 15$ pF	20	27	220
XX161	strobo-výstup Y	$C = 15$ pF	20	27	220
	Zpoždění [ns]	$C = 15$ pF	18	18	230
	takt-Q	$C = 15$ pF	35	32	3
XX244	Max. kmitočet [MHz]	$C = 15$ pF	35	32	3
	Zpoždění [ns]	$C = 50$ pF	12	12	35
	vstup-výstup	$C = 50$ pF	14	15	35
	enable-výstup	$C = 50$ pF	14	15	35

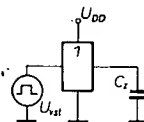
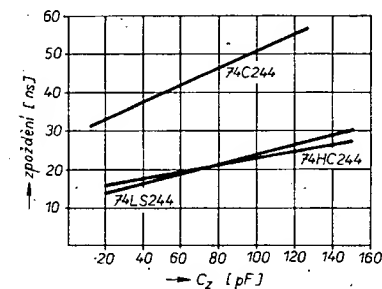
Tab. 12. Porovnání statických parametrů různých logických obvodů

Rodina	U_{IL} [V] ($U_{CC} = 5$ V)	U_{IH} [V] ($U_{CC} = 5$ V)	I_{OL} [mA] $U_{CC} = 5$ V	I_{OH} [mA] $U_{CC} = 5$ V	Rozsah nap. napětí [V]
54C/74HC	1,0	3,5	4	-4	2 až 6
54C/74C	1,5	3,5	0,36	-0,36	3 až 15
4000	1,5	3,5	0,36	-0,36	3 až 15
54LS/74LS	0,8	2,0	4	-0,4	4,75 až 5,25

v katalogích obvodů HCMOS (dynamické parametry pro zatěžovací kapacitu 15 a 50 pF pro standardní obvody a 50 a 150 pF pro budiče sběrnice).



Obr. 288. Závislost zpoždění na zatěžovací kapacitě u hradele



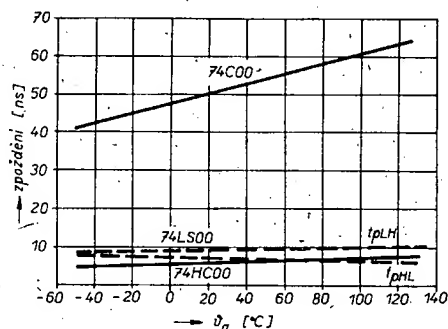
Obr. 289. Závislost zpoždění na kapacitě u budičů

Zpoždění v závislosti na teplotě

Zpoždění ovlivňují také změny teploty. U obvodů CMOS je tento jev vyvolán změnou zesilovacího činitele tranzistorů s kanály n a p, který vyvolává změnu protékajícího proudu. Zpoždění je značně závislé na zesílení, neboť doba zpoždění je závislá na konečné době nabíjení parazitních vnitřních kapacit. Na obr. 290 jsou tyto poměry vyneseny pro obvody vyrobené technologií křemíkové řídicí elektrody i pro LSTTL. Zpoždění u obvodů CMOS se zvětšuje o 0,3 % na 1 °C a jeho počáteční velikost je větší u obvodů CMOS, než u obvodů HCMOS.

Statické parametry

Obvody HCMOS mají stejný výstupní výkon jako obvody LSTTL. Všechny obvody HCMOS mají velkou odolnost proti rušení, mají klidový příkon a výstupní proud 4 mA u standardních obvodů a 6 mA pro budiče sběrnice. U logických obvodů HCMOS je úroveň „0“ (U_{IL}) maximálně 20 % U_{CC} a úroveň „1“ (U_{IH}) mezi 70 až 100 % U_{CC} . Tyto vstupní úrovně platí pro celý rozsah napájecích napětí 2 až 6 V. V tab. 12 jsou uvedeny logické úrovně



Obr. 290. Závislost zpoždění na teplotě

pro hradla zhotovená různými technologiemi. Je zřejmé, že budičův proud je pro obě logické úrovně u obvodů HCMOS stejný, u obvodů LSTTL je rozdílný. Výstupního proudu standardních obvodů (4 mA) a budičů sběrnic (6 mA) lze využít v celém rozsahu teplot -40 až $+85$ °C. Pokud obvody pracují v celém rozsahu teplot -55 až $+125$ °C, je třeba výstupní proud zmenšit na 3,4 mA u standardních obvodů a na 5,1 mA u budičů sběrnic. Výstupní proudy a logický zisk pro obvody HCMOS jsou v tab. 13:

Tab. 13. Výstupní proud a logický zisk

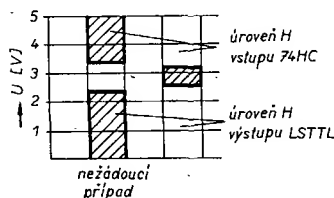
Rodina	Funkce	Výstupní proud [mA]	LSTTL, logický zisk
54HC	standardní	$\pm 3,4$	8
54C	budič	$\pm 5,1$	12
74HC	standardní	± 4	10
74C	budič	± 6	15

Spojení obvodů LSTTL a HCMOS

Propojení při stejném napájecím napětí

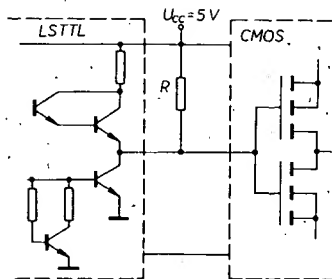
I když je napájecí napětí obvodů HCMOS 2 až 6 V, je možné systém napájet ze zdroje 5 V, který je používán pro obvody TTL. V úvahu je nutno vzít dva případy propojení, je-li výstup obvodu LSTTL spojen se vstupem obvodu HCMOS, nebo je-li z výstupu HCMOS buzen vstup obvodu LSTTL.

Při stejném napájecím napětí je propojení jednoduché. V prvním případě je jen malý rozdíl mezi úrovněmi signálů na výstupu LSTTL a na vstupu HCMOS. Úrovně „0“ jsou shodné, kdežto výstupní úroveň „1“ je u LSTTL minimálně 2,7 V a minimální úroveň „1“ na vstupu HCMOS je 3,5 V (při $U_{CC} = 5$ V). Na obr. 291 jsou uvedeny úrovně po nežádoucí a typické

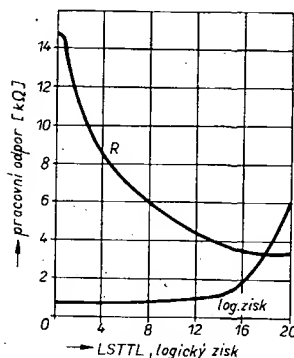


Obr. 291. Úrovně pro nežádoucí a typické poměry

poměry. Pokud obvod LSTTL budí jen obvod HCMOS, je jeho výstupní úroveň obvykle 3,5 V, což je však mimo technické podmínky. Tento problém lze vyřešit zapojením rezistoru mezi výstup LSTTL a U_{CC} podle obr. 292. Vzhledem k tomu, že spodní tranzistor obvodu LSTTL nevede, je tímto rezistorem dosaženo na výstupu LSTTL úrovně rovné napájecímu napětí. Odpor rezistoru závisí na logickém zisku daného zapojení. Pokud budou připojeny jen vstupy HCMOS, můžeme odpor zjistit z levé části diagramu na obr. 293 (výstupní proudy obvodů HCMOS jsou velmi malé); pokud jsou připojeny vstupy LSTTL paralelně, musíme odpor zjistit v pravé části diagramu. Druhou možností je použít převodník TTL-CMOS. Převodník má speciální vstup, který je plně kompatibilní s výstupem LSTTL. Úroveň „1“ je defino-



Obr. 292. Spojení LSTTL a CMOS



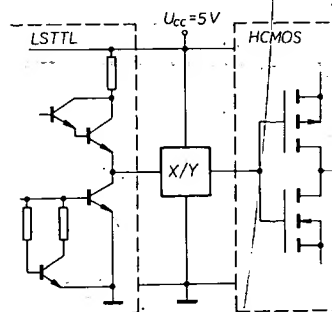
Obr. 293. Závislost pracovního odporu na logickém zisku

vána napětím 2 V a úroveň „0“ napětím 0,8 V. Pak není třeba větší rezistor připojovat. Zapojení převodníku je na obr. 294 a v tab. 14 jsou uvedeny obvody vhodné k tomuto účelu. Použijeme-li pro buzení obvodů HCMOS obvody LSTTL s otevřeným kolektorem, není nutné použít interface, neboť úroveň na pracovním rezistoru odpovídá přibližně napájecímu napětí. Pro volbu odporu rezistoru platí diagram na obr. 293 stejně jako u obvodů s uzavřeným kolektorem.

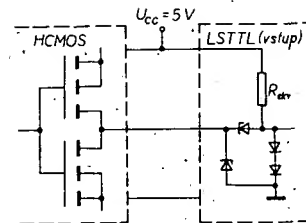
Tab. 14. Obvody interface

54/74HCT00	54/74HCT244
54/74HCT04	54/74HCT245
54/74HCT138	54/74HCT373
54/74HCT139	54/74HCT374
54/74HCT240	54/74HCT640
54/74HCT241	54/74HCT643

Budí-li se z výstupu HCMOS vstup LSTTL, nevznikají problémy (obr. 295), protože úrovně „0“ a „1“ na výstupu HCMOS jsou kompatibilní s úrovněmi na vstupu LSTTL. Zde je třeba však dát pozor na dodržení logického zisku (tab. 13). Je-li na výstup HCMOS připojeno několik vstupů LSTTL, pak je možné výstupy HCMOS spojit paralelně.



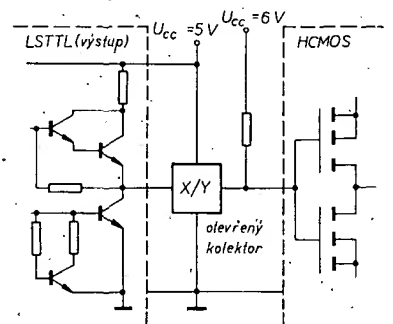
Obr. 294. Propojení LSTTL a HCMOS přes převodník úrovně



Obr. 295. Propojení HCMOS a LSTTL

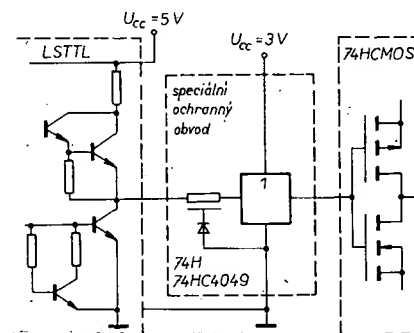
Propojení při různém napájecím napětí

V mnoha případech se stává, že obvody LSTTL jsou napájeny ze zdroje 5 V a obvody HCMOS ze zdroje 2 až 6 V (6 V pro zvětšení spínací rychlosti). Při takovém zapojení je nutno použít převodníky úrovně. Řešením je použít obvody interface s otevřeným kolektorem podle obr. 296. Nedoporučuje se připojit výstup obvodu LSTTL s uzavřeným kolektorem na vstup obvodů HCMOS, který je napájen menším napětím, protože ochranná dioda na vstupu HCMOS je vnitřně spojena s U_{CC} a pracuje v propustném směru.



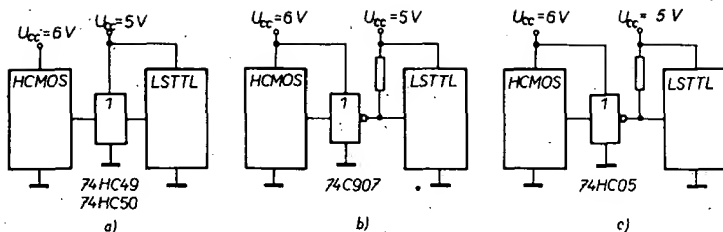
Obr. 296. Propojení LSTTL a HCMOS při různých napájecích napětích

Existují však speciální obvody, které žádnou ochrannou diodu nemají, takže jsou vhodné pro převod velké úrovně na malou. Na obr. 297 je propojení obvodu LSTTL s $U_{CC} = 5$ V s obvodem HCMOS s $U_{CC} = 2$ V pomocí převodníku úrovně. Při $U_{CC} = 3$ V obvod HCMOS nepotřebuje převodník úrovně.



Obr. 297. Propojení LSTTL a HCMOS pomocí převodníku úrovně

V druhém případě, kdy z výstupu HCMOS jsou buzeny vstupy LSTTL, je zapotřebí použít převodník úrovně jen tehdy, je-li $U_{CC} = 6$ V u obvodu HCMOS. Při $U_{CC} = 3$ V nepotřebujeme převodník úrovně, protože výstupní napětí 3 V je dostatečné pro úroveň „1“ na vstupu LSTTL. Jediným omezením je logický zisk obvodu HCMOS, který je při $U_{CC} = 3$ V



Obr. 298. Propojení obvodů HCMOS s obvody LSTTL

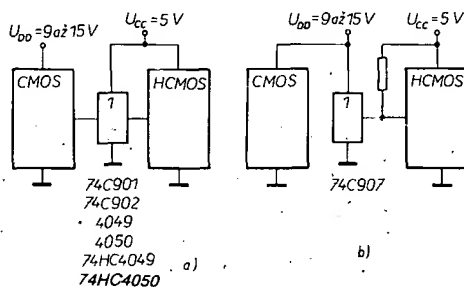
menší než při $U_{CC} = 5\text{ V}$. Na obr. 298 jsou uvedeny různé možnosti propojení obvodů HCMOS s $U_{CC} = 6\text{ V}$ s obvody LSTTL s $U_{CC} = 5\text{ V}$.

Spojení obvodů CMOS zhotovených různými technologiemi

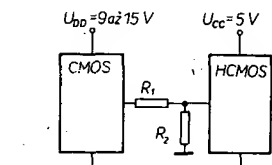
Spojení obvodů HCMOS a CMOS

Propojení obvodů HCMOS a CMOS je podstatně jednodušší než propojení HCMOS-LSTTL. Pokud jsou obvody HCMOS a CMOS napájeny z jednoho zdroje, nepotřebujeme žádný převodník úrovně. Obvody HCMOS a CMOS jsou plně kompatibilní pokud jde o vstupní a výstupní úrovně. Protože všechny obvody CMOS potřebují malý vstupní proud, není zde třeba brát v úvahu logický zisk. Obvody CMOS s kovovou řídicí elektrodou mohou pracovat v širokém rozsahu napájecích napětí, čehož se s výhodou využívá. Zapojení pak mohou pracovat při různých napájecích napětích a proto je i nutné použít převodník úrovně, stejně jako u obvodů LSTTL. Obvykle se převádějí úrovně CMOS (9 až 15 V) na úrovně HCMOS (5 V). Na obr. 299 jsou uvedeny dvě možnosti propojení. Vzhledem k velkému vstupnímu odporu obvodu CMOS je možné použít dělič napětí podle obr. 300, který však zvětšuje ztrátový výkon.

Obr. 299. Propojení obvodů CMOS a HCMOS



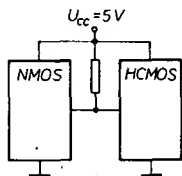
manipulaci a montáži. Proto jsou na čipu vytvořeny ochranné obvody. Vstupní o-



Obr. 300. Propojení děličem napětí

Propojení obvodů HCMOS s obvody NMOS a HMOS

Skutečnost, že spínací rychlost obvodů HCMOS je stejná jako obvodů LSTTL, umožňuje nahradit většinu bipolárních podpůrných obvodů pro mikroprocesory NMOS a HMOS obvody HCMOS. Pro mikroprocesory pak nemusíme stanovit zvláštní podmínky pro vstupní a výstupní úrovně, neboť obvody NMOS jsou kompatibilní s obvody TTL. Většinou jsou obvody NMOS a HCMOS napájeny ze



Obr. 301. Spojení NMOS a HCMOS

stejného zdroje. Vzhledem ke kompatibilitě obvodů NMOS a TTL musíme při použití obvodů HCMOS splnit již uvedené podmínky. Obvody NMOS mají výstupní úroveň o 1 V menší než je U_{CC} a proto je možné v mnoha případech vypustit převodník úrovně. Druhou možností je zapojit doplňkový rezistor mezi výstup NMOS a U_{CC} podle obr. 301. Při nahlédnutí do údajů o obvodu VLSI-NMOS lze zjistit, budeme-li převodník úrovně potřebovat nebo ne. Propojení obvodu VLSI-NMOS s obvodem HCMOS by nemělo být žádným problémem ani z hlediska logického zisku, neboť obvody HCMOS mají malý vstupní proud.

Správné ošetření obvodů HCMOS

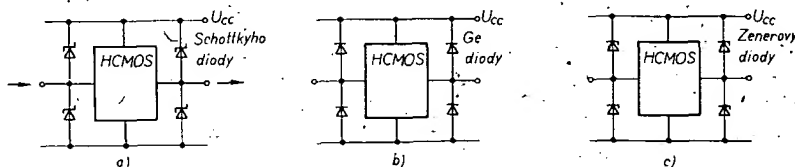
Stejně jako všechny obvody MOS musí být obvody HCMOS chráněny před účinky elektrostatického náboje, který vzniká při

chranný obvod spolu s parazitními kolektorovými diodami na výstupu zabráňuje vzniku napětí mezi dvěma vývody IO, takže je zmenšena pravděpodobnost zničení obvodu. Aby obvod HCMOS pracoval spolehlivě, nesmí být překročeny mezní parametry a musí být splněny tři následující podmínky:

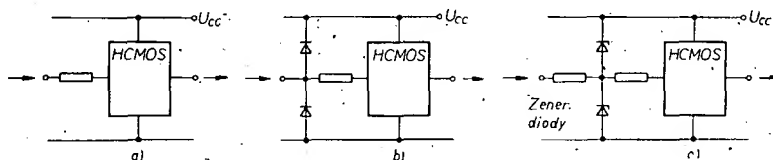
- U_{CC} nesmí být nikdy větší než je maximálně dovolené napětí;
- diody na výstupu nesmí být provozovány v propustném směru. Výstupní napětí výstupních tranzistorů s kanály n a p nesmí být větší než U_{CC} a potenciál „země“ nesmí být menší než $-0,7\text{ V}$. U obvodu s otevřeným kolektorem u tranzistoru s kanálem n nesmíme výstupní vývod připojit na $-0,7\text{ V}$ nebo na napětí větší, než je daná maximální velikost;
- vstupní ochranné diody nesmí být při běžném provozu přepólovány do propustného směru. Jedna dioda je mezi vstupem a U_{CC} a druhá mezi vstupem a zemí. Vstupní napětí nesmí být větší než $U_{CC} + 0,7\text{ V}$ a zemní potenciál nesmí být menší než $-0,7\text{ V}$. U obvodů, které mají jen diodu proti zemi, platí pouze druhá podmínka.

V některých případech nemusí být tyto podmínky splněny, např. u obvodů HCMOS mohou být ochranné diody po krátkou dobu provozovány v propustném směru. Proto se v tomto případě doporučuje použít vnější ochranný obvod s několika součástkami. Většina vnějších ochranných obvodů omezuje vstupní napětí omezením proudu, který teče přes vstupní diodu. Různé typy ochranných obvodů jsou na obr. 302. V některých případech postačí použít jen jednu diodu na vstupu nebo výstupu.

Druhá metoda, která zabráňuje odblokování a je velmi účinná, je na obr. 303. Obvod musí být navržen tak, aby nebyl překročen maximální vstupní proud (5 mA pro kovovou řídicí elektrodu a 10 mA pro řídicí elektrodu Si) a nesmí se zvětšit zpoždění. Pokud není spínací doba kritická, měl by být proud protékající obvodem co nejmenší. Začne-li se však doba sepnutí uplatňovat, je lépe použít obvod na obr. 303b a na obr. 303c. Nový vstupní obvod u IO HCMOS je sestaven ze tří součástek podle obr. 304: Si rezistoru, diody spojené s U_{CC} a rezistoru – diody, spojené se zemí. Křemíkový rezistor na vstupu prodlužuje strmé hrany impulsu a odebírá část jejich energie. Oběma diodami na vstupu jsou omezena špičková napětí, která se dostanou na řídicí elektrodu tranzistoru. Abychom zabránili zničení vstupního obvodu, musí mít tyto diody větší proud než u obvodů s kovovou



Obr. 303. Jiná metoda ochrany obvodů HCMOS



Obr. 302. Vnější ochranné obvody pro HCMOS

řídící elektrodou. K ochraně obvodu přispívají i parazitní diody mezi výstupem a substrátem a mezi výstupem a U_{CC} , které omezují statické náboje.

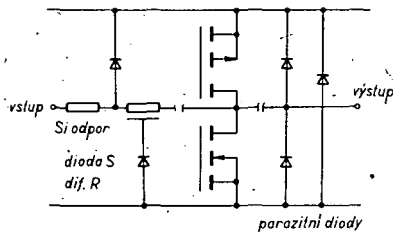
Podmínky pro správný návrh systému s obvodem HCMOS

Návrh systému s obvodem HCMOS není kritický a je v podstatě shodný s návrhem, používaným u obvodů LSTTL. Přesto je nutno dodržet následující podmínky, aby systém pracoval spolehlivě a bylo využito předností obvodů HCMOS:

- Jak již bylo uvedeno, nesmí být vstupní napětí větší než U_{CC} a menší než potenciál země, tzn. že napájecí napětí nesmí být odpojeno při aktivní úrovni na vstupu. V prostředí s velkou úrovní rušení musíme na vstup připojit doplňkový ochranný obvod. Nesmíme zapomenout, že sériový rezistor na vstupu zvětšuje zpoždění.
- Vzhledem k většímu výstupnímu výkonu (než u obvodů CMOS s kovovou řídící elektrodou) musíme dbát daleko více na to, aby nebyl přetížen výstupní stupeň. Na výstup nesmí být připojeno žádné napětí, které by bylo větší než U_{CC} a menší než potenciál země. Při připojení činné zátěže musí být ztrátový výkon navržen s ohledem na předpokládanou teplotu okolí a nesmí být překročen. Jak již bylo uvedeno, nesmí být trvalý výstupní proud větší než 25 mA (37 mA pro budiče sběrnice). Výstupní stupeň nemá ochranu proti zkratu, takže velké výstupní proudy mohou být příčinou zničení obvodu. Nesmí být překročen maximální proud napájecího přívodu (50 mA, 75 mA pro budiče sběrnice).
- Vedení napájecího vodiče a jeho blokování kondenzátory je kritičtější než u obvodů s kovovou řídící elektrodou, protože spínací impulsy mají podstatně větší proudovou amplitudu a doba sepnutí je kratší – proto jsou kritičtější jak odpor, tak indukčnost napájecího vedení. Ačkoli špičkový proud tekoucí napájecím vodičem není tak velký jako u obvodů TTL, je potřebné při vedení napájecího vedení postupovat stejně jako u obvodů TTL.

Prenosová vedení připojená na HCMOS

Pokud je obvod HCMOS použit jako budič nebo přijímač signálu po vedení, musí být zajištěna potřebná úroveň „1“. Toho lze dosáhnout, když výstupní obvod HCMOS bude mít větší napájecí napětí, než jaké mají obvody TTL. Tím se zároveň dosáhne větší spínací rychlosti. I když jsou dynamické parametry definovány při 2,5 V, přesto je větší část čela impulsu zahrnuta v době zpoždění. Pro obvod budiče je tato doba definována pro zatěžovací kapacitu 50 a 150 pF. Správným návrhem může konstruktér ovlivnit výkon celého systému: Tak při dlouhém vedení může být výkon systému zmenšen, i když je jako přijímač použit obvod CMOS, který má velkou odolnost proti rušení (i když výstup budiče vedení může mít úroveň rovnou U_{CC} a potenciálu země). U obvodů HCMOS jsou U_{IL} rovno potenciálu země plus 1 V a $U_{IH} = U_{CC} - 1,5$ V. V mnoha aplikacích lze u obvodů HCMOS vypustit



Obr. 304. Vstupní a výstupní ochranný obvod v HCMOS

Schmittův klopný obvod, obvykle používaný v systému s obvodem LSTTL.

Odrazy na vstupu a výstupu

Vstupní a výstupní ochranný obvod nejen ochraňuje obvod před elektrostatickým nábojem, ale i omezují špičky napětí, které vznikají na dlouhém spojovacím vedení (obr. 304).

Zmenšení příkonu

Aby příkon systému mohl být zmenšen, je třeba minimalizovat napájecí a spínací proud. Spínací proud je přímo úměrný kapacitě, kterou je zatížen vodič signálu, a přenášenému kmitočtu. Tento proud lze minimalizovat zkrácením vodičů na minimum a zmenšením parazitních kapacit mezi vodiči signálu. Stejně jako u v obvodů, je zapotřebí při přenosu nejvyšších kmitočtů obvody HCMOS rozmístit co nejlépe, abychom předešli nežádoucím vazbám, které mohou způsobit nestabilitu systému.

Další příčinou většího odběru proudu je u obvodů HCMOS spínací proud, který teče při spínání MOSFET s kanály n a p. Doba změny úrovně by měla být co nejkratší. Kratších hran impulsů lze dosáhnout obvodem pro úpravu strmosti hran, např. Schmittovým klopným obvodem. Dlouhé nabízející hrany se vyskytují např. u nf oscilátoru, u něhož se nabíjí a vybíjí obvod RC.

Kromě krátkých spínacích dob jsou potřebné i „čisté“ signály, abychom zmenšili velký spínací proud. Funkce obvodu bude dodržena, pokud budou dodrženy minimální logické úrovně. O výrobě obvodů HCMOS se v 8. větě uvažuje i v ČSSR a NDR.

Základní měřicí metody obvodů CMOS

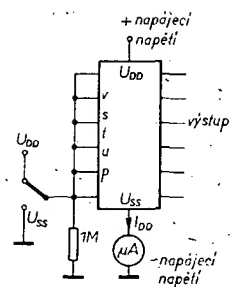
Při pochybnosti o kvalitě integrovaného obvodu CMOS lze dále uvedenými postupy zjistit jeho statické a dynamické parametry.

Ze statických parametrů lze objektivně změřit popsaným postupem klidový napájecí proud, výstupní napětí naprázdno, spínací proud výstupu a rozsah vstupního napětí.

Z dynamických parametrů pak zpoždění vstupního signálu, průběžnou dobu čela a týlu výstupního impulsu, nutný předstih nebo přesah dat oproti řídícímu vstupnímu signálu. Při všech manipulacích s obvodem CMOS musí být obsluha spojena přes rezistor 100 kΩ se zemí!!!

Měření klidového napájecího proudu I_{DD}

Blokové schéma pro toto měření je na obr. 305.



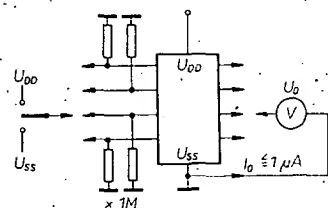
Obr. 305. Měření napájecího klidového proudu

Postup měření: Mezi vývod U_{SS} a záporné napájecí napětí se zapojí citlivý mikroampermeter. Všechny vstupy se propojí a připojí na uzemněný záporný pól napájecího zdroje. Na vstup U_{DD} se přivede napájecí napětí v rozsahu 3 až 15 V a přečte se protékající proud I_{DD} . Při druhém měření postupujeme stejným způsobem, na vstup se však připojí kladné napájecí napětí U_{DD} . Rezistor připojený ke vstupům je pouze ochranný (při přepínání mechanickým přepínačem).

Při měření je nutné dodržet zásadu, že žádný vstup nesmí zůstat nezapojen. Při neopštetném vstupu se obvod může vybudit vnějším polem a mohlo by se stát, že obvodem potečou velké nedefinované proudy, které by ho mohly zničit.

Měření výstupního napětí naprázdno

Blokové schéma pro toto měření je na obr. 306.

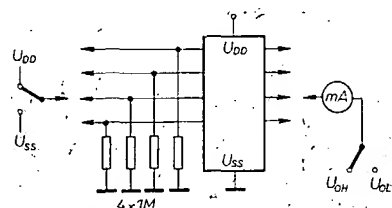


Obr. 306. Měření výstupního napětí naprázdno

Postup měření: Na obvod se přivede napájecí napětí U_{DD} . Podle pravdivostní tabulky se na výstupy přivedou vhodné úrovně tak, aby na výstupech se nastavila požadovaná úroveň měřené veličiny, např. U_{OL} . Tato napětí se změří a měla by odpovídat údajům, uvedeným v katalogovém listu daného obvodu. Při měření U_{OH} se postupuje obdobně. Rezistory připojené na vstupy chrání obvod při přepínání na jinou logickou úroveň (při použití mechanických přepínačů).

Měření výstupního proudu

Blokové schéma pro toto měření je na obr. 307.

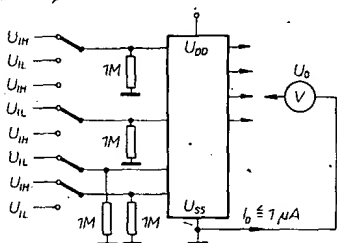


Obr. 307. Měření výstupního proudu

Postup měření: Na svorky U_{DD} a U_{SS} se připojí napájecí napětí. Podle pravdivostní tabulky se nastaví na vstupech takové úrovně, aby na výstupech byla požadovaná úroveň, např. L. Při měření výstupního proudu I_{OL} se na vstupu ampérmetru nastaví napětí U_{OL} . Pro řadu MHB4000 pro napájecí napětí $U_{DD} = 5$ až 10 V je $U_{OL} = 0,5$ V a pro $U_{DD} = 15$ V je $U_{OL} = 1,5$ V. Přečteme proud, který by měl být větší než rovný proud uvedený v katalogovém listu obvodu. Při měření I_{OH} se postupuje obdobně (nastavením úrovně na vstupech) tak, aby na výstupech byla úroveň H. Pak na vstupu nastavíme úroveň U_{OH} . Napětí U_{OH} jsou pro řadu MHB4000: Pro $U_{DD} = 5$ V je $U_{OH} = 4,5$ V, pro $U_{DD} = 10$ V je $U_{OH} = 9,5$ V a pro $U_{DD} = 15$ V je $U_{OH} = 14,5$ V. Změřené proudy musí být větší než proudy uvedené v katalogovém listu daného obvodu. Touto měřicí metodou se současně kontroluje, je-li logická funkce obvodu správná.

Měření vstupních úrovní

Blokové zapojení pro toto měření je na obr. 308.

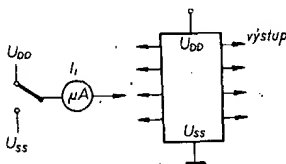


Obr. 308. Měření vstupních úrovní obvodu

Postup měření: Na svorky U_{DD} a U_{SS} se připojí napájecí napětí. Podle pravdivostní tabulky se na vstupech obvodu nastaví vstupní napětí U_{IH} a U_{IL} podle katalogových údajů obvodu. Pro řadu MHB4000 a 4500 jsou minimální vstupní napětí při napájecím napětí $U_{DD} = 5$ V: $U_{IH} = 4$ V a $U_{IL} = 1$ V, při $U_{DD} = 10$ V je $U_{IH} = 8$ V a $U_{IL} = 2$ V a při $U_{DD} = 15$ V je $U_{IH} = 12$ V a $U_{IL} = 3$ V. Na výstupech se změří napěťové úrovně vyplývající z logického nastavení obvodu a tato napětí by měla být: $U_{OL} = 0,18U_{DD}$ a $U_{OH} = 0,82U_{DD}$. Vstupy se proměřují tak, že se na vstupu vystřídá úroveň L s úrovní H.

Měření vstupního proudu

Blokové schéma pro toto měření je na obr. 309.



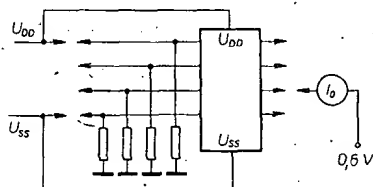
Obr. 309. Měření vstupního proudu

Postup měření: Mezi měřený vstup a U_{DD} nebo U_{SS} se zapojí mikroampérmetr. Mezi měřený vstup a U_{DD} nebo U_{SS} se zapojí mikroampérmetr. Ostatní vstupy se zapojí na opačnou úroveň než jakou má měřený vstup. Připojí se napájecí napětí a na mikroampérmetru se přečte proud. Na jednom vstupu se měří vždy dvakrát a to proti U_{DD} a proti U_{SS} . Proud musí být

mnohem menší než je uveden v katalogu. Vstupy se musí přepínat při odpojení napájecího napětí. Obsluha musí být spojena se zemí přes rezistor maximálně 100 k Ω . Všechny vstupy obvodu musí být spojeny s U_{DD} nebo U_{SS} , aby nedošlo k nedefinovaným stavům obvodu a tím k jeho zničení.

Měření odporu spínačů R_{ON} v sepnutém stavu

Blokové schéma pro toto měření je na obr. 310.



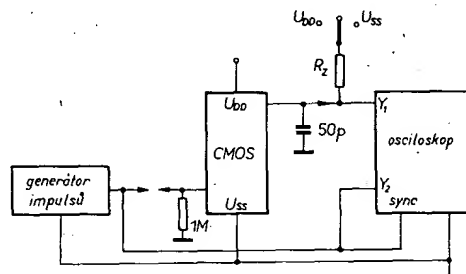
Obr. 310. Měření odporu spínačů

Postup měření: Pro měřený spínač se nastaví podle pravdivostní tabulky logické úrovně na vstupech obvodu. Připojí se napájecí napětí U_{DD} a měřicí napětí $0,6$ V a přečte se proud. Ze vzorce $R = 0,6/I_0$ se vypočte odpor spínače v sepnutém stavu; odpor musí odpovídat velikosti uvedené v katalogových údajích. Tímto postupem se současně kontroluje správná funkce obvodu. Při zapojení rezistorů 1 M Ω na vstupech obvodu se může logická úroveň na vstupech přepínat mechanickým přepínačem, aniž by se muselo odpojovat napájecí napětí. Reziistory zapojené na vstupech neovlivňují výsledky měření.

Měření dynamických parametrů

Blokové schéma měřicího postupu je na obr. 311.

Obr. 311. Měření dynamických parametrů



Postup měření: Po seřízení osciloskopu a generátoru by měl být na obrazovce zasynchronizovaný obraz výstupního signálu generátoru, který je přiveden na Y_2 . Po připojení napájecího napětí k měřenému obvodu a po připojení výstupního signálu generátoru by se měl na časové základny Y_1 objevit zpožděný obraz výstupního

signálu. Ostatní vstupy obvodu musí být nastaveny podle pravdivostní tabulky na patřičné úrovně tak, aby měřený vstup a výstup byl rozhodující.

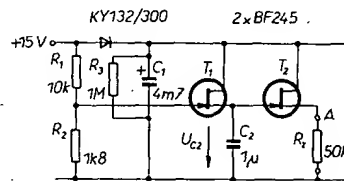
Zpoždění výstupního signálu a trvání čela a týlu se zjistí a porovná s katalogovými údaji. Definice časových průběhů signálů je na obr. 312.

Aplikace obvodů CMOS

Všeobecné aplikace CMOS

Napájení obvodů CMOS při výpadku sítě

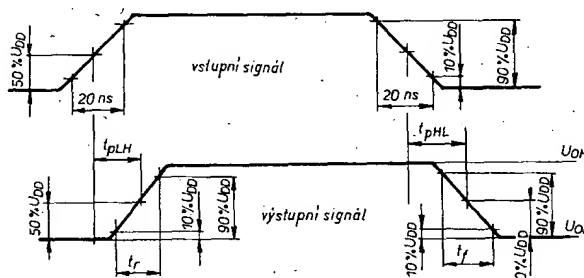
I při krátkodobém výpadku sítě, pokud není napájení zálohováno baterií, mohou se ztratit data, zejména z paměti RAM, takže po obnovení dodávky energie se obvody nacházejí v jiných než žádoucích stavech. Abychom tomu zabránili, je výhodné použít obvod z obr. 313. S kondenzátorem C_1 a při odebraném proudu



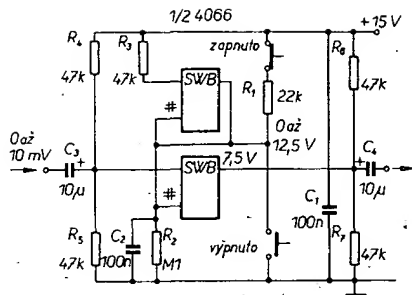
Obr. 313. Obvod pro napájení při výpadku sítě

10 μ A se napájecí napětí zmenší na 5 V za 53 minut. Provozní napětí obvodu je o 10 V menší než napětí vstupní (15 V). Je-li na vstupu napětí 15 V, nabíjí se kondenzátor na toto napětí přes diodu D_1 . Současně je přes děliče R_1 , R_2 otevřen T_1 , v jehož emitoru je C_2 , který se nabije na napětí U_{C2} , takže povede i T_2 a na jeho emitoru při připojení zátěži 50 k Ω bude napětí 5 V. Při výpadku napájení se T_1

uzavře, avšak T_2 bude otevřen napětím U_{C2} . Pokud se U_{C2} nezmenší pod prahové napětí T_2 , bude T_2 otevřen a C_2 se bude vybíjet přes vstupní odpor T_2 . Jako C_2 je nutné použít co nejvyšší kondenzátor, neboť jeho svodový odpor spolu se vstupním odporem T_2 určují činnost obvodu po výpadku napájení.



Obr. 312. Definice časových průběhů



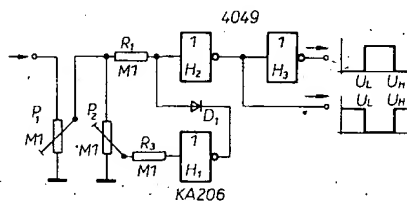
Obr. 314. Analogový spínač
(tlačítko „zapnuto“ v klidovém stavu rozpojeno)

Spínač analogového signálu

Na obr. 314 je zapojení spínače analogového signálu s obvodem 4066. Při stlačení tlačítka „zapnuto“ je na řídicí vstup horního spínače přivedeno napětí, které nabije i C_2 , takže spínač zůstává sepnutý i po uvolnění tlačítka „zapnuto“. Přeš horní spínač je řízen řídicí vstup dolního spínače, který propojuje vstup s výstupem. Po stlačení tlačítka „vypnuto“ se C_2 vybije a oba spínače se rozpojí.

Okénkový komparátor

Na obr. 315 je zapojení jednoduchého okénkového komparátoru. Prahy sepnutí se nastavují odporovými trimry P_1 , P_2 ; trimrem P_1 se nastavuje dolní práh U_L a P_2

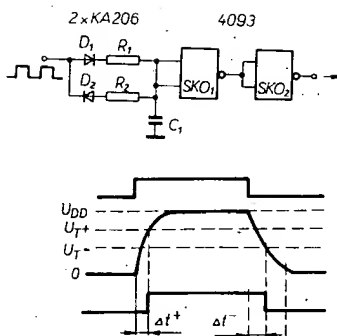


Obr. 315. Okénkový komparátor

horní práh U_H a tím i šířka $U_H - U_L$ „okénka“. Překročí-li vstupní napětí trojúhelníkovitého průběhu velikost U_L , bude mít napětí na výstupu za invertory H_2 , H_3 úroveň „1“. Dosáhne-li vstupní napětí úrovně U_H , pak se přes invertor H_1 na výstupu objeví úroveň „0“. Na této úrovni setrvá výstup až do té doby, dokud se sestupná hrana vstupního napětí nezmenší pod U_H , pak bude na výstupu opět úroveň „1“. Úroveň „0“ se na výstupu objeví opět, zmenší-li se vstupní napětí pod U_L .

Obvod pro nastavení zpoždění hran impulsu

Obvodem na obr. 316 je možné řídit zpoždění hran pravouhlého impulsu. Při kladné náběžné hraně se nabíjí C_1 přes D_1 a R_1 . Schmittův klopný obvod SKO_1 sepne poprvé při spínací úrovni, takže změní úroveň „1“ na výstupu SKO_1 se zpožděním na „0“. SKO_2 invertuje úroveň z SKO_1 .



Obr. 316. Obvod pro zpoždění hran impulsu

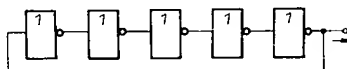
Pokud má vstupní napětí úroveň „1“, napětí na C_1 se zvětšuje až na velikost rovnou napájecímu napětí méně propustné napětí D_1 . Při změně vstupní úrovně z „1“ na „0“ se při záporné hraně impulsu začne vybíjet C_1 přes R_2 a D_2 . Zmenší-li se napětí na C_1 pod prahovou úroveň, SKO_1 se překlápí. Prahová úroveň obou klopných obvodů je závislá na napájecím napětí a je pro 4093:

$$\text{Zpoždění kladné hrany bude: } \Delta t^+ = -R_1 C_1 \ln \left(1 - \frac{U_{T+}}{U_{DD} - 0,7} \right) \text{ a pro zápornou hranu: } \Delta t^- = -R_2 C_1 \ln \left(\frac{U_{T-}}{U_{DD} - 0,7} \right).$$

Vhodnou volbou R_1 , R_2 a C_1 můžeme nastavit požadované zpoždění hran, které by však nemělo být větší než 80 % doby trvání pro kladnou hranu. Po záporné hraně musí vždy následovat dostatečná mezera mezi dvěma sousedními impulsy.

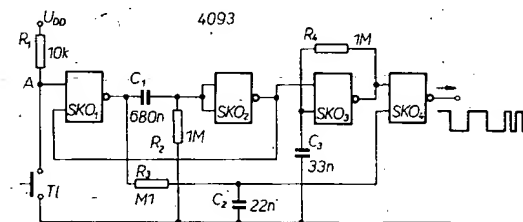
Astabilní multivibrátor bez pasivních součástek

Na obr. 317 je zapojení astabilního multivibrátoru bez pasivních součástek. Musíme však použít lichý počet hradel nebo invertorů. Astabilní multivibrátor

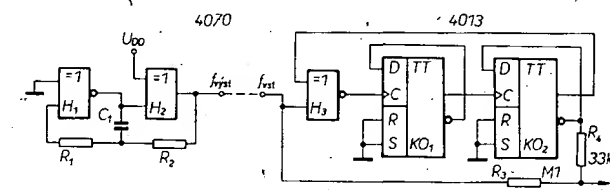


Obr. 317. Astabilní multivibrátor

kmitat na kmitočtu odpovídajícímu celkovému zpoždění řetězce. Perioda napětí pravouhlého průběhu je dvojnásobkem celkového zpoždění. Kmitočet je dán vztahem: $f = \frac{1}{2nT_p}$, kde n je lichý počet invertorů, T_p je zpoždění jednoho invertoru.



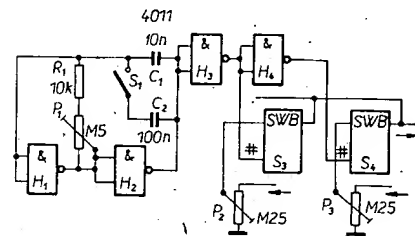
Obr. 319. Generátor taktu



Obr. 320. Jednoduchý generátor sinusového signálu

Modulátor s proměnným kmitočtem

Astabilní multivibrátor (AMV) z hradel H_1 , H_2 má na výstupu pravouhlé napětí, jehož kmitočet můžeme měnit ve dvou rozsazích, 20 Hz a 10 kHz, a to trimrem P_1 . Výstupní signál je invertován H_3 a H_4 , které řídí spínače S_3 a S_4 . Trimry P_2 , P_3 se řídí vstupní napětí pro S_3 a S_4 ; napětí nesmí být větší než napájecí napětí. Obvod může pracovat např. jako elektronický přepínač pro osciloskop. Zapojení obvodu je na obr. 318.



Obr. 318. Modulátor s proměnným kmitočtem

Taktovací generátor

Běžné digitální hodiny se obvykle nastavují dvěma tlačítky, které ovládají generátor nižšího a vyššího kmitočtu. Na obr. 319 je zapojení generátoru taktu s jedním tlačítkem. Oscilátor je zapojen se SKO_1 z něhož jsou získány buď jednotlivé impulsy nebo signál daného taktovacího kmitočtu. Stlačí-li se T_1 na dobu kratší než 0,5 s, objeví se na výstupu jeden dlouhý impuls. Při stlačení delším bude na výstupu taktovací kmitočet 30 Hz. Při nestlačení tlačítka kmitá oscilátor SKO_3 asi na 30 Hz. Na výstupu SKO_4 bude úroveň „0“, na výstupu SKO_1 bude úroveň „1“. Při stlačení T_1 se nastartuje monostabilní multivibrátor z SKO_1 , SKO_2 , takže výstup SKO_2 bude po dobu 0,5 s na úrovni „0“, čímž se zablokuje SKO_3 , SKO_1 bude mít na výstupu „1“ a SKO_4 „0“. Bude-li T_1 stlačeno déle, výstup SKO_1 zůstane na „1“, SKO_3 začne kmitat a generovaný signál se objeví na výstupu SKO_4 . R_3 s C_2 potlačují zákmity tlačítka.

Jednoduchý generátor sinusového signálu

Na obr. 320 je zapojení jednoduchého generátoru sinusového napětí. Obvod je sestaven ze dvou částí – z oscilátoru s hradly H_1 , H_2 a děliče 1:3. Při použití běžných zavazujících hradel by za H_1 musely být invertory ještě dvě hradla. Při použití hradel EXCLUSIVE-OR platí zapojení podle obrázku.

Předpokládáme, že přes R_1 je na vstupu i výstupu H_1 úroveň „1“. C_1 se nabije

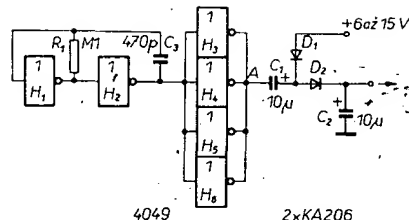
přes R_2 . Po překročení prahového napětí bude na výstupu H_1 úroveň „1“ a stavy obou hradel se vzájemně změní. Dělič je sestaven ze dvou klopných obvodů, z nichž každý dělí dvěma. Výstup z oscilátoru je přiveden na klopný obvod přes hradlo H_3 . Na druhý vstup hradla H_3 je přiveden výstupní signál z KO_2 , takže H_3 obrací fázi oscilačního signálu. Bez H_3 by proběhly další periody taktu až do doby změny úrovně na výstupu klopného obvodu. V zapojení je však taktovací signál invertován a je aktivován dříve než po polovině periody kladnou hranou impulsu, takže dělič činitel bude nikoli 4, ale 3. Pomocí dvou sčítacích rezistorů dostaneme sinusový výstupní signál. Je-li na vstupu a výstupu děliče úroveň „1“, bude výstupní napětí rovno napětí napájecímu. Při dvou úrovních „0“ je výstupní napětí „0“ a při úrovních „1“/„0“ nebo „0“/„1“ bude výstupní napětí rovno 1/4 nebo 3/4 napětí napájecího. Je jasné, že popsanými jednoduchými prostředky nelze získat čistý sinusový signál, nýbrž signál „schoďovitý“, který sleduje sinusovou křivku.

Programovatelný dělič kmitočtu

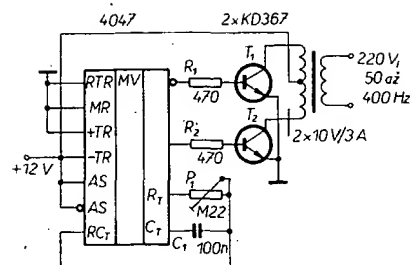
Kmitočtové syntezátory bývají např. sestaveny z programovatelných děličů. Děliče se přednastavují obvykle číslicovým přepínačem, kódovaným v kódu BCD. Při vhodné volbě děličního poměru lze kmitočty syntezátoru určit přímo z polohy spínače. Chceme-li syntezátor použít v superheterodynu, pak je nutné ke vstupnímu kmitočtu přičíst kmitočty mezifrekvence – to lze udělat snadno zařazením sčítačky mezi přepínač a řídicí vstupy děliče. Příklad zapojení sčítačky a děliče je na obr. 321. IO₁ slouží pro hexadecimální součet mř kmitočtu s kmitočtem nastaveným na přepínači, kdežto IO₂ potlačuje nežádoucí skok z „15“ na nulu přičtením „6“. Každý dělič s reverzibilním čítačem vyžaduje základní korekci, která spolu se signálem mř kmitočtu určuje celkový offset IO₁. Je-li oscilační kmitočet nad kmitočtem přijímaným, musí být základní korekce „kladnější“, než je základní offset. V opačném případě je doplněk k číslu 16 zvolen. Offset se nastaví spojením vstupů 6, 4, 2, 15 s napájecím napětím a to tak, aby na daných vstupech byly požadované úrovně. Výstup přenosu je spojen se vstupem přenosu následujícího obvodu v další dekádě. U první dekády je vstup přenosu CR uzemněn.

Zdvojovač napětí s IO 4049

Obvodem na obr. 322 lze získat dvojnásobné výstupní napětí. Obvody H_1 , H_2 spolu s R_1 a C_3 tvoří oscilátor, který kmitá na kmitočtu asi 10 kHz. Zbývající obvody, H_3 až H_6 , které jsou zapojeny paralelně,

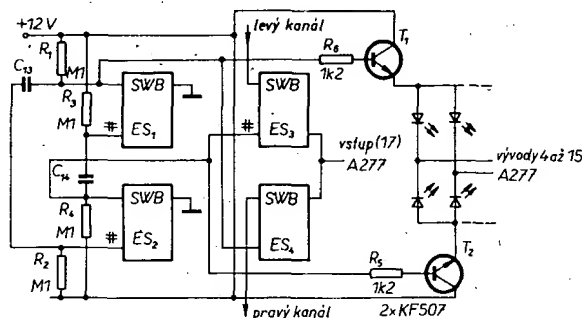


Obr. 322. Zdvojovač napětí



Obr. 323. Dělič 12 V/220 V

Obr. 324. Elektronický přepínač dvou signálů

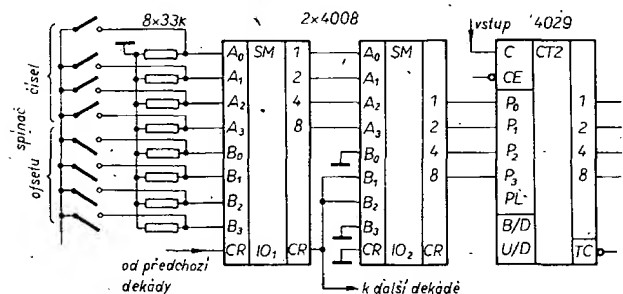


Elektronický přepínač dvou signálů

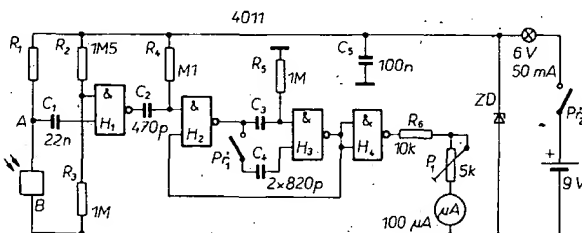
Zapojení přepínače je na obr. 324. Analogové spínače ES_1 , ES_2 spolu s R_1 až R_4 a C_1 , C_2 jsou zapojeny jako astabilní multivibrátor, který řídí spínače ES_3 , ES_4 a tranzistory T_1 , T_2 . Tranzistory je řízena stupnice LED a spínači ES_3 , ES_4 je střídavě připojován jeden nebo druhý signál. Přepínání (multiplexování) probíhá velmi rychle, takže není okem postřehnutelné přerušení.

Otáčkoměr

Na vstupu otáčkoměru je zapojen světlocitlivý prvek B, např. fotodiody, fototranzistor, pro pomalé rychlosti otáčení může být použit i fotorezistor. Odpor rezistoru R_1 je určen vlastnostmi světlocitlivého prvku a je nastaven experimentálně. Úbytek napětí na tomto rezistoru musí být asi polovinou napájecího napětí (obr. 325). Dopadá-li na B světlo, zvětšuje se proud přes R_1 , D_1 a napětí v bodě A se zmenšuje. Změna napětí v bodě A překlápá klopný obvod s H_3 , H_2 . V klidové poloze je na obou vstupech H_3 úroveň „0“ (přes R_5) a na výstupu je „1“. Na obou vstupech H_2 jsou „1“, takže na výstupu H_2 je „0“. Je-li přes C_2 přiveden na vstup H_2 záporný impuls, změní se výstup H_2 na „1“ a tím se změní i stav na výstupu H_3 a současně i na druhém vstupu H_2 . Dozní-li spouštěcí impuls na prvním vstupu H_2 , zůstává H_2



Obr. 321. Programovatelný dělič kmitočtu



Obr. 325. Otáčkoměr

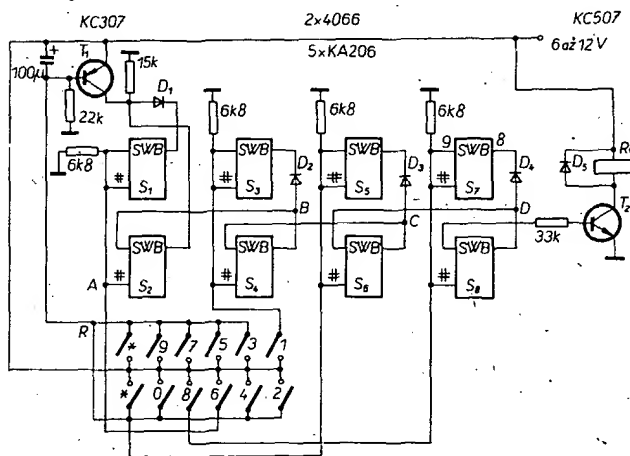
v uvedeném stavu, dokud se nevybije C_3 . Monostabilní multivibrátor tvaruje každý impuls z D_1 na danou délku, impuls je pak veden přes hradlo H_4 a kombinaci R_6, P_1 na ručkové měřidlo. Přepínačem P_1 můžeme zmenšit rozsah měřidla na polovinu. Při jeho sepnutí je rozsah 0 až 330 Hz (0 až 19 800 ot/min), není-li P_1 sepnut, je kmitočet 0 až 660 Hz (0 až 39 600 ot/min).

Kódovaný zámek

Zámek na obr. 326 umožňuje 16 000 kombinací kódu, který můžeme měnit propojováním řídicích vstupů analogových členů v IO 4066. Je-li do bodu A přiveden kladný impuls, sepnou S_1 a S_2 . Tento stav zůstává zachován i po zmizení impulsu, neboť S_1 pracuje jako „samopřidrzný“ kontakt. Stejný děj probíhá i po přivedení kladného impulsu do bodu B (S_3, S_4), bodu C (S_5, S_6) a bodu D (S_7, S_8). Budou-li všechny spínače sepnuty, povede T_2 a přitáhne relé, kterým lze ovládat elektrický zámek. Bude-li sled spínání změněn, např. je-li jako první připojen bod B, S_4 je uzavřen jen po dobu trvání impulsu, neboť jeho vývod je uzemněn přes rezistor 6,8 k Ω . Je-li přiveden kladný impuls do bodu R, uzavře se T_1 a přeruší přidržné napětí pro S_1 , takže nesepnou ani S_3 a T_2 a relé zůstane v klidu. D_4 uzavírá proud, který teče při jednotlivé aktivaci z vývodu D přes vývody 9 a 8 a rovněž S_8 a tak přes T_2 můžeme vypnout relé.

Hlídač klíčku zapalování

Obvod na obr. 327 vysílá varovný signál, zapomeneme-li při opuštění automobilu klíček v zapalování. Pracuje nezávisle na tom, je-li zapalování zapnuté nebo vypnuté. Kontaktem S_1 klíčku je přerušován světelný paprsek mezi žárovkou a fototranzistorem. Pokud na T_2 nedopadá světlo, je T_2 uzavřen. Když pak otevřeme dveře, uzavře se S_2 a také T_3 , takže na obou vstupech H_1 bude „1“ a uvede se v činnost oscilátor s H_3, H_4 , z reproduktoru se ozve tón, který upozorní řidiče na zasunutý klíček. Při zapnutém zapalování je sepnut T_1 a při otevření dveří bude na obou vstupech H_1 také „1“, takže se ozve varovný tón a řidič musí „něco udělat“, buď zavřít dveře nebo vypnout zapalování.



Obr. 326. Kódovaný zámek

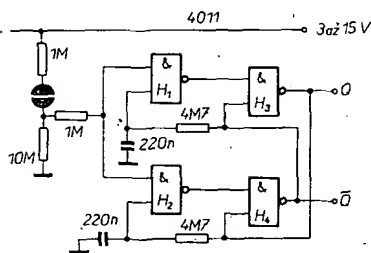
Zabezpečovací zařízení

Obvodem z obr. 328 lze např. zabezpečit stan proti vykradení apod. Má-li být varovný signál výrazný, je nutné propojit dva oscilátory, aby se signál periodicky přerušoval. První oscilátor s H_2, R_2, C_2 kmitá na kmitočtu asi 500 Hz a druhý s H_3, R_3, C_3 na kmitočtu 2 Hz. Na výstupu H_4 je periodicky přerušovaný signál 500 Hz, který je přiveden po zesílení v T_1 na reproduktor. Poplach vznikne i krátkodobým rozpojením spínače S_1 , neboť rozpojí-li se S_1, C_1 se rychle nabije, na vstupu hradla H_1 bude „0“, takže na výstupu H_1 bude „1“ a rozkmitají se oscilátory. Poplach lze zrušit spojením S_1, C_1 se vybije během 1 až 2 minut přes R_1 a na výstupu H_1 bude pak opět „0“, čímž se odpojí oscilátory.

Klopný obvod řízený senzorem

Obvod na obr. 329 je výhodný pro řízení analogových spínačů 4016 a 4066. Výhoda spočívá v tom, že spínače je možné ovládat senzorem „tlačítkem“. Hradla H_3, H_4 jsou zapojena jako klopný obvod R-S, který je překlápěn zápornými impulsy na vývodech 13 a 9.

Po přiložení prstu na tlačítko se na vývodech 1 a 6 objeví úroveň „1“. V tomto případě klopný obvod „klopí“ ($Q = 1, \bar{Q} = 0$), a na výstupu H_2 bude záporný impuls, který klopný obvod vrátí do výchozí polohy. Nové úrovně Q a \bar{Q} se objeví se zpožděním 1 s ($RC = 220 \text{ nF} \cdot 4,7 \text{ M}\Omega$).



Obr. 329. Klopný obvod řízený senzorem

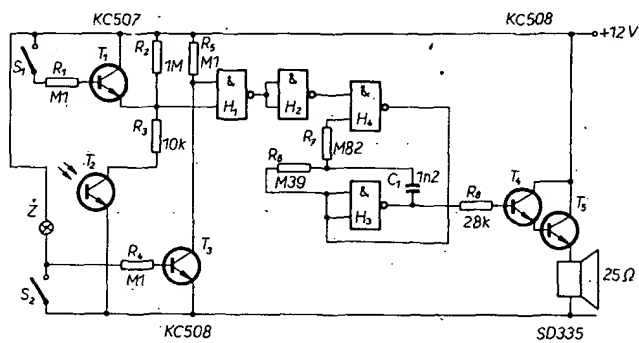
Klopný obvod je opět aktivován při následující změně. Pokud bychom prst na senzoru drželi déle než 1 s, pak celý obvod pracuje jako astabilní multivibrátor s kmitočtem 0,5 Hz. Signály Q a \bar{Q} řídí analogové spínače 4016 a 4066. Napájecí napětí je 3 až 15 V.

Použití obvodů CMOS ve výpočetní technice

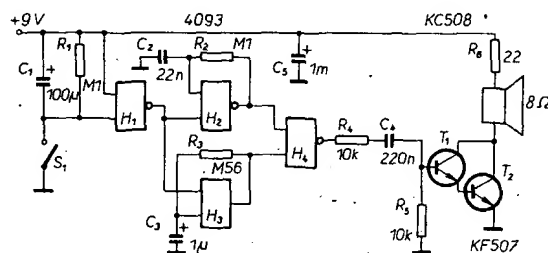
U aplikací, u nichž je požadován malý příkon, velký odstup rušení apod., je výhodnější použít obvody CMOS než obvody jiné. V počítačích se obvody CMOS pro jejich malou rychlost většinou nepoužívají, jsou však výhodné v periferních zařízeních, kde jejich malá rychlost není na závadu. Velkého odstupu rušení u obvodů CMOS lze s výhodou využít v zařízeních, v nichž se spínají solenoidy, budí krokové motory nebo v obvodech servosystémů. Často se obvody CMOS používají v obvodech fázové regulace rychlosti v pohonných jednotkách páskových pamětí. Dále se zaměříme na periferní obvody a pomocné obvody, v nichž jsou využity dostupné obvody CMOS.

Mikroprocesorový „stetoskop“

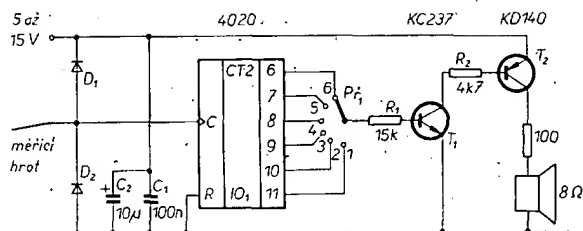
Různé logické průběhy na sběrnicích dat, adres a řídicích sběrnicích mikroprocesorového systému lze sledovat na osciloskopu nebo digitálním analyzátoru. Mnohem jednodušším zařízením, které indikuje stavy sběrníc zvukem, je však „stetoskop“ podle obr. 330. Připojíme-li jej do měřicího bodu, pak na výstupu (po vydělení děličem s nastavitelným dělicím poměrem a po zesílení v T_1, T_2) se z reproduktoru ozve tón. Tak např. připojíme-li „stetoskop“ do bodu, v němž je taktovací signál 1 MHz a dáme-li přepínač P_1 do polohy 1, uslyšíme tón 440 Hz. Takt je v tomto případě uvažován jako periodický signál. Abychom dostali na třech sběrnicích periodický signál, musí mikroprocesor pracovat v programové smyčce. Toho lze dosáhnout podprogramem v programu



Obr. 327. Hlídač klíčku zapalování



Obr. 328. Zabezpečovací obvod



Obr. 330. Mikroprocesorový stetoskop

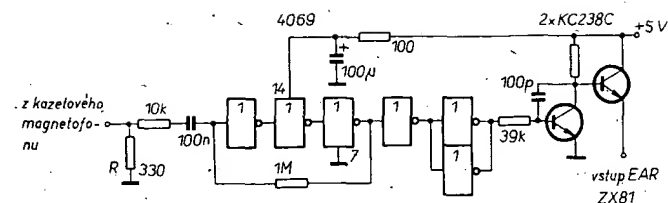
monitorování nebo speciálním programem. Oba programy mohou být zapsány na libovolné adrese paměti. Protože pro provedení příkazu potřebujeme několik period taktu, je výhodnější použít menší dělicí poměr. Obvod je napájen ze zkoušeného zapojení.

Zlepšení signálu při zavádění dat

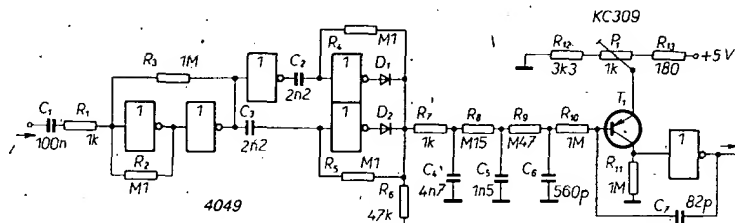
Při použití kazety magnetofonu jako paměti mohou nastat problémy při přehrávání programu zaznamenaného na této kazetě na jiném magnetofonu. Problém může být např. ve špatném nastavení hlavy, která pak dodává menší výstupní napětí. V takovém případě lze zesílit a upravit výstupní napětí obvodem na obr. 331. Signál sinusového průběhu je tvarován na pravouhlý obvodem 4069. Pravouhlý signál je zesílen tranzistorem a přiveden na vstup mikroprocesoru (např. EAR u ZX 81). Kondenzátor 100 pF zabraňuje zákmitům. Při připojení přes nf konektor musíme zvětšit odpor rezistoru na 47 kΩ.

Synchronní modulátor FSK

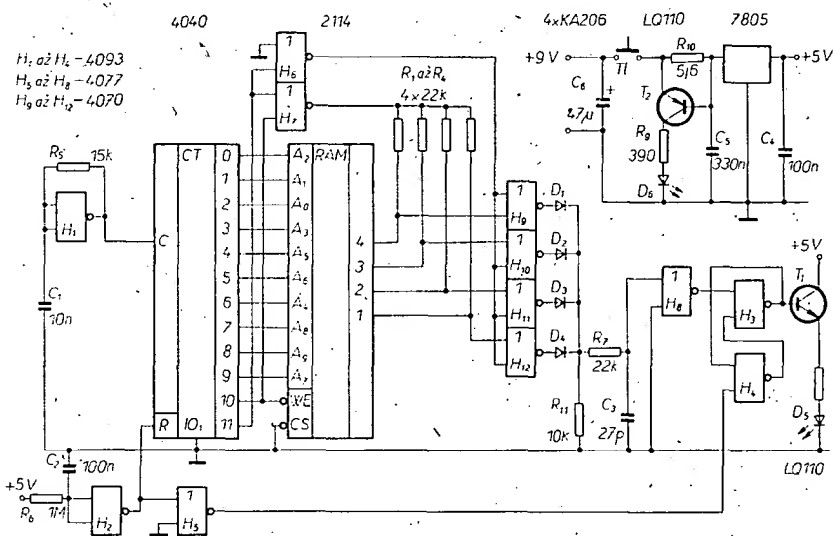
Modulátor FSK (klíčování posuvem kmitočtu) slouží jako interface mezi mikropočítačem a kazetovým magnetofonem, používaným jako paměť. Nedostatkem mnoha modulátorů FSK je, že se kmitočet přepíná (mezi 1200 a 2400 Hz) v libovolném čase. Mnohem lepší je, je-li kmitočet přepínán při průchodu sinusového signálu nulou. Tím se vyloučí fázové skokové změny signálu FSK. Takové přepínání lze však realizovat jen tehdy, je-li mezi daty a signálem 1200 nebo 2400 Hz nastaven přesný časový vztah. V zapojení na obr. 332 je signál FSK získán pomocí „digitálního“ sinusového generátoru. Při každém kladném průchodu sinusového signálu nulou dodá generátor synchronizační impuls (synch), který musí být shodný s daty na vstupu D KO₂, aby mohl být tento obvod nastaven nebo nulován. V závislosti na výstupním stavu klopného obvodu KO₂ bude na výstupu taktovací signál 38,4 kHz nebo 19,2 kHz, který se přivádí do sinusového generátoru. Výstupní kmitočet sinusového generátoru je šestnáctinou taktu, z něhož je odvozen kmitočet pro FSK. Pro oscilátor je v tomto zapojení použit IO 555. Pokud zapojení



Obr. 331. Obvod pro tvarování signálu dat



Obr. 333. Demodulátor FSK



Obr. 334. Tester pro RAM 2114

není použito ve spojení se sinusovým digitálním generátorem, pak je vstup synch spojen s výstupem Q KO₁.

Demodulátor FSK

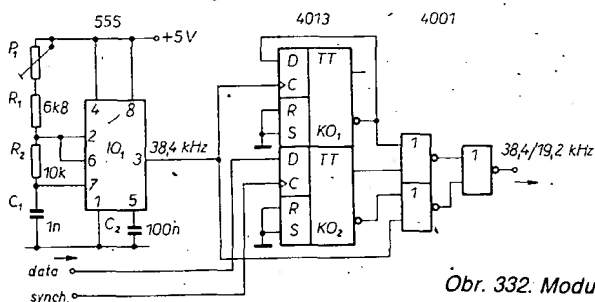
Demodulátor FSK převádí sinusový signál z kazety na pravouhlý pro mikropočítač. Zapojení jednoho z možných demodulátorů FSK je na obr. 333.

První dva invertory jsou zapojeny jako Schmittův klopný obvod, který vstupní signál FSK zesiluje na potřebnou úroveň. Symetrický pravouhlý výstupní signál tohoto klopného obvodu je přiveden na dvojité derivační obvod s dalšími dvěma invertory. Každý derivační obvod má na

výstupu (na diodách) jehlový impuls, objeví-li se na jeho vstupu kladná hrana vstupního impulsu. Před jedním derivačním obvodem je zapojen invertor, takže na R₆ bude jehlový impuls jak při každé kladné, tak i záporné hraně pravouhlého impulsu. Strmost a amplituda tohoto impulsu se zlepšují komparátorem (tranzistor + invertor), kterým je signál navíc zesílen na úroveň TTL.

Tester pro RAM 2114

Po stlačení tlačítka T1 na obr. 334 bude na výstupu H₁ nejdříve úroveň „1“. Tím jsou IO₁ a klopný obvod H₃, H₄ (přes H₅) vynulovány a na výstupech IO₁ bude úroveň „0“. Po asi 100 ms se kondenzátor C₂ nabije přes R₆, takže je dosaženo prahového napětí pro sepnutí Schmittova klopného obvodu H₂ a 12bitový binární čítač IO₁ se vynuluje. Během prvních 1024 impulsů taktovacího generátoru (takt asi 10 kHz) bude na výstupech Q₁₀ a Q₁₁ ještě „0“ (i na vstupu WE). Vzhledem k „0“ na vstupech H₆ a H₇ bude na jejich výstupech „1“, takže i na vstupech I/O₁ až I/O₄ bude



Obr. 332. Modulátor FSK

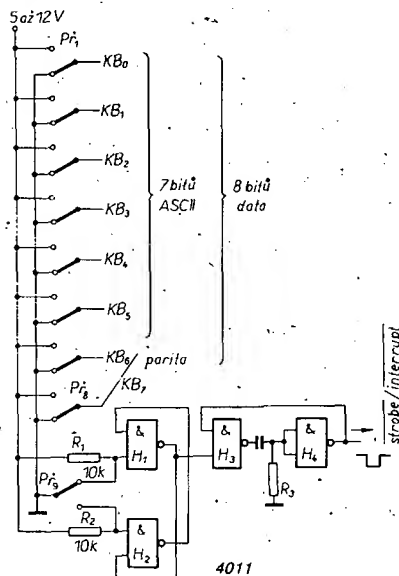
„1“. Při každém 1024. taktu bude vyslán paměti 4bitový soubor. Po 1024 taktovacích impulsích bude na Q_{10} „1“ a přes vstup \overline{WE} se paměť přepne na „čtení“. Na Q_{11} zůstává dále „0“, takže dříve přijmuté „1“ mohou být následující 1024 taktovacími impulsy vyslány. Obvody H_9 až H_{12} jsou zapojeny jako komparátor, na jehož výstupu je stále „1“, pokud na jednom vstupu je „1“. Diody D_1 až D_4 spolu s R_{11} tvoří hradlo OR, všechny diody jsou uzavřené. Na vstupu invertoru H_8 je „0“ a na výstupu bude „1“. Rovněž na výstupu invertoru H_5 bude „1“, takže na výstupu Q klopného obvodu R-S (H_3, H_4) bude „0“ a „0“ bude i na bázi T_1 , LED D_5 nebude svítit. Každá „0“ na výstupech RAM překlápí H_3, H_4 , pak začne vést T_1 a rozsvítí se D_5 . Na chybový povel klopný obvod nereaguje. Nový testovací cyklus začne až po vynulování impulsem z H_5 po stlačení T_1 .

Vraťme se ještě k průběhu testu. Předpokládáme, že první test, zápis a čtení „1“ proběhl uspokojivě a D_5 se nerozsvítila. Po dalších 1024 impulsích taktu je na Q_{11} „1“ a na Q_{10} „0“. Paměť je v provozu „zápis“ a přes H_7 přivedená „0“ bude přečtena. Když i na Q_{10} bude „1“, přejde paměť do režimu „čtení“ a bude vyslána „0“, nebude-li na vstupu komparátoru H_9 až H_{12} žádná jednotlivá „1“. Obvod R_7, C_3 potlačuje impulsy, které mohou vzniknout v důsledku různého zpoždění hradel při přepínání úrovně na vstupech/výstupech RAM.

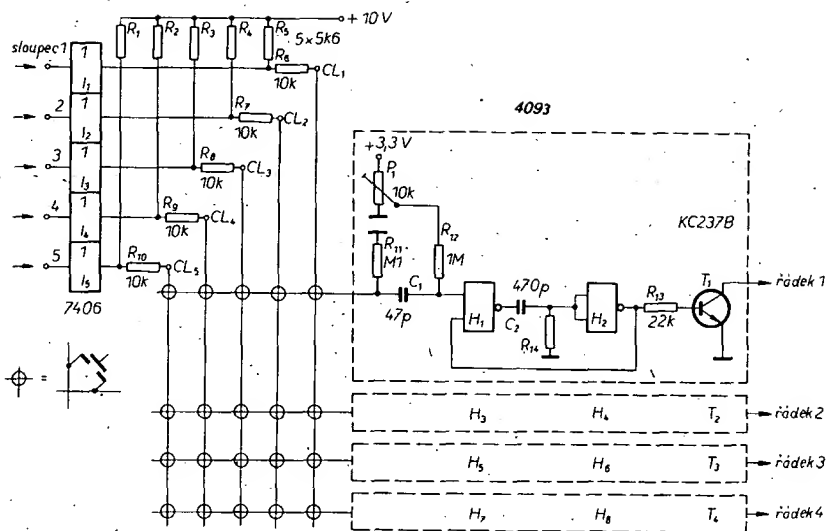
Pro zkoušku odběru proudu stačí stlačit tlačítko T_1 na 2 až 3 s, aby mohl proběhnout jeden testovací cyklus (pokud bude RAM v pořádku). Bude-li odběr proudu větší než 100 mA, otevře se přes R_{10} T_2 a rozsvítí se D_6 . Běžný odběr proudu je 50 až 70 mA. Proud dodávaný zdrojem je omezen na 150 mA.

Binární klávesnice

Mnoho zájemců o počítače naráží na problém konstruktérské vhodné klávesnice. Levná klávesnice je na obr. 335. Přepínači P_1 až P_8 můžeme vytvořit libovolnou 8bitovou informaci nebo informaci v kódu ASCII. Např. písmenu A odpovídá číslo 41 a v binárním kódu 01000001. Chceme-li převést písmeno A do kódu ASCII, pak mu-



Obr. 335. Binární klávesnice



Obr. 336. Klávesnice s kapacitními tlačítky

síme přepnout P_1 až P_7 do polohy „1“, ostatní budou v poloze „0“. Aby systém mohl tuto informaci převzít, je nutné stisknout P_8 a tím vyslat strobovací impuls. Obvod je doplněn bistabilním a monostabilním multivibrátorem. Bistabilní multivibrátor H_1, H_2, R_1, R_2 spouští monostabilní multivibrátor H_3, H_4, C_1, R_3 . Při každém přepnutí P_8 přejde výstup H_1 na „0“ a zápornou hranou je spouštěn monostabilní multivibrátor, na jehož výstupu bude také záporný impuls.

„Kapacitní“ klávesnice

Na obr. 336 je zapojení senzorové kapacitní klávesnice s 20 tlačítky, která jsou uspořádána do matice s pěti sloupci a čtyřmi řádky. Mezi každým sloupcem a řádkem je jedno tlačítko. Na sloupce jsou přes invertory I_1 až I_5 přiváděny impulsy. Vzhledem k tomu, že invertory mají otevřený kolektor, musíme mezi výstup a napájecí zapojit pracovní rezistory R_1 až R_5 . Impulsy při řízení řádků jsou získávány z mikroprocesoru. Na konci každého řádku je připojen monostabilní multivibrátor MMV, sestavený ze dvou Schmittových klopných obvodů, kondenzátoru a rezistoru. Hystereze Schmittova klopného obvodu je při napájecím napětí 3,3 V zmenšena na méně než 400 mV. To je potřebné, neboť impulsy procházející přes kapacitní tlačítka, mají malou amplitudu. Doba trvání impulsu je nastavena u H_1, H_2 článkem $R_{14}C_2$, u H_3, H_4 článkem $R_{15}C_4$ atd. Filtry R_{12}, C_1, R_{16}, C_3 atd. potlačují brum a jiné falešné signály. Na výstupu každého MMV je zapojen oddělovací tranzistor. Odporovým trimrem na vstupu každého MMV se nastavuje stejnosměrná úroveň, která je zvolena tak, aby impuls z jednoho sloupce měl úroveň rovnou dolní hranici práhu U_T . MMV reaguje tedy na první sestupnou hranu impulsů na CL_1 až CL_5 .

Aplikace obvodů CMOS v telekomunikacích

Syntezátory kmitočtu

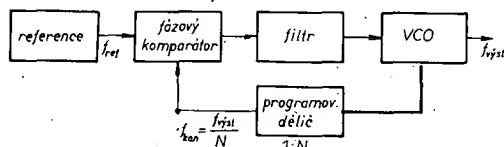
Novými prvky k získávání různých signálů jsou digitální syntezátory s fázovou smyčkou (PLL). V současné době existuje již mnoho obvodů TTL a ECL, s nimiž je možné generovat kmitočty až 1 GHz. Při použití obvodů TTL a ECL potřebujeme však značný příkon; pokud je to možné, je výhodnější na některé pozice použít obvody CMOS. Syntéza kmitočtu je generování kmitočtů s daným odstupem v daném kmitočtovém pásmu ze zdroje jediného kmitočtu. Vlastnosti použitých obvodů jsou definovány šířkou požadovaného pásma. I s obvody CMOS lze však dosáhnout širšího pásma než 5 MHz.

Různé typy syntezátorů kmitočtu

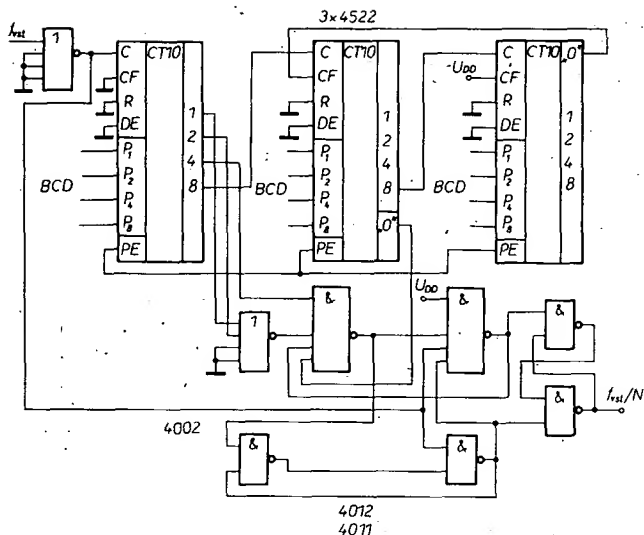
Na obr. 337 je zjednodušené zapojení syntezátoru kmitočtu se smyčkou PLL, u něhož je referenční kmitočet rovný kmitočtovému odstupu kanálů. Běžné programovatelné děliče CMOS mají zaručený pracovní kmitočet 3 MHz při $U_{DD} = 10$ V. Při použití expandéru kmitočtu se pracovní kmitočet zvýší asi o 40 % (obr. 338). Princip funkce tohoto obvodu spočívá na detekci „dvou“ stavů nejméně platného čísla. Doba nulování čítačů lze prodloužit druhým cyklem taktu a tím zvětšit jejich rychlost. Omezení platí pouze pro dělení 2, 1 a 0.

Pokud kmitočet VCO (napěťově řízený oscilátor) není v rozsahu programovatelných čítačů, je nutné použít předdělič (obr. 339), který však má tyto nevýhody:

1. Je nutné snížit referenční kmitočet, ten pak již není roven odstupu kanálů, ale



Obr. 337. Syntezátor kmitočtu se smyčkou PLL



Obr. 338. Expandér kmitočtu

$f_{\text{výst}} : NP = f_{\text{ref}}$ a f_{kan}/P a uplatní se více na výstupu filtru.

2. Se zvětšením celkového dělicího poměru $N_T = NP$ se zmenšuje rozsah zachycení a zisk smyčky PLL.

U obvyklých syntezátorů kmitočtu bývá použito smíšené osazení obvodů ECL nebo TTL s obvodů CMOS. Pro předděliče lze s výhodou použít dělič s proměnným dělicím poměrem. Na obr. 340 je referenční kmitočet roven odstupu kanálů. Obvody CMOS lze navázat programováním úrovní čítače. V daném případě celkový dělicí poměr je: $N_T = (P + 1)A + (M - A)P$, kde P a $P + 1$ jsou dělicí poměry předděliče. Syntezátor začíná od nejvyššího čítání (doba A) k nejnižšímu (doba $(N - A)$) a doba je závislá na celkovém dělicím poměru N_T .

Na obr. 341 je další typ syntezátoru kmitočtu s jednou smyčkou PLL a směšovačem. Výstupní kmitočet syntezátoru je převáděn na nižší. Nejvyšší pracovní kmitočet syntezátoru je určen požadovanou šířkou pásma. V praxi musíme dát pozor na to, aby se k šířce pásma „nepřičetly“ zrcadlové kmitočty. Uvedené řešení má výhody:

1. Referenční kmitočet může být roven odstupu kanálů.
2. Celkový dělicí poměr je menší, takže se zvětšuje oblast zachycení a zisk smyčky PLL.
3. Zpracovávané kmitočty jsou nižší, takže lze použít obvodů CMOS.

Jedinou nevýhodou daného zapojení je vznik nežádoucích kmitočtů, které je nutno odfiltrovat, což lze běžně udělat zesilovačem, zapojeným mezi směšovač a VCO v bodě A. Dále lze VCO a směšovač oddělit předděličem 1:2, zapojeným za tento zesilovač. Posuvem kmitočtu o jednu oktavu se zlepšuje odstup rušivých signálů, avšak je potřebné při volbě referenčního kmitočtu vzít do úvahy odstup kanálů. Vzhledem k použitým v obvodům se pak ovšem zvětšuje příkon.

Na obr. 342 je zapojení syntezátoru se dvěma smyčkami PLL a směšovačem, které je využíváno pro zmenšení odstupu kanálů, nebo pro generování kmitočtů ve velmi širokém pásmu.

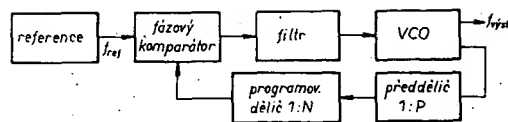
Velký krok, např. 1 MHz, je získán ve smyčce 1, v níž můžeme použít pevný předdělič, aniž bychom museli snižovat referenční kmitočet. Smyčka 2 je použita pro malý krok, např. 25; 12,5; 10 kHz. Dělicí poměr obou smyček je malý, takže dostaneme větší rozsah zachycení a větší

zisk v každé smyčce PLL. Nevýhodou tohoto zapojení je jednak generování nežádoucích kmitočtů a jednak nutnost použít druhý VCO pro směšovač, který musí mít lepší spektrální čistotu kmitočtů, než oscilátor krystalový.

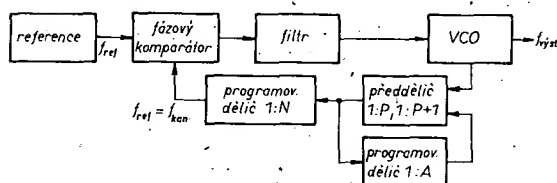
Na obr. 342 je blokové zapojení syntezátoru pro pásmo 100 až 200 MHz s odstupem kanálů 25 kHz. Kmitočet z druhého VCO je použit pro převod výstupního kmitočtu do pásma 10 až 110 MHz; je použit předdělič ECL. Ostatní obvody jsou obvody CMOS a pro VCO jsou použity tranzistory s malým šumem. Druhý referenční kmitočet musí mít velkou spektrální čistotu.

Základní vztahy pro smyčku PLL

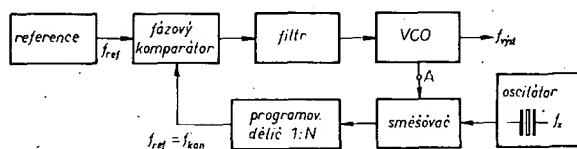
Při návrhu syntezátoru PLL musíme nejprve určit řád smyčky PLL, který je dán stabilitou smyčky na vstupech fázového komparátoru. U syntezátoru se dvěma smyčkami PLL je tento řád již pevně stanoven, a to tak, že fázová chyba musí být nulová i při rychlých změnách na vstupech nebo při okamžitém rozdílu kmitočtu signálu vstupního a referenčního, které jsou přivedeny na vstup fázového komparátoru. Jednou navržený syntezátor (smyčka PLL, komparátor, VCO a programovatelný dělič), který je určen danou přenosovou funkcí, v případě potřeby dovoluje jen návrh filtru ve smyčce. Celý systém je tedy charakterizován dvěma veličinami: činitelem tlumení ξ a daným kmitočtem oscilací smyčky ω_n . Tyto dvě veličiny jsou závislé na parametrech obvodu nebo na jeho zisku. Veličina ξ de-



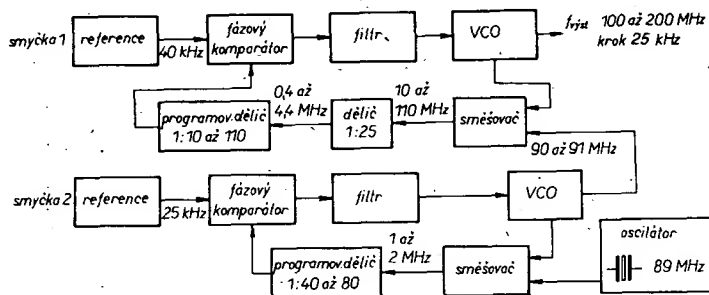
Obr. 339. Syntezátor s předděličem



Obr. 340. Syntezátor s programovatelným předděličem



Obr. 341. Syntezátor se směšovačem

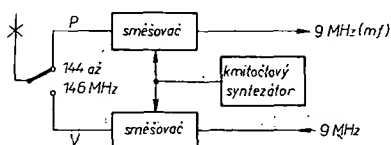


Obr. 342. Syntezátor se dvěma smyčkami PLL

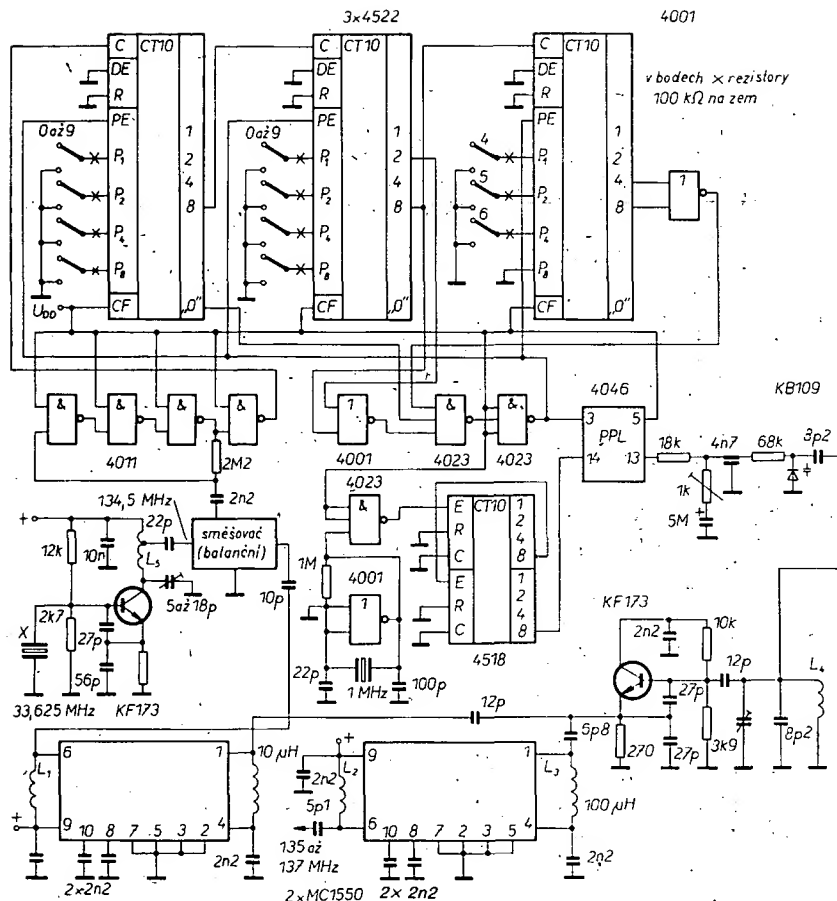
finuje překmitu a ω_n časovou konstantu smyčky PLL. Celý systém můžeme navrhout, když si zvolíme tyto dvě veličiny a ostatní vypočítáme. Šířka pásma smyčky nebo kmitočet vypaďnutí ze synchronizace ω_{3dB} je úměrný ω_n a ξ . Každá změna kmitočtu na výstupu vyvolá změnu kmitočtu na vstupu VCO, pokud smyčka je v synchronizaci. Hlavní funkcí smyčky PLL je přenos vlastností referenčního oscilátoru na vlastní oscilátor. Přenos je přímoúměrný zisku a šířce pásma smyčky. Oscilátor VCO je možné kmitočtově modulovat kmitočty, které nejsou mimo oblast synchronizace.

Syntezátor kmitočtu pro pásmo 144 až 146 MHz

Na obr. 343 je blokové schéma amatérského transceiveru pro pásmo 144 až 146 MHz, který používá syntezátor kmitočtu s výstupním kmitočtem 135 až



Obr. 343. Blokové schéma amatérského transceiveru

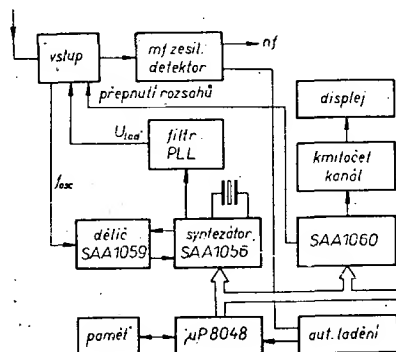


Obr. 344. Syntezátor pro amatérský transceiver

137 MHz, odstupem kanálů 10 kHz a má potlačením sousedních kanálů 80 dB. V syntezátoru jsou použity tři čítače 4522, fázový komparátor 4046, balanční směšovač, dělič 4518, pro VCO a krystalový oscilátor tranzistor 2N918 (KF125) a pro budiče dva obvody KC1550G. Fázový komparátorem je zajištěno, že mimo daný rozsah nevzniknou žádné další kmitočty a rozsah zachycení je určen kmitočtovým rozsahem VCO, tj. rozsah zachycení je roven rozsahu synchronizace smyčky. Zapojení syntezátoru je na obr. 344. Syntezátor je programován kotoučovými přepínači, jejichž výstup je v kódu BCD. Např. chceme-li nastavit kmitočet 74,750 MHz, je první čítač přednastaven na 4, druhý na 7 a třetí na 5. Při tomto přednastavení generuje syntezátor kmitočet 135,750 MHz a dělicí poměr čítače je $135750 - 134500 / 10 = 125$. Pro překrytí celého pásma se dělicí poměr mění od 50 do 250. I když čítače jsou přednastaveny pro čítání do 475, čítání musí být ukončeno při 350, což je zajištěno čítačem s 4522. Syntezátor má příkon asi 100 mW při $U_{DD} = 7\text{ V}$, 264 mW při $U_{DD} = 10\text{ V}$ a 630 mW při $U_{DD} = 14\text{ V}$.

Syntezátory pro spotřební elektroniku

V současné době je k dispozici již několik typů syntezátorů pro rozhlasové a televizní přijímače, které pro předdělič používají obvody ECL nebo obvody na GaAs a pro syntezátory obvody CMOS, I²L apod. Vzhledem ke složitosti syntezátorů se využívá obvodů s co nejmenším příkonem.



Obr. 345. Blokové schéma systému RTS

V ČSSR bude s největší pravděpodobností u rozhlasových přijímačů používán systém RTS (Radio Tuning System) a u televizních systémů VTS (Video Tuning System). Blokové zapojení systému RTS je na obr. 345. V RTS je pro kmitočtovou syntézu použit IO SAA1056 a pro předdělič SAA1059 nebo IO SAA1057 (předdělič, syntezátor a zdroj ladicího napětí). Syntezátor je řízen mikropočítačem řady 800 ... a pro indikaci jsou použity buď displeje LED řízené z obvodu SAA1060 nebo displej LCD řízený obvodem SAA1062. Jednotlivé přednastavené stanice jsou zapsány v nevolatilní paměti. RAM nebo v paměti CMOS-RAM s pomocným zdrojem a zápis nebo čtení paměti je řízeno mikropočítačem, např. 8048.

Kmitočty vysílačů jsou určeny dohodami a musí mít dlouhodobou stabilitu. Toho je pak využito u syntezátorů kmitočtu pro rozhlasové přijímače. Předpokladem pro použití syntezátoru je to, že místní oscilátory v přijímači musí být

laděný varikapý. Na vstup předděliče SAA1059 je přiveden f_{osc} , který je vydělen 32/33 a přiveden na vstup IO SAA1056. V programovatelném vstupním děliči je nastaven dělicí poměr podle přijímaného vlnového rozsahu; dělicí poměr se nastává mikropočítačem.

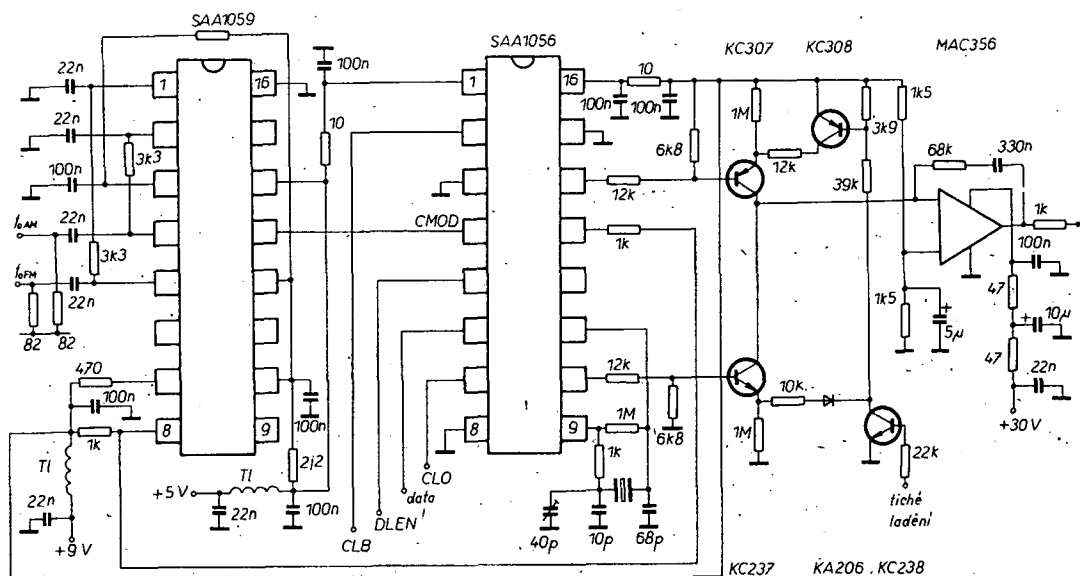
Vydělený vstupní kmitočet je ve fázovém komparátoru porovnán s kmitočtem referenčním, odvozeným z krystalového oscilátoru v syntézátoru. Kmitočet krystalového oscilátoru se dělí $1:2^{13}$ děličem řízeným dvěma bity slova. Při krystalu 4 MHz bude referenční kmitočet mít krok 25 kHz, 10 kHz, 5 kHz nebo 500 Hz. Při porovnání kmitočtu a fáze vznikají v detektoru řídicí impulsy, které se vedou na výstup PU (doladit dolů) nebo FDN (doladit nahoru) a pak do filtru PLL. Po integraci ve filtru dostaneme na výstupu ladící napětí, které napájí varikapý v jednotce VKV. Při naladění vysíláče se změní dosa-
vadní dělič poměr programovatelného děliče v SAA1056, detektor zaznamená stálou odchylku a generuje ladící impulsy až do vyrovnání smyčky PLL. Skutečné zapojení systému RTS je na obr. 346. IO SAA1056 je řízen z μP přes vodiče DATA (vstup pro nastavení dělicího poměru), DLEN (signál pro uvolnění dat) a CLB (takt pro přenos dat).

V televizních přijímačích používaný systém VTS je použit pro ladění, indikaci a je ovládan μ P. Pro ladění je využito syntezátoru zapojeného ve smyčce PLL. Řízení mikropočítačem přes sběrnici sériových dat, dovoluje rozšířit systém z jednoduché verze na verzi s největším komfortem. Vlastnosti přijímače jsou pak určeny softwarově.

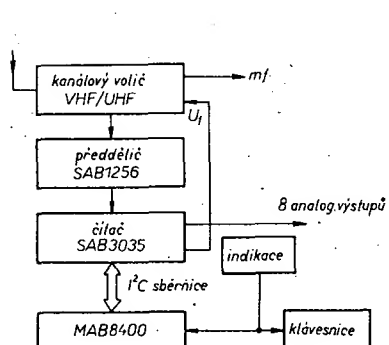
Jednotlivé povely mohou být přenášeny dálkovým ovládním. Čas, číslo a kanál programu je možné zobrazit na obrazovce nebo zvláštním displeji LED nebo LCD. Pro paměť programu je použita buď paměť CMOS-RAM nebo nevolatilní paměť RAM-NMOS. Dosud jsou v systému VTS používány obvody SAB3024 a SAB1018, nověji obvod CITAC (Computer interface for Tuning and Analogue Control) SAB3035 s předděličem SAB1256. Obvod SAB3035 je řízen přes sběrnici z mikroprocesoru řady MAB8400 signály SDA (sériová data), SCL (sériový takt). Kmitočet se nastavuje s krokem 50 kHz a výstupní ladící napětí je 0 až 30 V. Dále jsou v obvodu čtyři výkonové výstupy pro spínání pásem, osm převodníků ČA, čtyři 4bitové brány vstup/výstup pro všeobecné použití, obvod pro řízení rychlosti ladění podle zisku smyčky PLL. Oscilátor referenčního kmitočtu 4 MHz, obvod pro ladění s ADK nebo bez něho, stavový registr pro kontrolu systému a přijímač sběrnice I²C (dvouvodíková sběrnice). S předděličem je možné zpracovat kmitočty až do 1,6 GHz. Kombinací digitální a analogové části do jednoho obvodu SAB3035 se podařilo zmenšit počet periferních obvodů v přijímači. Přesností nastavení 50 kHz lze dosáhnout bez ADK. Ze SAB3035 jsou odvozeny SAB3036 (bez analogových výstupů) a SAB3037 (pouze čtyři analogové výstupy). Blokové zapojení systému VTS s maximálním komfortem je na obr. 347.

Obvod pro kmitočtový závěs

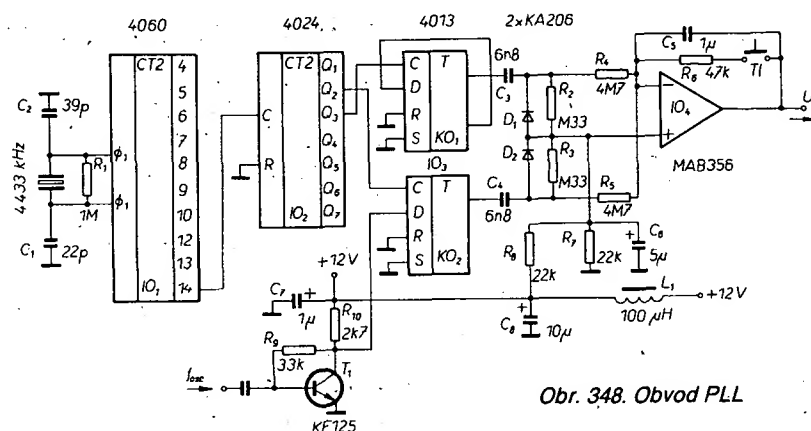
V přijímačích se pro nastavení přesného kmitočtu oscilátoru používá automatické doladění kmitočtu napětím odvozeným z výstupu detektoru FM, obvodu PLL, kmitočtové syntézy a obvodu FLL (kmitočtový závěs). Obvod ADK pracuje jen při přítomnosti vstupního signálu. V obvodu PLL vlivem časových konstant může do-



Obr. 346. Syntezátor pro systém RTS



Obr. 347. Blokové schéma systému VTS



Obr. 348. Obvod PLL

cházej k nestabilitám a nežádoucím zpětným vazbám, které mohou způsobit rozkmitání systému PLL. Při kmitočtové syntéze je možné nastavit jen kmitočty určené krokem syntezátoru. Všechny tyto nevýhody vedly konstruktéry k levnému řešení s kmitočtovým závěsem – FLL.

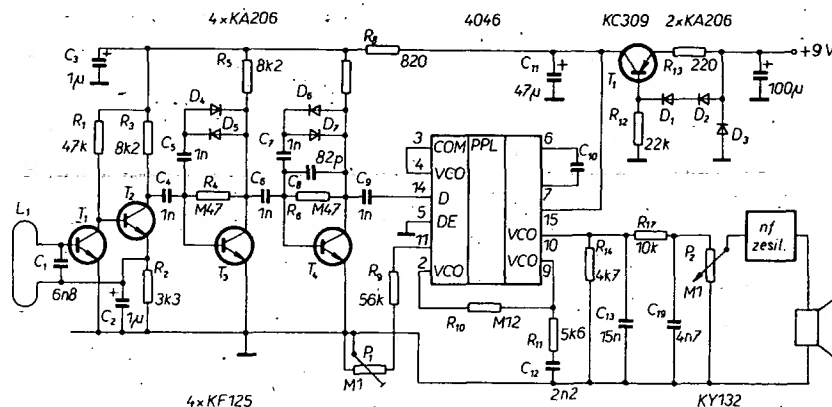
Hlavním dílem FLL je klopný obvod D pracující jako tzv. harmonický směšovač, který má dva vstupy: vstup D a vstup taktu. Na vstupy C obou IO je přiveden signál taktu o kmitočtu f a na D druhého IO signál f_{osc} . Na výstupu KO dostaneme rovněž pravouhlý signál s kmitočtem f_q . Pro výstupní kmitočet platí rovnice $f_q = f_{osc} - kf$, kde $f_q \cong 0,5f$ a k je kladné celé číslo. Když např. $f_{osc} = 2005 \text{ kHz}$ a $f \cong 20 \text{ kHz}$, pak za předpokladu, že $f_q = 0,5f$ a při $k = 100$ bude $f_q = 5 \text{ kHz}$. Bude-li perioda $1/f_{osc}$ celým násobkem $1/f$, pak výstupní kmitočet KO bude nulový.

Na obr. 348 je zapojení obvodu FLL, u něhož je krok 70 Hz. IO₁ je oscilátor a dělič 2¹⁴. Pro krystalový oscilátor je použit běžný krystal 4,43 MHz používaný v barevných televizních přijímačích. Je však možné použít i jiné krystaly v rozsahu 1 až 6 MHz. Výstupní signál IO₁ má kmitočet 270 Hz, ten budí druhý dělič kmitočtu 1:4 (IO₂), takže na jeho výstupu bude kmitočet 70 Hz. Tento signál je přiváděn na vstup taktu KO₂ pracujícího jako harmonický směšovač. Protože kmitočet f je přibližně 70 Hz, je také kmitočtové pásmo odstupňováno po 70 Hz. Na výstupu Q₃ IO₂ je signál s kmitočtem 35 Hz, který se dělí KO₁ na kmitočet srovnávací f_r , rovný asi 17 Hz. Oba tvaryvače jsou osazeny

diodou a rezistorem (D_1 , R_1 nebo D_2 , R_2). Přes dělič R_7 , R_8 jsou „studené“ vývody tvarovačů připojeny na poloviční napájecí napětí, takže není třeba záporného napájecího napětí. Vstupní signály z tvarovačů jsou sečteny na rezistorech R_4 a R_5 . Operační zesilovač IO_4 je zapojen jako invertující integrátor, na jehož výstupu bude regulační napětí U_C . Tlačítkem TI můžeme přerušit integraci a tím i regulaci – to je nutné při změně vstupního kmitočtu. Maximální vstupní kmitočet $f_{\text{vst}} = 10 \text{ MHz}$.

Přijímač pro tlumočnické zařízení

Na obr. 349 je zapojení přijímače pro tlumočnické zařízení, napájeného signálem ze smyčky zavěšené kolem sálu. Cívka L_1 má indukčnost 6 mH a tvoří rámovou anténu. L_1 spolu s C_1 je naladěn na kmitočet asi 24 kHz. Obvod je utlumen tranzistorem T_1 ; takže šířka pásma bude 12 kHz. Velké signály jsou omezovány T_3 a T_4 . Signál z antény musí být značně zesílen, neboť napětí naindukované do L_1 je řádu μV a obvod PLL potřebuje na

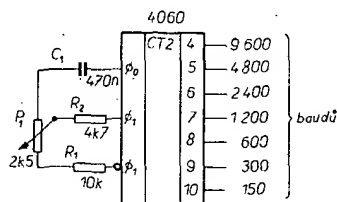


Obr. 349. Přijímač tlumočnického zařízení

vstupu mezivrcholové napětí 0,5 V. V důsledku širokopásmového zesílení vzniká i širokopásmový šum, který je částečně potlačován kondenzátorem C_8 . Jako demodulátor je použit obvod PLL 4046. Případné rozladění VCO lze upravit trimrem P_1 . Pro stabilizaci napájecího napětí obvodu 4046 a předzesilovače je využita Zenerova dioda ve 4046. Výstupní výkon použitého nf zesilovače je 0,5 W. K napájení jsou použity akumulátory NiCd.

Jednoduchý generátor impulsů s přepínatelným kmitočtem

Na obr. 350 je zapojení jednoduchého generátoru „Baudů“ (Baud je jednotka používaná v dálkopisné technice), který je používán pro sériový řez v terminálech, tiskárnách, interface pro kazetové mag-



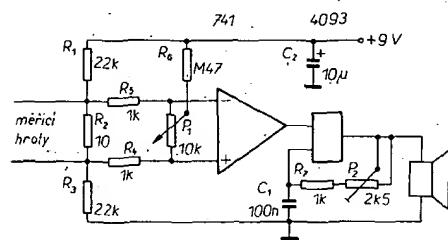
Obr. 350. Generátor „baudů“

netofony apod. Generátor používá obvod 4060, jehož kmitočet oscilací je nastaven obvodem P_1 , R_1 , R_2 , C_1 . Výstup oscilátoru je vnitřně propojen s vnitřním děličem kmitočtu $1:2^{14}$. Při připojení vstupu R (nulování) na zem se po zapnutí napájecího napětí na výstupech objeví vydělený kmitočet oscilátoru. Na výstupu $Q_4 = 9600$ B, na $Q_5 = 4800$ B, na $Q_6 = 2400$ B, na $Q_7 = 1200$ B, na $Q_8 = 600$ B, na $Q_9 = 300$ B a na $Q_{10} = 150$ B. Pro tento sled musí být na vývodu 9 IO 4060 kmitočet 38,4 kHz. Potřebujeme-li $16 \times$ vyšší sled Baudů, např. pro asynchronní provoz u IO 6850, 8251, Z-80-SIO, pak je nutné C_1 zmenšit na 27 nF a kmitočet oscilátoru zvýšit na 614,4 kHz.

Aplikace CMOS v měřicí technice

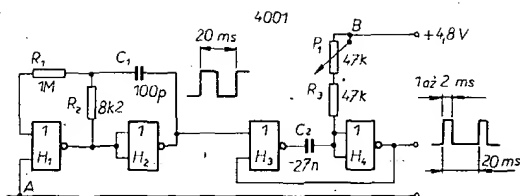
Zkoušeč spojů

Na obr. 351 je zapojení zkoušeče spojů, u něhož je využito velkého zesílení operačního zesilovače IO₁, takže zkušební napětí může být 200 mV a proud 0,2 mA. OZ 741 je zapojen jako rozdílový zesilovač. Proud tekoucí „proměnným“ odporem (R_2 a odpor mezi měřicími hroty) v děliči napětí R_1 , R_2 , R_3 způsobí změnu napětí na vstupu OZ. Rozdíl napětí mezi



Obr. 351. Zkoušeč spojů

Obr. 352. Testovací generátor



invertujícím a neinvertujícím vstupem je zesílen OZ. Je-li na invertujícím vstupu větší napětí než na vstupu neinvertujícím, pak na výstupu OZ bude úroveň „0“. Při zkratu R_2 lze potenciometrem P_1 nastavit na neinvertujícím vstupu kladnější napětí, než jaké je na vstupu invertujícím. Na výstupu OZ tak dostaneme kladné napětí, které spustí oscilátor s 4093. Na výstupu připojený piezokeramický reproduktor se rozezvucí při zkratu na výstupu OZ.

Tester pro modeláře

Pro zkoušení servosystémů v modelech lze použít s výhodou tester na obr. 352. Hradla H_1 , H_2 jsou zapojena jako astabilní multivibrátor (AMV), kmitající na kmitočtu 50 Hz; šířka výstupního impulsu je 10 ms a perioda 20 ms. Hradla H_3 , H_4 zapojená jako monostabilní multivibrátor zužují šířku impulsu z AMV na 1 až 2 ms (šířku lze měnit potenciometrem P_1). Výstupní impuls je kladný. V servech, kde potřebujeme záporný impuls, použijeme místo obvodu 4001 obvod 4011. Při tom je nutné, aby vývod 6 hradla H_1 byl spojen s kladným napájecím napětím a bod označený B se záporným pólem zdroje. Šířku výstupního impulsu můžeme měnit i změnou C_2 . Poměr mezi P_1 a R_3 určuje rozsah změny šířky výstupního impulsu.

Měřič cívek a kondenzátorů

Na obr. 353 je zapojení jednoduchého měřiče LC. Indukčnost může být měřena, je-li přepínač Pf_2 v poloze a, protože neznámou cívkou teče periodicky přerušovaný proud; měřidlo indikuje indukované napětí. Přes přepínač Pf_1 (určuje měřicí rozsah) je do báze T_1 přivedeno napětí jednoho ze šesti oscilátorů (H_1 až H_6). Proud báze T_1 se periodicky mění, takže

maximální kolektorový proud zůstane konstantní. Pro indukované napětí platí: $U = -L \Delta I / \Delta t$, kde L je indukčnost cívky, ΔI je změna proudu a Δt je časový interval, v němž se proud mění. Činitel $\Delta I : \Delta t$ je konstantní, mění se pouze indukované napětí, když se mění indukčnost cívky. Pro střední hodnotu indukovaného napětí platí: $U_m = L I_c / \Delta t$, kde I_c je střední kolektorový proud a f kmitočet řídicího napětí. Střední hodnota indukovaného napětí je tedy měrou indukčnosti. Z lineární závislosti mezi U_m a L vyplývá, že i stupnice měřidla bude lineární.

Přepneme-li přepínač Pf_2 do polohy b, můžeme měřit kapacity. Střední nabíjecí proud kondenzátoru bude: $I_m = C U_c / \Delta t$, kde U_c je napětí, na které se nabije kondenzátor. Z rovnice vyplývá, že i stupnice pro měření kapacity bude lineární. Měřicí rozsahy jsou v tabulce.

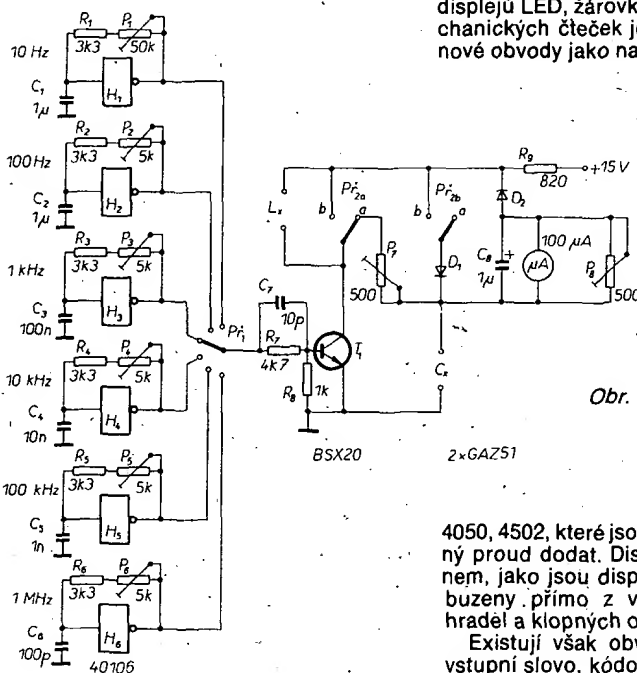
f [Hz]	1M	100k	10k	1k	100	10
L [H]	10μ	100μ	1m	10m	100m	1
C [F]	100p	1n	10n	100n	1μ	10μ

Při nastavování přístroje nejdříve nastavíme odporovými trimry P_1 až P_6 kmitočet oscilátoru na požadovanou velikost. Pak připojíme známý kondenzátor na svorky C_x a trimrem P_7 nastavíme na měřidle odpovídající výchylku ručky. Odporovým trimrem P_8 nastavujeme výchylku ručky při cívce připojené na svorky L_x . Napájecí napětí je 15 V. Při 9 V je přesnost měření menší.

Systémy s displeji

Dekodéry a budiče displejů

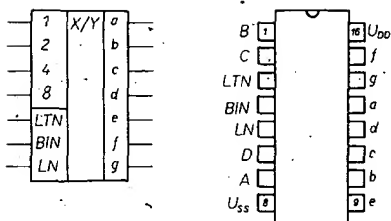
Pro buzení displeje lze použít mnoho obvodů. Vzhledem k velkému příkonu displejů LED, žárovkových displejů a mechanických čteček je nutné použít výkonné obvody jako např. 4009, 4010, 4049,



Obr. 353. Měřič L a C

4050, 4502, které jsou schopny požadovaný proud dodat. Displeje s malým příkonem, jako jsou displeje LCD, mohou být buzeny přímo z výstupů standardních hradel a klopných obvodů CMOS.

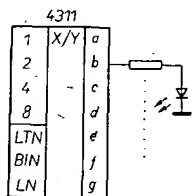
Existují však obvody, které převádějí vstupní slovo, kódované v kódu BCD, na



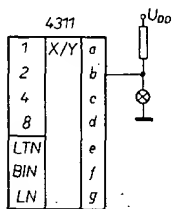
Obr. 354. Zapojení obvodu MHB4311

výstupní slovo vhodné pro buzení sedmi-segmentových displejů. Mezi ně patří i obvody 4311 a 4511.

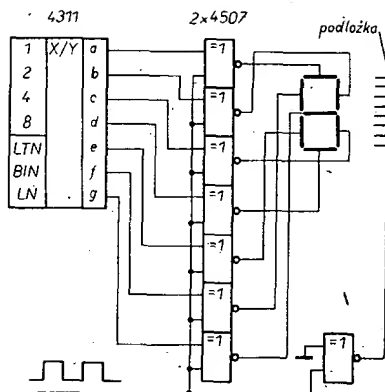
Obvod 4311 je hexadecimální dekodér s předřazeným střadačem, na jehož výstupu jsou budiče pro buzení segmentů LED, jehož zapojení je na obr. 354. V 4311 je střadač s adresovatelnými vstupy A₀ až A₃



Obr. 355. MHB4311 budí displej se společnou katodou



Obr. 356. MHB4311 budí žárovkový displej



Obr. 357. Buzení displeje LCD

v kódu BCD a zápis do něj je proveden přes vstup LN. Sedmi-segmentový dekodér je řízen přes vstup BIN a budič segmentů před vstup LTN. V budiči segmentů jsou použity spínací tranzistory n-p-n, které mohou spínat proudy až 20 mA. Výstupní budiče jsou řízeny přes vstupy adres, je-li na vstupu LN úroveň „0“. Při úrovni „1“ se zapisují data do střadače, při čemž se nemění stav výstupů S. Vstupy BIN a LTN slouží k testování displeje. Je-li BIN „0“, nesmí displej svítit, je-li na LTN „0“, zobrazí se na displeji číslo 8. Obvod je schopen budit displej se společnou katodou podle obr. 355, nebo displej se žárovkami podle obr. 356. Ostatní displeje (LED se společnou anodou, digitrony apod.) je nutno budit přes tranzistory. Obvod 4511 má shodnou funkci se 4311, jeho dekodér však dekoduje jen stavy 0 až 9.

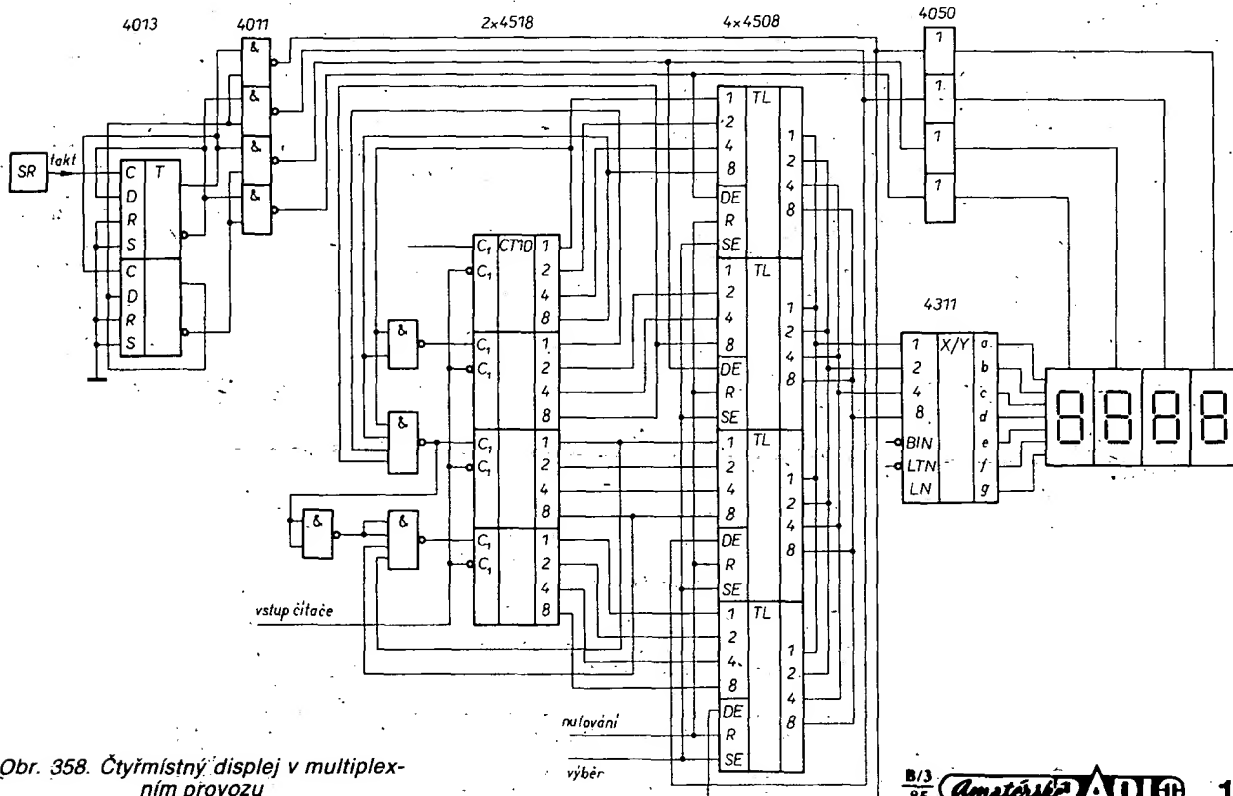
Displeje LCD lze na 4311 připojit podle obr. 357, nebo je nutné použít speciální obvod 4543, který již má v sobě generátor střídavého signálu, potřebný pro displeje LCD. Vstupní střadač není u 4543 uvolňován přes LN, nýbrž přes LD (LD = LN). Vstupem BN se řídí rozsvícení displeje. Vstupem PH u 4543 je možné obrátit celou

vstupní/výstupní pravdivostní tabulku (je-li PH „1“). Při buzení displeje LCD je nutné na PH, stejně jako na společnou elektrodu displeje LCD, přivést pravouhlé napětí. Signál aktivující každý segment musí být o 180° pootočen oproti signálu na společné elektrodě. Pokud není segment aktivován, jsou oba signály ve fázi a je mezi nimi nulové napětí. Protože výstupní budič v 4543 má maximální výstupní proud 10 mA, je možné na jeho výstupy připojit i jeden sedmi-segmentový displej LED. Při PH = „0“ je možné budit displej se společnou katodou a při PH = „1“ se společnou anodou.

Multiplexovaný displej

V systémech s multiplexovaným displejem jsou jednotlivé segmenty čísel připojeny na jeden společný dekodér/budič. Má-li displej n čísel, pak je každé číslo aktivováno pouze během doby T/n a zůstává neaktivní během doby $\frac{n-1}{n} T$, kde

T je určeno dobou potřebnou pro rozsvícení všech čísel n (T je perioda rozklu displeje). Data jsou tedy zobrazena daným dílčím displejem jen v době, kdy je ten aktivován. Perioda T cyklu displeje musí být volena tak, aby oko snímalo svícení jako plynulé a ne jako poblikávání. Proto jsou používána různá zapojení multiplexovaných displejů, která jsou ekonomičtější oproti řešení s jednotlivými displeji, která používají samostatné dekodéry a budiče. Jsou vyráběny i multiplexované displeje LED a displeje s digitrony, které jsou velmi často využívány. Na obr. 358 je zapojení čtyřmístného displeje s digitrony v multiplexním provozu. Obsah čítačů 4518 je převeden do střadačů 4508 při kladném impulsu na vstupu „výběr“ SE. Výstupy střadačů Q₀ až Q₃ jsou připojeny na sběrnici dat, z které je řízen dekodér/budič displeje. Lze použít i společnou sběrnici dat, protože 4508 má třístavový výstup; při DE = „1“ (blokováni) jsou výstupy 4508 izolovány od 4311



Obr. 358. Čtyřmístný displej v multiplexním provozu

přes odpojený přenosový člen a výstupní impedance 4508 je velmi velká, takže nezátěžují sběrnici dat.

Zapojení na obr. 358 pracuje takto: Dílčí displej se rozsvítí po uvolnění výstupu jednoho ze střadačů 4508. Během této doby jsou ostatní 4508 zablokovány. Při každém uvolnění výstupů 4508 jsou výstupní data vzorkována a přes sběrnici připojena na dekodér/budič. Při následujícím cyklu se uvolní další výstupy druhého 4508 a současně se zablokuje výstup ostatních 4508. Po proběhnutí celého cyklu se operace opakuje. Rychlost vzorkování je dána kmitočtem vnějšího oscilátoru (SR).

Obvody pro DVM

Mezi „kompletní“ obvody pro měřící techniku lze zařadit 3, 4 a 4,5místné převodníky A/D pro číslicové voltmetry (DVM) s výstupy na displej. Dále jsou popsány obvody fy Intersil, které jsou nejznámější a o jejich výrobě se uvažuje v zemích RVHP (ČSSR, NDR, BLR, SSSR).

Převodníky A/D pro číslicové voltmetry

Mezi tyto převodníky patří obvody ICL7106, ICL7107, ICL7116, ICL7117, ICL7126 a ICL7136 pro tři a půlmístné voltmetry a ICL7135 pro čtyři a půlmístný DVM. Obvody ICL7106 má vyrábět ČSSR a SSSR, ICL7107 ČSSR, ICL7117, ICL7126 NDR. Obvody jsou sestaveny ze dvou částí: analogové a číslicové.

Analogová část ICL7106 a ICL7107

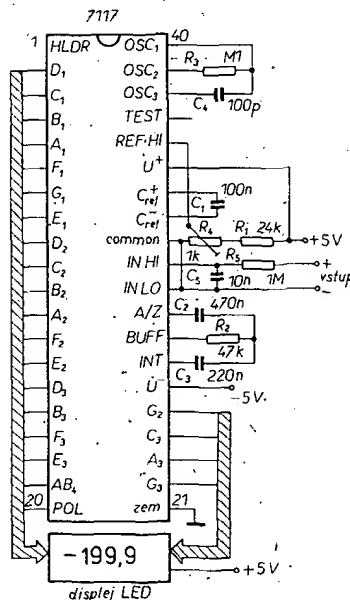
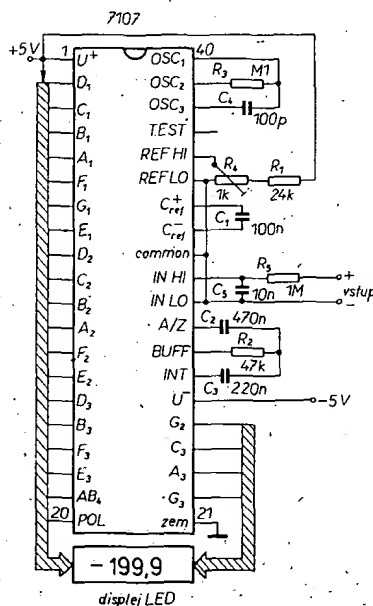
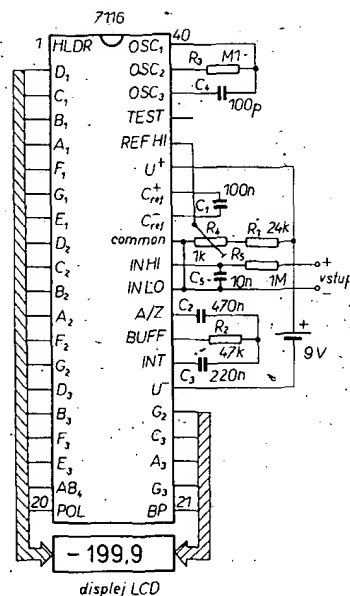
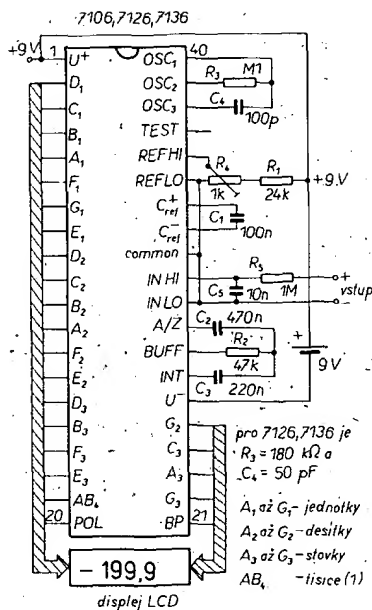
Každý měřicí cyklus probíhá ve třech etapách:

1. Automatické nastavení nuly,
2. integrace,
3. ukončení integrace.

1. Automatické nastavení nuly: Během automatického nulování probíhají tři pochody: Nejprve se od vstupních svorek odpojí vstupy H a L, které se spojí s vnitřní analogovou zemí. Ve druhé fázi se referenční kondenzátor nabije na referenční napětí a ve třetí fázi se zpětnovazební smyčka zapojí do obvodu nabíjení kondenzátoru automatického nulování, kterým je kompenzováno ošetové napětí oddělovacího zesilovače, integrátoru a komparátoru. Pokud je komparátor zapojen do smyčky, je přesnost nastavení nuly (AN) omezena pouze šumy systému. U daných IO je ošetové napětí menší než 10 μ V.

2. Integrace signálu: Během integrace signálu je rozpojena smyčka AN, je zrušen vnitřní zkrat a vývody H a L jsou připojeny na vstup signálu. Během dané doby převodník A/C integruje rozdílové napětí mezi vstupy IN HI a IN LO. Toto napětí může být v mezích 1 V až napájecí napětí obou polarit. Je-li vstupní signál menší než napájecí napětí převodníku, pak vstup IN LO můžeme spojit s analogovou zemí. Na konci integrace je určena polarita integrovaného signálu.

3. Ukončení integrace: Závěrem se integrace ukončí nebo dojde k referenční integraci. Vstup L je vnitřně spojen s analogovou zemí a vstup H je připojen na referenční kondenzátor, který byl před tím nabít. Obvodem na čipu je zajištěno, že kondenzátor je připojen ve správné po-



Obr. 359. Zapojení obvodů pro DVM

ritě i při zmenšení napětí integrátoru k nule. Čas potřebný ke zmenšení napětí integrátoru na nulu je úměrný vstupnímu signálu a pro správnou činnost to musí být $1000U_{\text{vst}}/U_{\text{ref}}$.

Diferenční vstup: Na vstup analogové části mohou být přiváděna rozdílová napětí, která odpovídají maximálnímu rozdílovému napětí vstupního zesilovače; tedy napětí, která jsou o 0,5 V menší než kladné napětí napájecí, a napětí o 1 V kladnější než je záporné napájecí napětí. Potlačení součtového signálu je 86 dB. Ačkoli je integrátor schopen zpracovat signály v rozsahu vstupních napětí, musíme zajistit, aby se jeho výstup nedostal do saturace. V nehorších případech smí být kladné součtové napětí stejné jako záporné rozdílové vstupní napětí. V kritických případech lze rozkmit signálu integrátoru zmenšit o méně než o doporučené 2 V celého rozsahu, aniž by tím podstatně utrpěla přesnost měření. Na výstupu integrátoru může mít signál maximální rozkmit až 0,3 V (od kladné k záporné velikosti), aniž by se zhoršila linearita.

Diferenční vstupní napětí: Někdy může být referenční napětí odvozeno z napáje-

cího napětí převodníku. Parazitní napětí, které vzniká v parazitních kondenzátorech, je zdrojem hlavní chyby součtového signálu. Je-li na parazitní kondenzátor přivedeno velké součtové napětí, pak se referenční kondenzátor dobije při deintegraci kladného signálu nebo se vybilí při deintegraci záporného signálu. Rozdíl deintegrovaných signálů kladné a záporné velikosti je referenční pro kladný a záporný vstupní signál a udává přidavnou chybu. Volbou referenčního kondenzátoru s velkou kapacitou vzhledem ke kapacitě rozptylového kondenzátoru lze zmenšit tuto chybu na méně než 1/2 LSB.

Analogová zem: Společný vývod (Common) je používán k nastavení součtového napětí při napájení obvodu ICL7106 z baterie, nebo v obvodech, kde vstupní napětí „plave“ vzhledem k napájecímu napětí. Na společném vývodu je napětí o 2,8 V menší než je kladné napájecí napětí a má být asi 6 V, s ohledem na napětí na konci doby života baterie. Analogová zem má stejné vlastnosti jako napětí referenční. Při stabilizaci napájecího napětí Zenerovou diodou (min. 7 V) má napětí na společném vývodu teplotní činitel menší než

0,09 %/°C (oproti běžnému teplotnímu součiniteli 0,001 %), a malou výstupní impedanci (15 Ω). U ICL7107 může být vnitřní ohřev způsobený budičí displeje LED přičinou horších parametrů zdroje referenčního napětí, může se zvětšovat z 25 μV na 80 μV (mezivrcholová velikost). Spočetm rozsvícených segmentů se mění linearita, protože ztrátový výkon je největší při rozsvícení čísla 1888 (23 segmentů) a nejmenší při 1111 (8 segmentů). U obvodu s kladným teplotním činitelem zdroje referenčního napětí se může zdroj přetížít. Proto je lepší použít vnější zdroj referenčního napětí. Analogová zem je během automatického nulování a deintegrace na nejnižším potenciálu. Pokud potenciál vstupu INLO je rozdílný od potenciálu analogové země, je při přítomnosti diferenčního napětí velmi dobře potlačen součtový signál převodníku. V některých případech je společný vstup připojen na pevné napětí. Pak musíme zabránit vzniku součtového napětí převodníku.

Testování: Vývod Test má dvě funkce. V ICL7106 se digitální část napájí přes rezistor 500 Ω, stejné napětí může být použito k vybuzení vnějšího budiče segmentů a desetinné tečky u displeje LCD. Je-li na vývodu Test úroveň „1“, jsou sepnuty všechny segmenty a na displeji se objeví -1888. Na vývodu Test je k dispozici proud asi 10 mA. Během testování je na vývodu Test stejnosměrné napětí, které může během několika minut displej LCD zničit.

Digitální část

V ICL7106 je digitální zem získána pomocí Zenerovy diody (6 V) a emitorového sledovače FET s kanálem p. V tomto zdroji je akumulován poměrně velký kapacitní proud, kterým je spínáno napětí pro společnou elektrodu displeje LCD (BP). Kmitočet na BP je odvozen z taktu dělením 800. Pro tři měření za sekundu je kmitočet 60 Hz, impulsy mají pravoúhlý průběh a amplitudu 5 V. Signálem tohoto kmitočtu s toutéž amplitudou jsou buzeny segmenty, které nesvíti, je-li signál ve fázi se signálem na BP, a svítí, je-li v protifázi. V každém případě je na segmentech nežádoucí stejnosměrné napětí.

Obvod ICL7107 má digitální část shodnou s ICL7106 až na to, že je vypuštěn vývod pro buzení podložky BP a proud pro segmenty je zvětšen z 2 mA na 8 mA (pro buzení displeje se společnou anodou). U obou obvodů je indikace polarity sepnutá při záporném analogovém vstupním napětí. Při prohození vstupů IN LO a IN HO může být prohozena i indikace.

Časování systému

Pro časování ICL7106, ICL7107 může být použit vnější krystalový oscilátor, připojený na vývod 40, krystal zapojený mezi vývody 39 a 40 a oscilátor RC zapojený mezi vývody 38, 39, 40. Kmitočet signálu oscilátoru se dělí čtyřmi a přivádí jako takt k dekadickým děličům. Dále je dělen a vytvářen do třífázového cyklu pro převodník, jednak jako integrační signál (čítání 0 až 1000), jednak jako referenční signál pro deintegraci (čítání 0 až 2000) a jednak pro automatické nulování (čítání 1000 až 3000) pro signály menší než je celý rozsah čítání se při automatickém nulování využívá nepoužité části referenční. Tak je celý měřicí cyklus nezávislý na vstupním napětí. Pro tři čtení za sekundu bude kmitočet oscilátoru 48 kHz. Pro maximální potlačení signálu o kmitočtu 50 Hz musí být kmitočet integračního

cyklu násobkem 50 Hz. Proto je vhodné vybrat kmitočet oscilátoru buď 200 nebo 100, 66 a 2/3, 50 nebo 40 kHz. Při kmitočtu 40 kHz je realizováno 2,5 čtení za sekundu.

Volba obvodových součástek

Integrační odpor: Oba budiče zesilovače a integrátor mají koncové stupně ve třídě A s klidovým proudem 100 μA a jsou napájeny budičím proudem 20 μA s velkou linearitou. Vzhledem k požadované linearitě je nutné integrační odpor volit co největší, ale ne zas tak velký, aby se uplatnily vlastnosti desky s plošnými spoji. Optimální odpor je 470 kΩ pro rozsah 2 V a 47 kΩ pro rozsah 200 mV.

Integrační kondenzátor: Integrační kondenzátor je nutné vybrat s ohledem na maximální rozkmit vstupního napětí, při kterém ještě nebude saturován integrátor (toto napětí je asi o 0,3 V menší než jsou obě napájecí napětí). U ICL7106, ICL7107 (je-li analogová zem použita jako referenční zdroj) je rozkmit na výstupu integrátoru ±2 V. Při napájecím napětí ±5 V a analogové zemi spojené se zemí zdroje bude jmenovitý rozkmit ±3,5 V až ±4 V. Pro tři čtení za sekundu (takt 48 kHz) je jmenovitá kapacita $C_{int} = 0,22 \mu F$, ale postačí 0,1 μF. Má-li oscilátor jiný kmitočet, je kapacita kondenzátoru nepřímo úměrná rozkmitu signálu na výstupu. Kondenzátor by měl mít co nejmenší dielektrické ztráty (např. polypropylenový).

Kondenzátor automatického nulování: Kapacita tohoto kondenzátoru má vliv na šum obvodu. Pro rozsah 200 mV je doporučená kapacita 0,47 μF a pro rozsah 2 V je 47 nF.

Součástky pro oscilátor: Pro celý rozsah kmitočtů je doporučen rezistor s odporem 100 kΩ. Kondenzátor lze spočítat ze vztahu $C = 45/Rf$. Pro kmitočet 48 kHz bude $C = 100 \text{ pF}$.

Referenční napětí: Analogové vstupní napětí pro celý rozsah výstupních napětí (2000 čítání) je $U_{vst} = 2U_{ref}$ a tedy pro vstupní napětí 0 až 200 mV bude $U_{ref} = 100 \text{ mV}$, pro rozsah vstupních napětí 0 až 2 V je $U_{ref} = 1 \text{ V}$. V aplikacích, u nichž je převodník A/D připojen na snímač, je zapotřebí určit referenční napětí pro maximální napětí snímače. Tak např. dává-li snímač maximální výstupní napětí 628 mV, pak $U_{ref} = 314 \text{ mV}$. V daném případě je odpor integračního rezistoru 120 kΩ a kapacita integračního kondenzátoru 220 nF. Při napájecím napětí +5 V může být vstupní napětí ICL7107 rovno ±4 V. Velkou výhodou je i to, že nula na displeji nemusí odpovídat vstupnímu nulovému napětí. Vstupní napětí lze pak zjistit, zapojí-li se mezi INHI a analogovou zem (common) a kompenzační offsetové napětí mezi „common“ a INLO.

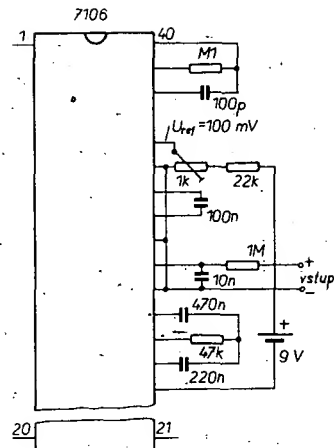
Napájení: Obvod je navržen pro napájecí napětí ±5 V. Pokud není k dispozici záporné napětí, můžeme ho získat připojením obvodu s 4049, dvěma diodami a dvěma kondenzátory na výstup taktu - vývod 38.

Aplikace obvodů ICL7106 a ICL7107

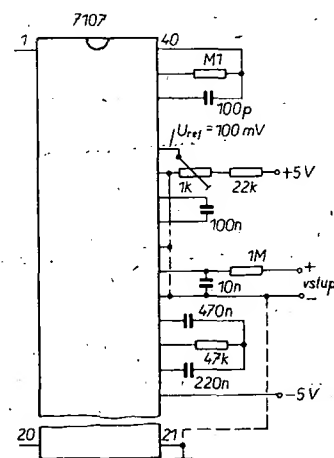
Na obr. 359 jsou základní zapojení obvodů ICL7106, ICL7107, ICL7116, ICL7117, ICL7126 a ICL7136.

V zapojení na obr. 360 pro ICL7106 je využit vnitřní zdroj referenčního napětí. Uvedené součástky platí pro vstupní napětí do 200 mV a 3 čtení/s a pro neuzemněné napájecí napětí 9 V.

Podobné zapojení pro ICL7107 je na obr. 361. Součástky platí pro vstupní napětí do 200 mV a 3 čtení/s. Vstup INLO



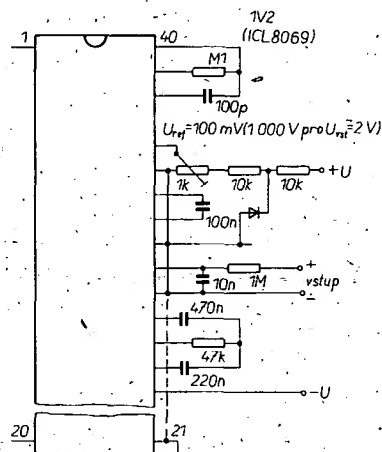
Obr. 360. ICL7106 s vnitřním zdrojem referenčního napětí



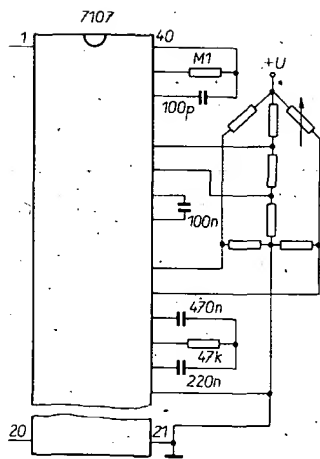
Obr. 361. ICL7107 s vnitřním zdrojem referenčního napětí

může být spojen buď s analogovou zemí (common) při neuzemněném vstupním napětí, nebo se zemí při uzemněném jednom pólu vstupního napětí.

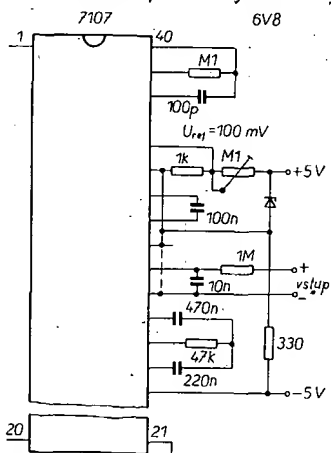
Na obr. 362 je zapojení ICL7107 s vnějším zdrojem referenčního napětí. Je-li vstup INLO spojen s vývodem common, je potřebné korigovat součtové napětí. Pokud vstup common není spojen se zemí,



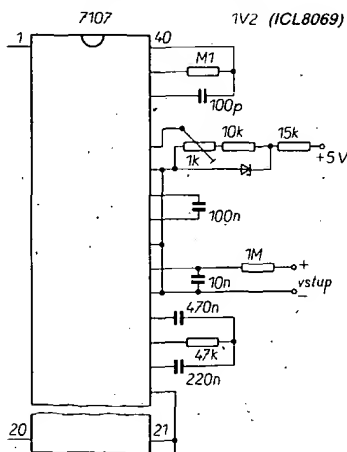
Obr. 362. ICL7107 s vnějším zdrojem referenčního napětí



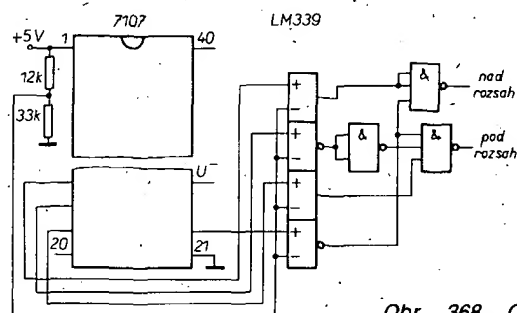
Obr. 363. Měření poměrových veličin



Obr. 364. Zapojení se Zenerovou diodou jako zdrojem U_{ref}



Obr. 365. Zapojení ICL7107 ze zdroje +5 V



může vstupní napětí „plavat“ vůči napájecímu napětí, a vstup common funguje jako předstabilizátor pro referenci. Uzemníme-li „common“, je možné uzemnit jeden ze vstupů. Na obr. 362 jsou uvedeny součástky pro rozsah vstupních napětí do 2 V.

Na obr. 363 je na vstup připojen můstek k měření poměrových veličin. Odpory rezistorů určují požadovanou citlivost.

Na obr. 364 je zapojení s vnějším zdrojem referenčního napětí se Zenerovou diodou. Je-li Zenerovo napětí diody -6,8 V a dioda má malý teplotní součinitel, může být na ní připojeno napájecí napětí 10 V. I v tomto případě můžeme INLO spojit se vstupem common nebo zemí.

Na obr. 365 je ICL7107 napájen ze zdroje +5 V, kdy je nutné použít vnější

zdroj referenčního napětí, protože napětí mezi U^+ a U^- není dostatečné pro funkci vnitřního zdroje referenčního napětí.

Na obr. 366 je obvod ICL7106 použit pro digitální teploměr. Křemíkový tranzistor, zapojený jako dioda, má teplotní součinitel 2 mV/°C. Teploměr lze kalibrovat ponořením tranzistoru do ledové tříště, prvním potenciometrem se nastaví na displeji 000.0. Poté umístíme tranzistor do vařící vody a druhým potenciometrem nastavíme na displeji 100.0.

Na obr. 367 je zapojení ICL7106 pro získání signálu „nad rozsah“ a „pod rozsah“ a na obr. 368 je totéž zapojení pro ICL7107. Komparátor LM339 je použit jako převodník logických úrovní pro displej.

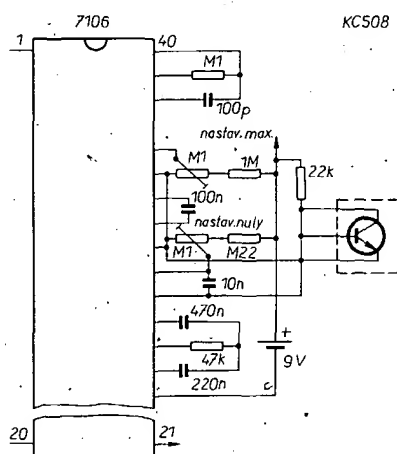
Na obr. 369 je zapojení převodníku střídavého napětí na stejnosměrné. Signál na vývodu test (37) je použit jako součtová referenční úroveň pro zajištění kompatibility s operačním zesilovačem. Pro buzení displejů s velkým odběrem (až 40 mA) je nutné mezi výstup pro displej a displej zapojit IO 7407 podle obr. 370 (pro každý segment jeden invertor).

Obvody ICL7116 a ICL7117

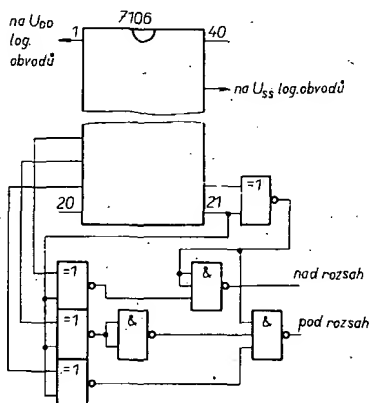
Obvody ICL7116 a ICL7117 se liší od obvodů ICL7106, ICL7107 tím, že místo vývodu U^+ je na tomto vývodu HLDR (řízení snímání), vývod U^+ je místo REFLO, který je vypuštěn a jeho funkci zastává vývod common (analogová zem). Signálem na vstupu HLDR je možné měřenou veličinu uchovat na displeji. Referenční vstup je nepřímo spojen s „common“. Při „1“ HLDR nepřebírá střadač další informace. Obvod realizuje plynulý převod A/D a výsledek není zaznamenán ve střadači, je-li „0“ na HLDR. Vstup HLDR může zůstat nezapojen a nebo může být spojen s výstupem test u ICL7116 nebo se zemí u ICL7117, když chceme, aby výsledek byl trvale indikován displejem. Vstup HLDR je kompatibilní s obvody CMOS a odpor mezi ním a výstupem test nebo zemí je 70 kΩ. Základní zapojení ICL7116 a ICL7117 je na obr. 359.

Obvody ICL7126 a ICL7136

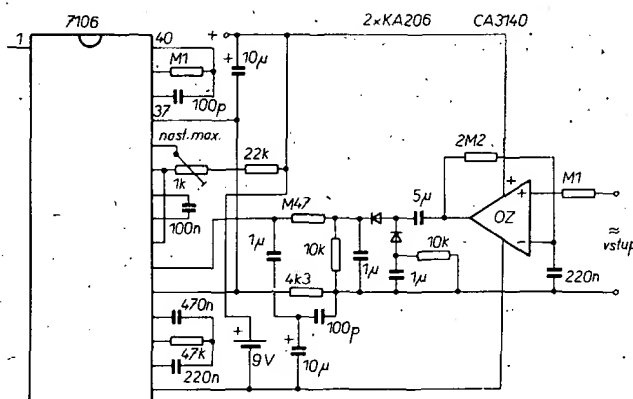
Obvody ICL7126 a ICL7136 se od obvodu ICL7106 liší podstatně menším příkonem, takže doba života a použité baterie bude delší. Příkon byl zmenšen zmenšením klidového proudu budících zesilovačů a integrátoru na 6 μA. Odpor integračního rezistoru je nutné zvětšit na 1,8 MΩ pro rozsah 2 V a na 180 kΩ pro rozsah 200 mV. Rozkmit integrátoru je ±2 V.



Obr. 366. Digitální teploměr s ICL7106



Obr. 367. Obvod pro získání signálu „nad rozsah“ a „pod rozsah“ u ICL7106



Obr. 368. Obvod pro získání signálu „nad rozsah“ a „pod rozsah“ u ICL7107

Obr. 369. Zapojení usměrňovače střídavého napětí

Integrační kondenzátor je 47 nF pro 3 čtení/s a 150 nF pro 1 čtení/s. Abychom vykompenzovali zpoždění komparátoru, lze do série s integračním kondenzátorem zapojit rezistor 750 Ω . Při $U_{ref} = 341$ mV bude odpor integračního rezistoru 330 k Ω . Obvod ICL7136 je zdokonalenou verzí ICL7126, u něhož je eliminován přesah rozsahu a hysterese.

Obvod ICL7135, 4,5místný převodník A/D

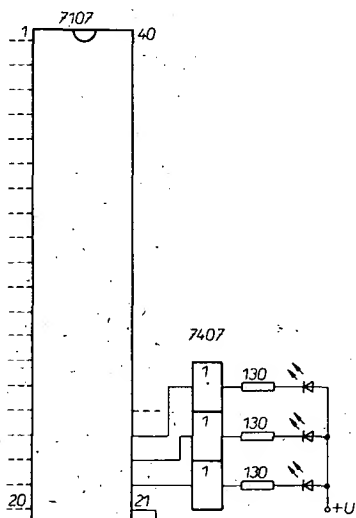
ICL7135 je přesný převodník A/D s multiplexovanými výstupy BCD a budičí čísel, který k převodu používá metodu dvojitě integrace a má přesnost ± 1 LSB při 20 000 čítáních. Rozsah vstupního napětí je 2,0000 V, obvod má automatické nulování, automatickou indikaci polarity, umožňuje poměrová měření, má téměř ideální diferenční linearitu a skutečný diferenční

vstup. Přesnost automatického nulování je lepší než 10 μ V, drift nuly menší než 1 μ V, vstupní proud 10 pA a chybu menší než jedno čítání. Flexibilita multiplexových výstupů BCD je rozšířena přidáním vývodů STROBE, OVERRANGE, UNDER-RANGE, RUN/HOLD, BUSY, které umožňují tento obvod použít jako interface pro mikroprocesor nebo UART. Stejně jako u dříve popsaných převodníků A/D je obvod rozdělen na dvě části: analogovou a digitální (základní zapojení ICL7135 je na obr. 371).

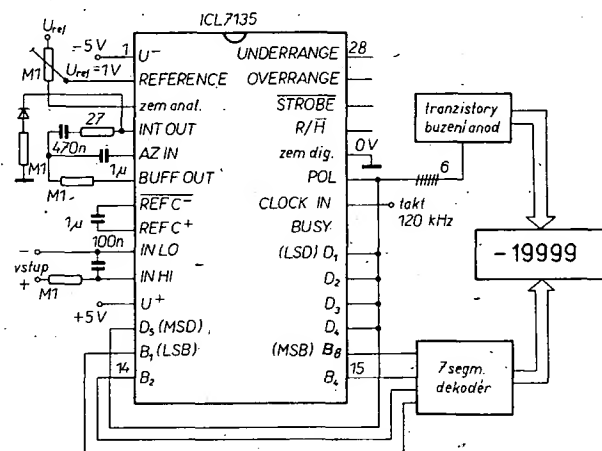
Generátor impulsů

Na obr. 372 je IO_1 zapojen jako generátor taktu, je to spouštěný astabilní multivibrátor, u něhož je kmitočet výstupního signálu (2 Hz až 1 MHz) závislý na poloze P_1 a P_2 (a též na napájecím napětí). Je-li spínač S sepnut a T_1 v horní poloze, AMV s IO_1 kmitá „volně“ a pracuje jako generátor pravouhlého signálu. Je-li spínač S rozpojen, lze AMV spouštět přes vstup

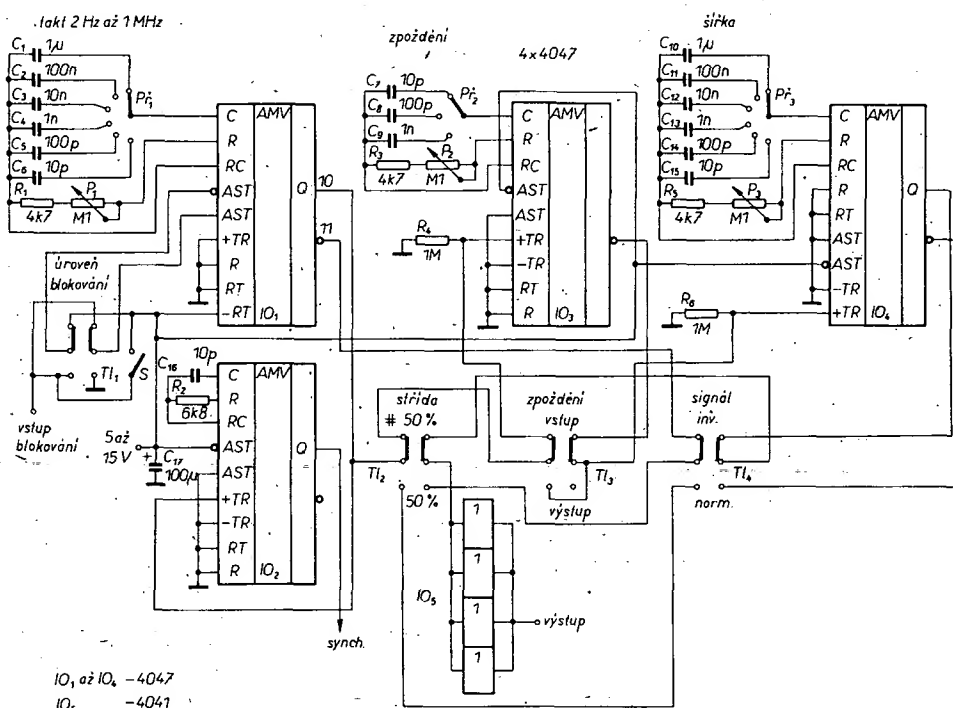
„spouštění“. Kromě toho lze tlačítkem T_1 nastavit požadovanou polaritu vstupního signálu. Na vývodech 10, 11 je výstupní signál generátoru. Signál z výstupu Q je veden do IO_2 a přes T_2 v poloze 50 % a T_4 v poloze „norm“ na oddělovací stupeň s IO_5 . IO_2 je zapojen jako spouštěný monostabilní multivibrátor, který generuje z výstupního signálu IO_1 krátké impulsy, které jsou určeny pro spouštění osciloskopu připojeného na výstup „synch“. Jako spouštěné astabilní multivibrátory pracují i IO_3 a IO_4 nejdříve k funkci IO_4 . Je-li tlačítko T_2 v horní poloze a T_3 v poloze „výstup“, je taktem spouštěn IO_4 . Nastavením P_3 a P_4 je určena šířka nebo střída impulsu v rozsahu 1,5 μ s až 200 ms. Podle polohy T_4 je na oddělovací stupeň IO_5 přiveden invertovaný nebo neinvertovaný signál (v poloze „norm.“). Je-li T_3 v poloze „výstup“, bude IO_3 spouštěn taktem. Přepínačem P_2 a potenciometrem P_2 lze nastavit zpoždění výstupního signálu od 1,5 μ s do 250 ms (oproti signálu na výstupu „synch.“). Výstupní signál z IO_3 spouští IO_4 .



Obr. 370. Připojení displeje s velkým odběrem

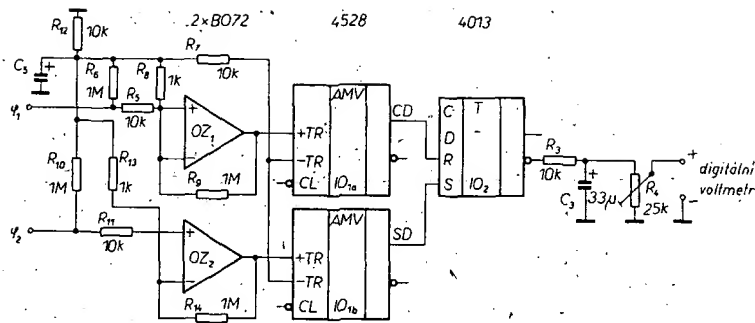


Obr. 371. Zapojení voltmetru s ICL7135



IO_1 až IO_4 - 4047
 IO_5 - 4041

Obr. 372. Impulsní generátor



Obr. 373. Měření fázového úhlu

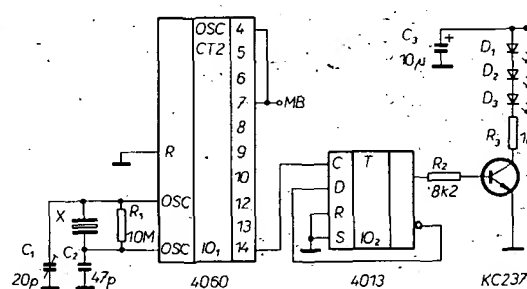
Měření fázového úhlu

Potřebujeme-li stanovit fázový vztah mezi dvěma nf signály, můžeme použít osciloskop nebo zapojení na obr. 373. Oba vstupní signály po zesílení v OZ₁, OZ₂ mají rozkmit rovný napájecímu napětí. Oba omezené signály jsou vedeny do dvojitého monostabilního klopného obvodu IO₁. Kladnou hranou impulsu vzniklém v IO₁, je klopný obvod IO₂ nastaven (φ₂) nebo je vynulován (φ₁). Jsou-li oba vstupní signály ve fázi, pak je IO₂ v nedefinovaném stavu, protože $Q = \bar{Q} = „1”$ při $C_D = S_D = „1”$. Monostabilní klopné obvody jsou spouštěny kladnou hranou vstupního signálu, takže doba mezi nastavením a nulováním odpovídá periodě. Doba mezi impulsy pro nastavení a nulování je úměrná fázi od φ₂ do φ₁ během jedné celé periody. Napětí na R₄ je úměrné fázovému úhlu mezi φ₂ a φ₁. Při nastavování se vstup φ₁ spojí přes invertor se vstupem φ₂ a trimrem R₄ se nastaví na výstup 1,8 V. Pak 1 V na digitálním voltmetru odpovídá úhlu 100°. Vstupní napětí pro monostabilní klopné obvody musí být větší, než 10 V. S použitým operačním zesilovačem typu BO72 je možné měřit vstupní nf napětí od 5 mV.

Obvody CMOS ve spotřební elektronice

Stroboskop pro gramofon

Na obr. 374 je zapojení krystalem řízeného stroboskopu pro gramofon. IO₁ je oscilátor s děličem 2¹⁴. Při krystalu 3,2768 MHz je na výstupu IO₁ signál o kmitočtu 200 Hz, který se dělí 1:2 v IO₂, na jehož výstupu bude signál 100 Hz se střídou 1:1. Protože výstupní proud IO₂ je malý, je nutné použít pro LED zesilovač T₁, jehož bazový proud je omezen rezistorem R₂ a kolektorový rezistorem R₃. Proud svítivými diodami je asi 40 mA, aby bylo dosaženo dostatečného jasu diod LED.



Obr. 374. Stroboskop pro gramofon

dva a barva první zhasnuté LED určuje, které další dvě LED stejné barvy musí onen hráč zhasnout. Kdo první zhasne všechny tři své LED, vyhrává.

Při nulování je nastaveno všech šest klopných obvodů na nulu a rozsvítí se všechny diody. Multivibrátor H₁, H₂ řídí taktem 800 Hz čítač 4017, na jehož výstupu se objeví postupně úrovně „1“. Při krátkém stisku tlačítka T₁ bude na výstupu klopného obvodu H₃, H₄ taktovací impuls. Ten výstup čítače, na němž je právě úroveň „1“, může přes hradlo OR nastavit klopný obvod tak, že zhasne LED na jeho výstupu. Zpětná vazba z výstupu klopného obvodu na vstup hradla OR zajišťuje, že i při dalších taktovacích impulsích zůstane příslušný klopný obvod ve stejném stavu.

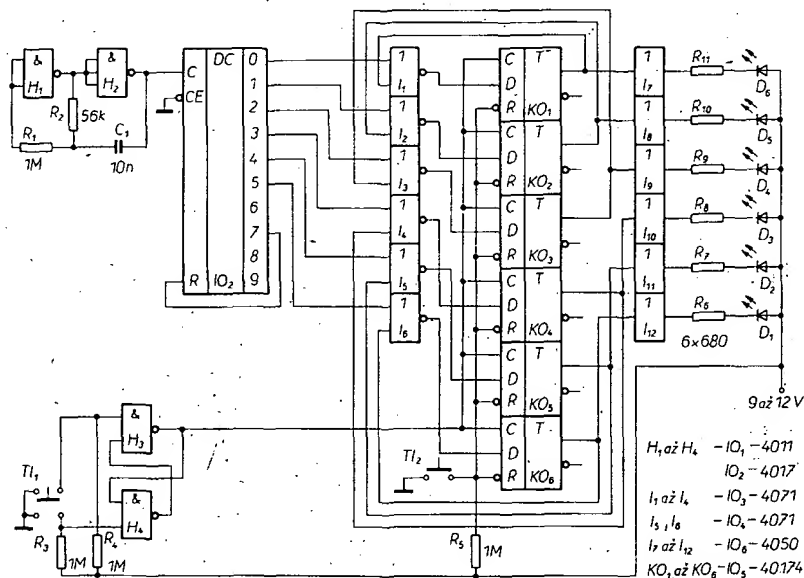
Hra LOV

Na obr. 376 je zapojení hry LOV, která je obdobou hry „námořní bitva“. Hra se ovládá dvěma senzorovými tlačítky. Při „stlačení“ tlačítka START přejde výstup H₁ na úroveň „1“. Tímto signálem je spouštěn monostabilní klopný obvod H₂, H₃, jehož doba překlopení je určena členkem C₁, R₂ a v našem zapojení je pět až deset sekund. Během této doby svítí LED D₅ (pozor!). Při stisku tlačítka START je přes H₄ vynulován klopný obvod H₇, H₈. Úroveň „0“ na vstupu CE (clock enable) IO₄ a IO₅ uvolňuje vstup čítače. Impulsy z oscilátoru H₁₀, H₁₁ jsou počítány do té doby, než se vynuluje klopný obvod H₂, H₃. V tomto okamžiku se změní stav na vstu-

Elektronický biliár

Koule v biliáru jsou nahrazeny na obr. 375 svítivými diodami. Obvod pracuje jako generátor náhody. Po vynulování (tlačítkem T₁) se rozsvítí všechny diody. Poté se tlačítkem T₁ spustí hra a jedna z diod může zhasnout nebo může zůstat rozsvícená.

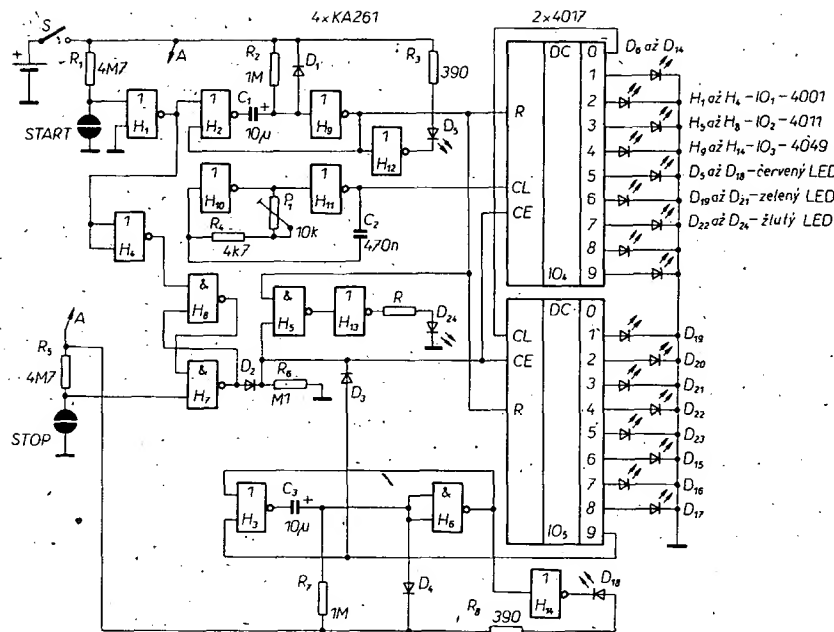
Hru je možné hrát dvěma způsoby: Při prvním hráč hraje do doby, než zhasnou všechny LED a počítá se počet potřebných stisknutí T₁, nebo při druhém hrají



Obr. 375. Elektronický biliár

pech reset (RE) čítačů a současně zhasne LED D₉. Kmitočet oscilátoru H₁₀, H₁₁, kterým je určeno tempo hry, lze měnit trimrem P₁. Diody LED připojené na výstupu čítače ukazují jeho stav. Vstup CL IO₅ je spojen s výstupem „0“ čítače IO₄, takže stav IO₅ se po každém úplném čítání IO₄ zvětší o jednu, takže lze čítač označit jako dvoudekádový, u něhož IO₄ udává jednotky a IO₅ desítky.

Když hráč po stisku tlačítka START nic nepodnikne, přejde po určité době výstup Q IO₅ na úroveň „1“, která spustí druhý monostabilní klopný obvod H₃, H₆ a na 5 až 10 s se rozsvítí LED D₁₈ (zásah!). Kromě toho je přes D₃ zablokován čítací vstup IO₄, IO₅, takže čítač zůstane v nezměněném stavu. Po překlopení monostabilního



Obr. 376. Hra LOV

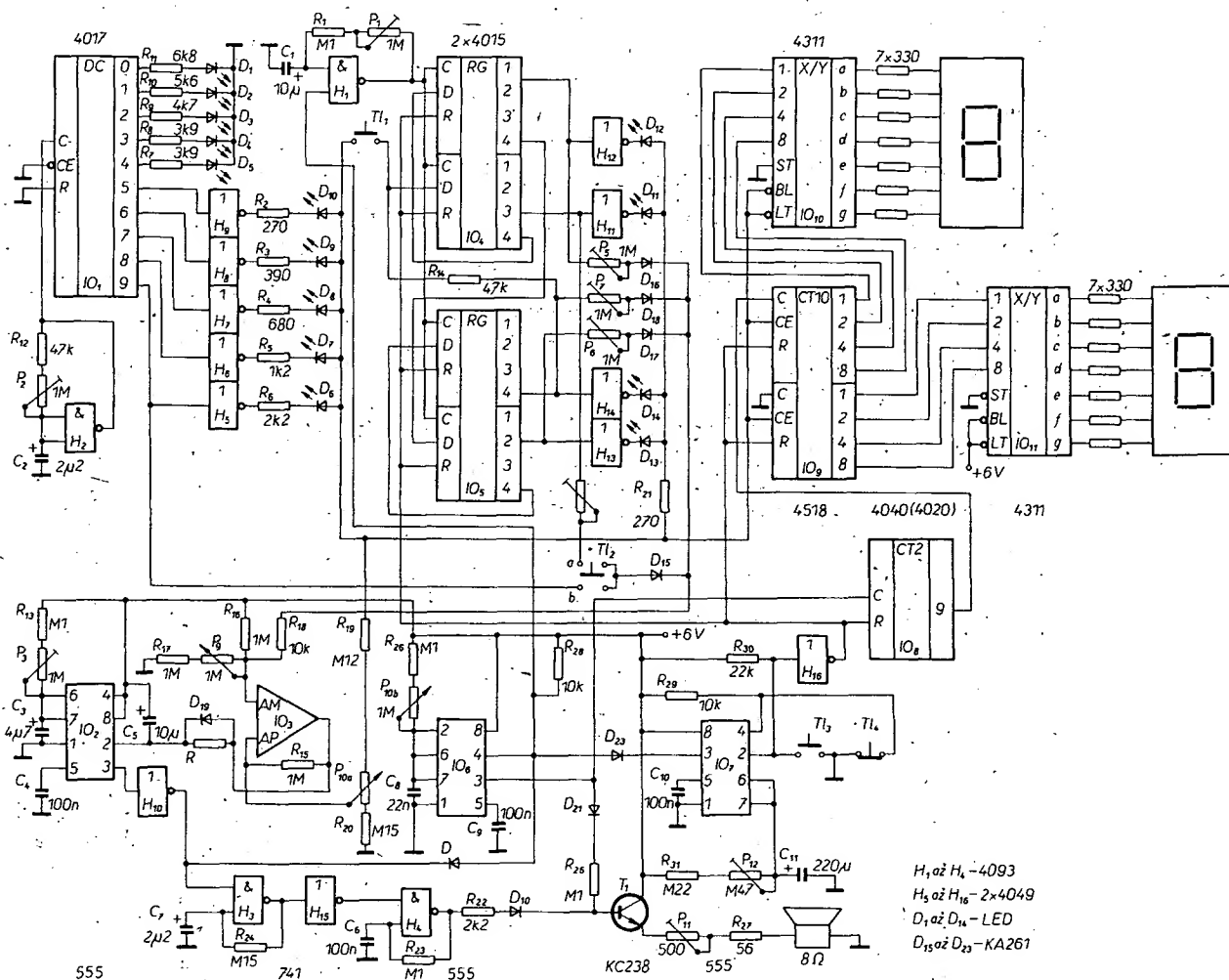
klopného obvodu H_3 , H_6 všechny diody LED zhasnou a hra může být znovu nastartována.

Čítací cyklus se přerušuje senzorovým tlačítkem STOP. Po jeho „stisku“ bude na výstupu H_7 úroveň „1“, takže vstupy čítání

se zablokují. Diody LED ukazují dočítaný stav, kterým lze vyjádřit počet neúspěšných zásahů. Při „stisku“ druhého senzoru se vynuluje KO H_2 , H_9 a rozsvítí se D_{24} , která indikuje, že neplatný zásah byl již jednou proveden. Vyhrává ten, kdo má nejmenší počet bodů za neplatné zásahy.

Na obr. 377 je zapojení dopravního trenážeru. Jako plynový pedál je použit potenciometr P_{10} , jehož stupnice je ocejchována v km/h. Potenciometrem se nastavuje taktovací kmitočet a také hluk imitující motor. Dělením a dekódováním signálu taktovacího kmitočtu dostaneme na displeji ujetou vzdálenost v km. Úkolem hráče je ujet co nejdelší vzdálenost. Toho ovšem nelze dosáhnout při jízdě na plný plyn (stejně jako ve skutečném provozu), jízda má určité omezující činitele. Omezení jsou indikována diodami D_{12} (hrboly na silnici), D_{13} (omezení rychlosti na 70 km/h) a D_{14} (zatáčka a omezení na 50 km/h). „Pojedeme-li“ rychleji, ozve se z reproduktoru varovný tón. Při překročení omezujících podmínek přestane čítat čítač kilometrů. Tlačítkem T_1 lze programovat omezení, která jsou závislá na počtu stisků T_1 . Aby byla hra realistická, je při hře možnost předjíždět vozy jedoucí např. rychlostí 60 km/h. Sloupec diod D_1 až D_{10} přitom znázorňuje protijedoucí vozidla. Světelný bod běží od D_1 k D_{10} a mění při tom svůj čas. Není-li ukončeno předjíždění (tlačítko T_2) do doby, kdy se rozsvítí D_{10} , srazíme se s protijedoucím vozidlem, což je slyšet z reproduktoru. Tlačítkem T_4 můžeme hru předčasně ukončit.

Obvod IO_6 je generátor taktu pro počítací ujetých kilometrů (IO_8 , IO_9 , IO_{10} , IO_{11} , oba displeje) a pro generátor hluku napodobujícího motor (reproduktor v emitoru T_1). Monostabilní multivibrátor IO_7 určuje



Obr. 377. Dopravní trenážer

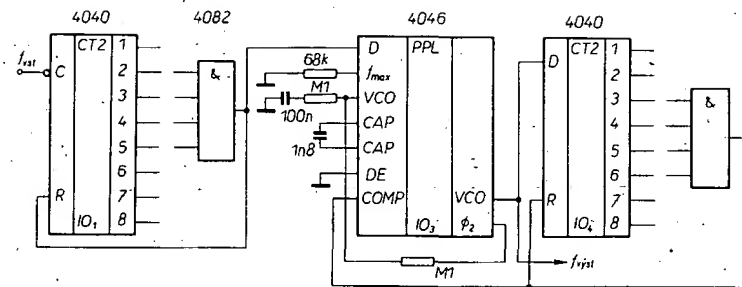
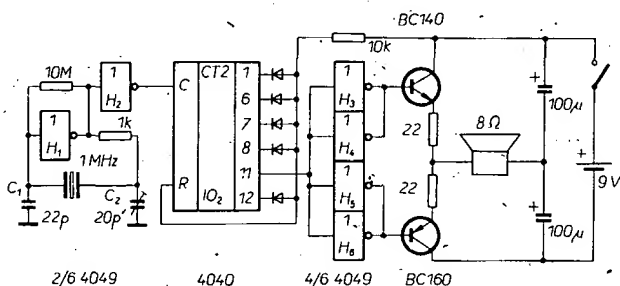
dobu hraní. Překážky, tlačítko T_2 v poloze a, zapojují do hry posuvný registr IO_4 , IO_5 . Na jeho výstupech připojené LED označují, o jakou překážku se jedná. Když hráč příslušné rozsvícené diody přehlédne nebo na ně nereaguje, začne pracovat komparátor IO_3 , který při rychlosti nastavené P_{10} , neodpovídající omezujičím podmínkám (z posuvného registru), překlápí a spustí monostabilní multivibrátor IO_2 . Ten zablokuje takt pro čítač ujetých kilometrů, zablokuje generátor taktu pro posuvný registr H_4 a spustí generátor varovného tónu H_2 , H_3 . Během této doby se nemůže změnit „překážka“. Doba je nastavena časovou konstantou článkem P_8 , C_5 . Maximální rychlost se nastavuje potenciometrem P_9 . Při předjíždění je T_2 v poloze b a do obvodu komparátoru se připojí IO_1 , na jehož výstupech je pět LED buzeno přes invertory a pět bez invertorů, takže diody D_1 až D_{10} mají různý jas, protože jimi protéká různý proud. IO_1 je řízen z generátoru s hradlem H_2 . Pro P_{10} je použit tandemový potenciometr, který „převádí“ jednoduše „rychlost“ na stejnosměrné napětí. Trimrem P_1 se nastavuje rychlost, s jakou po sobě mají následovat jednotlivá omezení, P_2 rychlost protijezdy, P_3 doba nepočítání kilometrů, P_4 rychlost předjíždění vozů (60 km/h), P_5 rychlost na zničené vozovce, P_6 největší rychlost, P_7 (zatáčka) omezení na 50 km/h, P_8 doba střetu, P_9 omezení dané předpisem (90 km/h), P_{10} je elektronický plyn, P_{11} řídí hlasitost hluku a varovného tónu, P_{12} dobu hraní, T_1 – nastavení překážek před startem, T_2 – předjíždění, T_3 START, T_4 nulování.

Ladička

Při ladění nástrojů se používají obvykle mechanické ladičky na komorní „a“ (440 Hz). Na obr. 378 je zapojení ladičky pro 440 Hz s obvody CMOS. Krystalový oscilátor H_1 , H_2 svým výstupním signálem budí taktovací vstup děliče 2^{12} (IO_2). Z výstupu Q_{11} IO_2 jsou buzeny oddělovací stupně H_3 , H_4 , H_5 , H_6 , jejichž výstupní signál budí koncové tranzistory T_1 , T_2 , mezi jejich emityry je zapojen reproduktor. Kmitočet lze přesně nastavit kondenzátorem C_2 . Dělicí poměr je 1,2273. Odběr z baterie pro celé zařízení je 65 mA.

Obvod pro varhany

Na obr. 379 je zapojení pro generování temperovaných tónů. Vstupní signál o kmitočtu f_{vst} je zde použit jako kmitočet referenční. Výstupní signál o kmitočtu f_{vyst} je dělen příslušným děličím poměrem a je veden na vstup fázového komparátoru, na jehož výstupu dostáváme signál pravouhlého průběhu s proměnným dělicím poměrem. Dělicí poměr je určen rozdílem



Obr. 379. Obvod pro generování temperovaných tónů

fází obou vstupních signálů fázového komparátoru. Následující dolní propust mění poměr impuls-mezer na stejnosměrné napětí, kterým je řízen VCO (napětově řízený oscilátor). Obvody 4040 a 4082 jsou realizovány programovatelné děliče. Výstupy 4040 musíme propojit se vstupy hradla AND 4082 podle tabulky.

Binární tvar pro dané dělicí poměry

Dělicí poměr	IO ₄								IO ₁							
	vývody															
	13	4	2	3	5	6	7	9	13	4	2	3	5	6	7	9
16:15	0	0	0	1	0	0	0	0	0	0	0	0	1	1	1	1
135:128	1	0	0	0	0	1	1	1	1	1	0	0	0	0	0	0
25:24	0	0	0	1	1	0	0	1	0	0	0	1	1	0	0	0
33:32	0	0	1	0	0	0	0	1	0	0	1	0	0	0	0	0
12:11	0	0	0	0	1	1	0	0	0	0	0	0	1	0	1	1
27:25	0	0	0	1	1	0	1	1	0	0	0	1	1	0	0	1
89:84	0	1	0	1	1	0	0	1	0	1	0	1	0	1	0	0

Nezapojené vstupy musí být spojeny s U^+ . Při dosažení nastaveného dělicího poměru bude na výstupu 4082 úroveň „1“ a čítač se vynuluje. Z tabulky vyplývá, že výstupy 4040, které jsou na úrovni „1“, je nutné spojit se vstupy 4082, jejíž nepoužité vstupy musíme spojit s U^+ . Pro temperované ladění potřebujeme 11 těchto obvodů.

Základním tónem bývá C, tento tón můžeme získat v zapojení podle obr. 380. Vstupní signál pro dělič má kmitočet 2 MHz. Ostatní tóny jsou odvozeny děliči 1:2 podle obr. 381. V daném zapojení je regulační konstanta smyčky PLL asi 100 ms, obvod PLL pracuje v rozsahu kmitočtů 6 až 24 MHz a přesnost kmitočtu

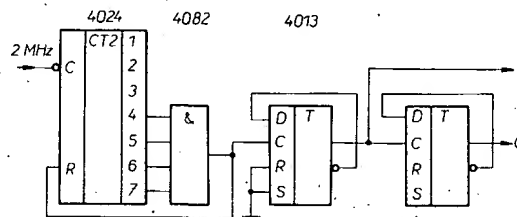
je lepší než 0,085 %. Generátor PLL má spotřebu 50 mA při 15 V. U posledních pěti stupňů je nutné zvětšit kondenzátor 1,8 nF na 3,3 nF a 100 nF na 470 nF.

Řídicí obvod světel pro hudební soubory

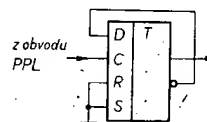
Na obr. 382 je zapojení řídicího modulu pro světelné efekty. Signály základních generátorů 50 Hz – H_1 , 500 Hz – H_2 a 2 kHz – H_3 jsou vedeny přes elektronické spínače ES_1 , ES_2 , ES_3 na výstupní přepínač Pr_3 . Podle polohy přepínače Pr_3 dostaneme různé rychle běžící světlo, nebo světelné záblesky, nebo kmitočtové závislé rozsvícení. Z výstupu přepínače přes P_2 je buzen modul se spínací žárovky. Signály za spínače ES_1 , ES_2 , ES_3 se počítají na diodách D_4 , D_5 , D_6 . Diody D_1 , D_2 , D_3 počítají signály z generátorů H_1 , H_2 , H_3 při provozu „záblesky světla“. Rychlost probíhajícího světla a kmitočet záblesků je nastaven potenciometrem P_1 v oscilátoru H_4 , který řídí spínání ES_4 (spínač záblesků) a dodává taktovací impulsy IO_3 . Aby IO_3 mohl pracovat jako kruhový čítač, musíme spojit vývod 11 (výstup 3) se vstupem RESET (vývod 15). Z čítače jsou využity jen výstupy 0, 1, 2 (vývody 3, 2, 4). Hradla H_5 , H_6 , H_7 jsou tyto signály invertovány. Přepínačem Pr_2 se volí neinvertované nebo invertované signály a přepínačem Pr_1 směr pohybu světla.

Vysílač dálkového ovládání

Vysílač na obr. 383 používá IO U806 z NDR. Na vývodu 11 se po stisknutí

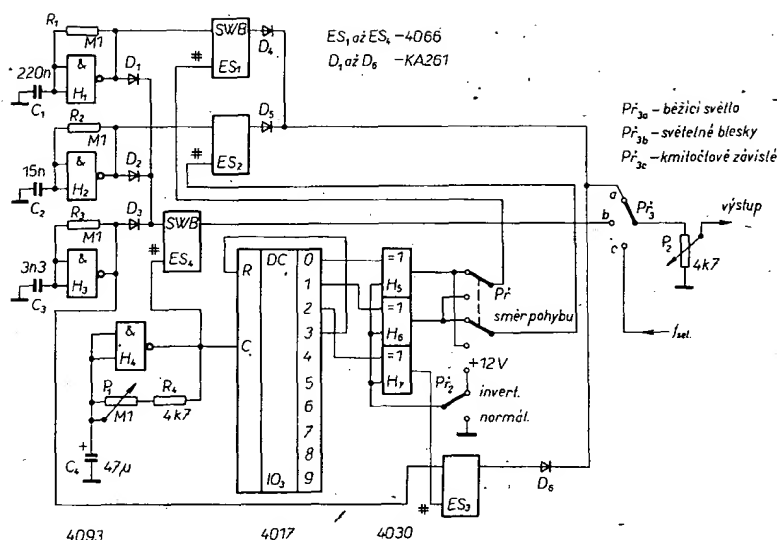


Obr. 380. Obvod pro tón C



Obr. 378. Ladička

Obr. 381. Dělič 1:2



Obr. 382. Řídicí obvod světelných efektů

kteréhokoli tlačítka objeví sériově impulsní šířkový kódovaný signál. Na vývody 9 a 10 je připojen obvod LC, který s vnitřním oscilátorem kmitá na 4 MHz. Signál oscilátoru se dělí 1:64 \pm 14 %. Vývody 1 až 8 jsou vstupy matice tlačítek a na vývody 16 až 23 jsou vyvedeny budiče matice tlačítek. Z 31 možných povelů je využito 20. Pověly jsou zadávány tlačítky, která jsou propojena na desce s plošnými spoji do matice. Výstupní signál z vývodu 11 je přes budič T₁ veden na zdroj konstantního proudu s T₂. LED D₂ pracuje jako referenční dioda a jako indikátor funkce. V kolektoru T₂ jsou zapojeny infračervené LED D₃, D₄, které vzhledem k malé šířce impulsů mohou pracovat s impulsním proudem až 1,5 mA. Tím je dosaženo velké účinnosti a velkého vyzářeného výkonu. Kondenzátorem C₅ = 220 μF se šetří baterie, neboť C₅ dodává špičkový proud pro D₃, D₄. Přepínačem na vývodu 13 lze změnit startovací bit a tak z jednoho vysíláče můžeme ovládat např. televizní a rozhlasový přijímač.

Časoměrná technika s obvody CMOS

Oborem, v němž nalézájí obvody CMOS nejširší uplatnění, je bezesporu současná

časoměrná technika. Kromě jejich univerzálnosti, tj. jejich rozsáhlým aplikačním možnostem a dobré odolnosti vůči rušení se zejména oceňuje velmi malý příkon v oblasti relativně nízkých kmitočtů, v které pracuje většina časoměrných zařízení a jejich schopnost pracovat při velmi malém napájecím napětí. Modifikace technologií CMOS s hliníkovými a křemíkovými řídicími elektrodami umožňují vyrábět časoměrné obvody, které zaručují správnou funkci při napájecím napětí kolem 1 V. Některé části těchto obvodů pracují ještě při napětí menším než 0,8 V.

Odběr proudu u moderních hodinových časoměrných obvodů CMOS, navržených pro analogové a číslicové „křemenné“ hodinky, je v rozmezí 1 až 3 μA při jmenovitém napájecím napětí 1,5 V. Obvody bývají nejčastěji napájeny jedním stříbrozinkovým článkem s rozměry Ø 7,9 x 3,6 mm (celkový objem 176 mm³, kapacita 42 mA h).

Vývoj technologií CMOS přispěl k mimořádně rychlému rozvoji komerční časoměrné techniky. Dnes se pro elektronicko-mechanické náramkové hodinky, elektronické hodinky, budíky, stolní a nástěnné hodinky řízené krystalem výlučně používají časoměrné obvody CMOS v různých modifikacích. V průmyslových aplikacích se používají i jiné typy obvodů,

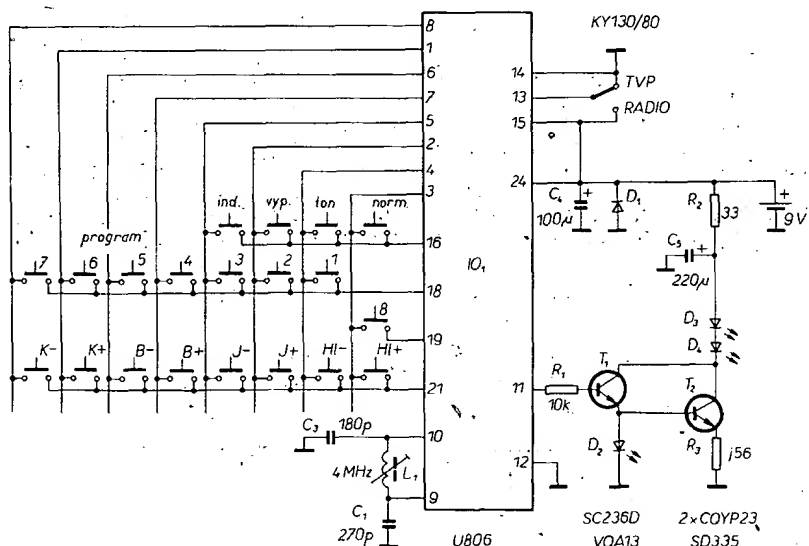
a to zejména obvody MOS s kanálem p a obvody MOS s kanálem n. Jednodušší, tzv. analogové časovací obvody jsou zhotovovány převážně s využitím bipolárních technologií.

V současné době je průmyslově vyráběn široký sortiment nejrůznějších integrovaných obvodů pro časoměrnou techniku. Zajímavé je, že se v tomto oboru doposud neprosadila standardizace, tzn. že nebyly vytvořeny řady na sebe navazujících obvodů, vyráběných větším počtem výrobců. Řídkou výjimkou jsou i tzv. ekvivalenty, vyráběné různými výrobci, jako např. rozšířený univerzální časovací obvod 555 (dvojice těchto obvodů 556), který je v bipolární verzi vyráběn řadou světových firem. Do technologie CMOS byl tento obvod převeden firmou Intersil, která ho dodává pod označením ICM7555 (ICM7556). Technologie CMOS přinesla kromě některých dalších výhod menší odběr proudu z napájecího zdroje (typicky 80 μA, bipolární obvod 555 má odběr 3 mA). To, že se neprosadila standardizace integrovaných obvodů CMOS pro časoměrnou techniku lze kromě konkurenčních motivů vysvětlit i mimořádným tempem rozvoje oboru s inovačním cyklem v rozmezí tří až pěti let.

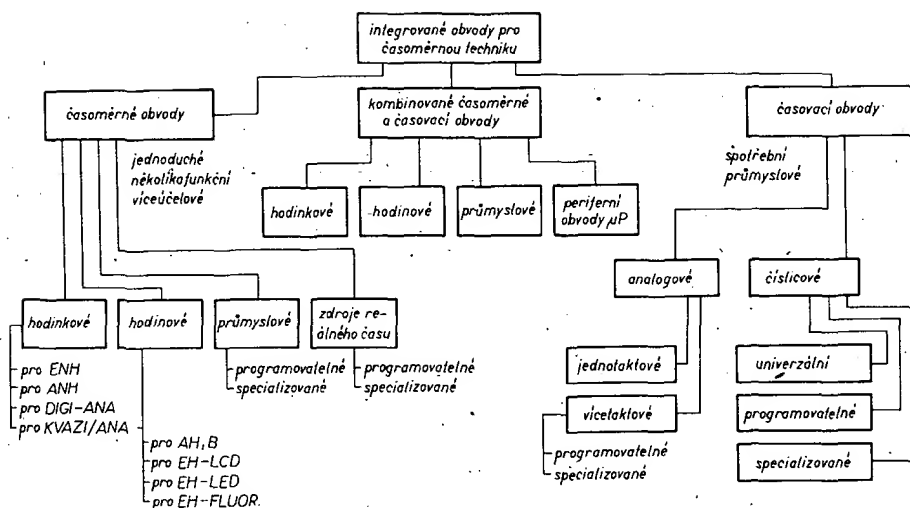
Integrované obvody pro časoměrnou techniku a příbuzné obory a aplikace mohou být rozříděny do tří skupin (obr. 384).

1. Časoměrné obvody tvoří nejrozšířenější skupinu. Jsou určeny k realizaci určitého typu hodin nebo hodinek. Obvody jsou zpravidla vybaveny zčásti integrovaným oscilátorem, řízeným piezokrystalovou jednotkou (PKJ), pracujícím na kmitočtu f₀, za nímž následuje řetězec děličů kmitočtu s výstupními impulsy o tzv. základním kmitočtu f_z. V obvodech pro elektronické časoměrné zařízení jsou impulsy o základním kmitočtu zpracovány řetězcem čítačů, generujících skupinu synchronních časových stupnic. Obvody této skupiny dále obsahují dekodéry, převádějící časové informace z jednotlivých čítačů na skupiny impulsů, určených k řízení odpovídající zobrazovací jednotky. Tyto obvody dále obsahují (kromě nejjednodušších časoměrných obvodů pro analogové hodiny a hodinky) příslušnou řídicí logiku, která slouží kromě ovládání obvodů i k nastavení počátečních údajů. Některé typy časoměrných obvodů pro velké hodiny jsou řízeny nikoli z oscilátoru PKJ, ale impulsy o kmitočtu 50 Hz nebo 60 Hz, odvozenými od kmitočtu sítě.

Jednoúčelové časoměrné obvody zpravidla generují tři synchronní časové stupnice (s, min, h) a jednu až tři kalendářní stupnice (den, týden a pořadové číslo měsíce). Několika funkční časoměrné obvody mohou navíc realizovat několik doplňujících časoměrných funkcí (jako např. buzení, časové údaje pro další časová pásma, měření času – stopky atd.). Víceúčelové časoměrné obvody jsou schopny realizovat další činnosti – nejčastěji se hodinky nebo hodiny doplňují kalkulátorem nebo rozhlasovým přijímačem. Jako perspektivní se jeví doplněk časoměrného obvodu, umožňující měřit parametry některých životně důležitých funkcí, jako např. teploty a tepové frekvence srdce. Víceúčelová časoměrná zařízení (tzn. i hodinky) jsou zpravidla realizována skupinou integrovaných obvodů. Přesto není vyloučena existence jednoho čipu, VLSI, realizující všechny funkce vi-



Obr. 383. Vysílač dálkového ovládání



Obr. 384. Rozdělení časoměrných obvodů do skupin

ceúčelových elektronických hodin nebo hodinek.

V obr. 384 značí EHN – číslicové elektronické hodinky, ANH – analogové elektronické náramkové hodinky, DIGI-ANA – hodinky s číslicovou a analogovou indikací časových údajů KVAZI/ANA – elektronické hodinky s kvazianalogovou indikací, AH – analogové hodiny, B – analogový budík, EH – číslicové elektronické hodiny s displejem LED (EH-LED), s tekutými krystaly (EH-LCD), s fluorescenčními „elektronkami“ (EH-FLUOR).

2. Časovací obvody jsou určeny k realizaci některých typů časoměrných přístrojů nebo částí nejrůznějších zařízení, určených k indikaci časových intervalů, známé nebo předem zadané délky se známým počátkem. Tyto obvody generují jednu nebo několik časových stupnic s odpovídajícími referenčními intervaly. Generovaným stupnicím jsou ve zpětném pořádku přiřazeny číselné řady. Při startu měření začíná celý časový interval. Po uplynutí intervalu nebo jeho definovaných částí je obvodem generován impuls nebo skupina impulsů. Některé časovací obvody mohou poskytovat informace o délce zbývajících, popř. uplynulých částí daného intervalu. Časová základna analogových časovacích obvodů bývá tvořena astabilním multivibrátorem a při generování jednoduchých kratších intervalů jsou tyto obvody řízeny členem RC, složeným z diskretních součástek. Přesnější číslicové časovací obvody bývají vybaveny integrovaným oscilátorem řízeným PKJ. Časovací obvod může být též řízen kmitočtem sítě. Název první skupiny, tj. analogových časovacích obvodů, není zcela přesný. Tyto obvody obsahují jak analogovou část, zejména napěťové komparátory, tak i část číslicovou, tvořenou klopnými obvody a popř. další bloky číslicového charakteru. Název této skupiny byl zřejmě odvozen od nejdůležitější části, kterou je analogový napěťový komparátor.

Číslicové časovací obvody se svou vnitřní strukturou podobají časoměrným obvodům. V porovnání s analogovými časovacími obvody jsou přesnější a mohou určovat mnohem delší časové intervaly.

3. Kombinované časoměrné a časovací obvody tvoří přechodnou skupinu mezi

časoměrnými a časovacími obvody. Běžně určují čas a současně mohou měřit zadané časové intervaly se zpětným odčítáním času. Mnohdy bývají vybaveny dalšími funkcemi včetně možnosti spínat několik výstupních kanálů s nezávislými programy spnutí a vypnutí elektrických spotřebičů.

Časové základny obvodů CMOS pro časoměrnou techniku

Časoměrný a časovací obvod v podstatě nahrazuje mechanické převodové ústrojí mechanických hodin. Další důležité části mechanických hodin, tj. generátor taktu a tzv. krok (dávkový ústrojí) jsou v elektronických časoměrných zařízeních nahrazeny elektronickým oscilátorem, jehož přesnost a další vlastnosti jako krátkodobá a dlouhodobá stabilita, teplotní charakteristiky a příkon určují v rozhodující míře výslednou přesnost celého zařízení. Podstatná část oscilátoru – časové základny uvažovaného zařízení bývá integrována zpravidla na společném čipu. Odpovídající časoměrný případně časovací obvod musí být doplněn diskretními součástkami, jejichž hodnoty určují kmitočet oscilátoru.

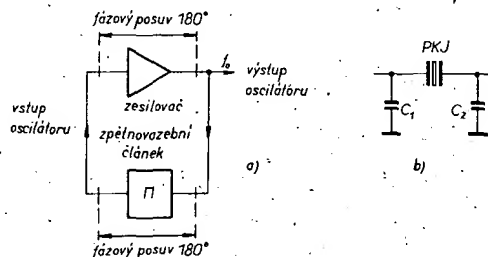
Pro méně náročné aplikace (zejména u časovacích obvodů) bývají většinou časové základny realizovány astabilním oscilátorem, jehož základní zapojení bylo již uvedeno.

Oscilátor CMOS s PKJ a s invertorem

Integrovaný oscilátor CMOS řízený PKJ je základní částí každého přesnějšího časoměrného a v mnoha případech i časovacího obvodu. Je tvořen obvykle hybridním obvodem, skládajícím se z komplementárního zesilovacího stupně, za-

pojeného jako invertor CMOS, a z obvodu zpětné vazby. Standardním kmitočtem oscilátoru f_0 elektronických a elektro-mechanických hodinek je kmitočet $2^{15} \text{ Hz} = 32\,768 \text{ Hz}$. Tento kmitočet je výsledkem kompromisu mezi odběrem proudu časoměrného obvodu, přijatelnými vlastnostmi a cenou PKJ. Hodinkový oscilátor je osazen buď tyčinkovým typem rezonátoru, kmitajícím v rovině XY, nebo častěji ladičkovým typem. Oscilátory obvodů pro větší hodiny a budíky běžně pracují s kmitočtem $f_0 = 2^{22} \text{ Hz} = 4\,194\,304 \text{ MHz}$. PKS s vyšším kmitočtem a lepší teplotní stabilitou mohl být zvolen proto, že ani potřebný příkon, ani rozměry PKJ nejsou u hodin omezujícími činiteli. V současnosti přecházejí někteří z výrobců elektronických hodin na „hodinkový kmitočet“ $32\,768 \text{ Hz}$, přestože finální výrobky jsou pak poněkud méně přesné.

Přes svoji jednoduchost a přestože zaujímá velmi malou část čipu, je oscilátor kritickým místem celého IO, neboť kromě jiného odebírá značnou část z celkového napájecího proudu. Základní obvod oscilátoru CMOS v tzv. Pierceově zapojení je na obr. 385. Podmínky pro vznik oscilací je součin napěťového zesilovače a přenosu zpětnovazebního členu větší než 1. Další podmínka vyžaduje, aby celkový fázový posuv obou členů byl násobkem 360° . Kmitočtová stabilita oscilátoru je v podstatě dána stabilitou fázové charakteristiky zpětnovazebního členu, jehož rozhodujícím prvkem je PKJ. Jak je známo, má kmitočtová charakteristika PKJ dvě charakteristické oblasti. První leží v okolí sériového a druhá v oblasti paralelního rezonančního kmitočtu. Pro oscilátory pracující se zesilovači s velkým vstupním odporem, což je případ obvodů CMOS, lépe vyhovuje režim s paralelní rezonancí. Pracovní kmitočet f_0 oscilátoru s paralelní rezonancí se nachází mezi oběma zmíněnými oblastmi a závisí na



Obr. 385. Základní obvod Pierceova oscilátoru

zatěžovací kapacitě, která je připojena paralelně k PKJ.

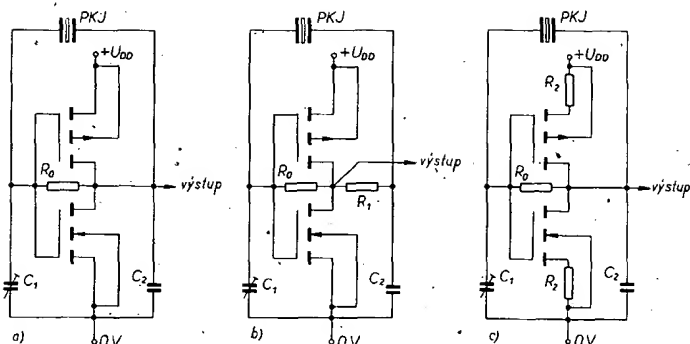
Fázový úhel zpětnovazebního členu je extrémně citlivý na změnu kmitočtu, což je podmínka pro dosažení stabilních oscilací. Oscilátor s PKJ dovolí velmi malou změnu kmitočtu i při velkých změnách fázovacího úhlu. Změny fázového posuvu fázových charakteristik zesilovacího stupně vyvolané změnami teploty a změnami napájecího napětí by měly být minimální a to zejména u přesnějších oscilátorů.

Na obr. 386 jsou tři varianty integrovaného oscilátoru CMOS s invertorem. Zesilovač je realizován komplementární dvojicí MOSFET. Součet jejich prahových napětí musí být menší než napětí napájecí U_{DD} . Pracovní bod je volen tak, aby se stejnoměrná složka výstupního napětí rovnala ss složce vstupního napětí a to $U_{DD}/2$. Předpětí je realizováno integrovaným rezistorem R_0 , jehož odpor musí být dostatečně velký, aby nezatěžoval zpětnovazební člen, a současně dostatečně malý v porovnání se vstupním odporem zesilovače. Nejčastěji se volí 10 až 20 M Ω . Rezistor je většinou realizován dvojicí komplementárních tranzistorů s „dlouhým“ kanálem, nebo vrstvou polykrystallického Si. Zisk zesilovacího stupně závisí na napětí U_{DD} , na součtu prahových napětí a na geometrii kanálů obou tranzistorů. Odběr proudu oscilátoru silně závisí na napěťovém přenosu zpětnovazebního členu. Pokud bude jeho útlum velký, bude mít signál přivedený na vstup zesilovače velkou amplitudu a oba tranzistory budou během převážné části cyklu otevřeny, což má za následek zvětšení proudu odebíraného zesilovačem. Proto je z hlediska co nejmenšího odběru proudu oscilátorem výhodné navrhnout zpětnovazební obvod s malým útlumem. Z tohoto důvodu je též vyžadován co nejmenší sériový odpor PKJ.

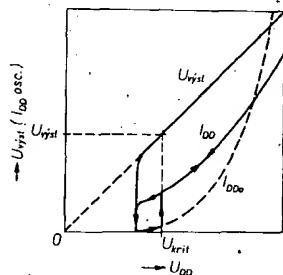
Na obr. 387 je průběh odběru proudu I_{DD} oscilátorem a výstupního napětí U_{vyst} oscilátoru v závislosti na napájecím napětí U_{DD} . Při kritickém napětí $U_{DD} = U_{krit}$ je dosaženo kritické ekvivalentní transkonduktance zesilovače. V tomto okamžiku se náhle zvětšuje napájecí proud I_{DD} oscilátoru a výstupní napětí se skokem zvětší na U_{vyst} . Zvětšení amplitudy oscilací, která se ve špičkových hodnotách blíží napájecímu napětí, je doprovázeno zvětšením výstupní vodivosti. Velké a proměnné hodnoty vodivosti ovlivňují závislost kmitočtu oscilací na změně napájecího napětí. Tento vliv může být omezen přidáním sériového rezistoru R_1 (100 až 300 k Ω) na výstup zesilovače (obr. 386b). Menšího odběru proudu a menší závislosti kmitočtu oscilátoru na změně napájecího napětí je dosaženo v zapojení na obr. 386c, kde je sériový odpor R_1 v obvodu zesilovače realizován dvěma stejnými rezistory, jejichž odpor se určuje obvykle experimentálně (R_2).

Zatěžovací kapacita, složená z kapacit sériově zapojených kondenzátorů C_1 a C_2 a parazitních kapacit hradel navazujících tranzistorů, má též značný vliv na odběr proudu obvodem a na kmitočtovou stabilitu kmitočtu oscilátoru. Větší zatěžovací kapacity zlepšují stabilitu kmitočtu, současně však zvětšují odběr proudu. Proto se zpravidla volí kapacita vstupního C_1 (bývá realizován keramickým kapacitním trimrem) asi 5 až 40 pF (nastavuje se jím kmitočet oscilátoru), kapacita výstupního C_2 přibližně 20 pF (je v novějších časoměrných obvodech integrována).

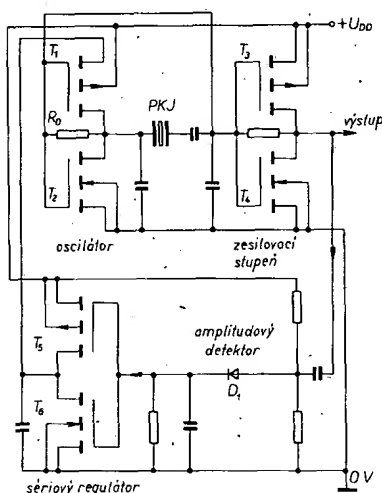
Na obr. 388 je celkové zapojení oscilátoru CMOS s invertorem, řízeného PKJ a vybaveného obvodem stabilizace výstupního napětí. Oscilátor, kmitající v ob-



Obr. 386. Tři případy skutečného zapojení Pierceova oscilátoru CMOS



Obr. 387. Závislost výstupního napětí a napájecího proudu na napětí napájecím u oscilátoru CMOS

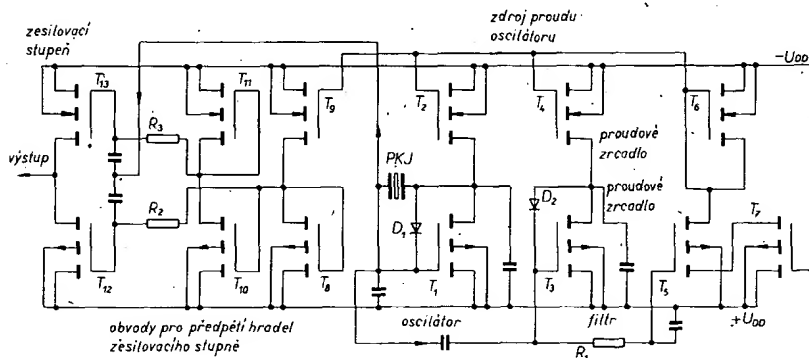


Obr. 388. Amplitudově stabilizovaný oscilátor CMOS s invertorem

lasti 4 MHz, je realizován tranzistory T_1 a T_2 . Výstupní signál je zesílen zesilovačem s komplementárními tranzistory T_3 a T_4 a po zesílení je přiveden na vstup amplitudového detektoru s diodou D_1 . Napětí z výstupu detektoru je přivedeno na řídicí elektrody dalšího stupně s T_5 , T_6 , tvořících sériový regulátor, který pracuje jako řízený zdroj napájení vlastního oscilátoru. Při zvětšení amplitudy signálu oscilátoru se zvětšuje předpětí na vstupu sériového regulátoru, což má za následek zmenšení ss proudu napájecího oscilátor se současným zmenšením amplitudy oscilací. Výhody tohoto zapojení spočívají v konstantním výstupním napětí oscilátoru s relativně malým zkršením.

Tříbodový oscilátor CMOS

V poslední době byly v souvislosti s vývojem nových typů časoměrných obvodů s extrémně malým odběrem proudu vyvinuty zdokonalené typy oscilátorů CMOS s PKJ, které mají navíc i lepší kmitočtovou stabilitu. Jedno z možných zapojení nově vyvinutého oscilátoru CMOS je na obr. 389. Oscilátor CMOS s křemíkovými řídicími elektrodami byl navržen pro oblast kmitočtů do 1 MHz. Vlastní oscilátor pracuje s aktivním tranzistorem T_1 , který je napájen ze zdroje proudu s tranzistorem T_2 . Předpětí vstupu tranzistoru oscilátoru je vytvořeno diodou D_1 . Demodulátor amplitudy je složen ze dvou „proudových zrcadel“ T_3 , T_5 a T_4 , T_6 , tvořících uzavřenou proudovou smyčku se ss proudovým zesílením větším než 1. Po přivedení napájecího napětí se proud v obou větvích T_4-T_3 a $T_5-T_6-T_7$ zvětší na maximum a je omezen odporem kanálu tranzistoru T_7 . Proud protékající tranzistorem T_2 , který je řízen hradlem se stejným potenciálem jako u tranzistorů T_4 a T_6 , stačí k aktivaci oscilátoru. Vstup oscilátoru je kapacitně



Obr. 389. Amplitudově stabilizovaný tříbodový oscilátor CMOS

Přehled některých časoměrných obvodů CMOS pro analogové hodinky, hodiny a budíky

Časoměrný obvod	Typ obvodu	Výrobce	f_o [Hz]	Typ. proud I_{DD} [μ A]	Průběh výstup. napětí (obr. 390)	T [s]	t_d [ms]	Budicí signál [Hz]	Další vybavení
MHA1116	AH,B	TESLA	4 194 304	45	a	2	—	2048, klíč.	—
MB512	AH,B	Philips	4 194 304	25	a	2	—	0,5, klíč.	START-STOP, zrychlený test
U114D	AH,B	RFT-NDR	4 194 304	50 (max)	a	2	—	1024, klíč.	STOP-NULOVÁNÍ, zrychlený test, funkce PŘISPÁNÍ
MB143	AHN	Philips	32 768	0,3	b	2	9,8	—	STOP-NULOVÁNÍ, test. výstup, zrychlený test
MB513	AH,B	Philips	4 194 304	25	b	2	32	512, klíč.	Zrychlený test
U118F	ANH,B	RFT-NDR	32 768	1,5 (max)	c	2	7,8	4096	STOP-NULOVÁNÍ
5012	ANH	ICI-USA	32 768	1,7	c	2	3,9 až 31,25	—	STOP-NULOVÁNÍ, korekce zrychlení i zpomalení volba t_d
MB126	ANH	Philips	32 768	0,3	d	30	3,42	—	STOP-NULOVÁNÍ, zrychlený test
MB522	AH,B	Philips	4 194 304	25	d	1	7,8	0,25	Zrychlený test

navázán na řídicí elektrodu tranzistoru T_3 a přes filtr R_1 i se vstupní kapacitou T_5 . Proudové zrcadlo omezí protékající proud a tato změna se přenesla na „zrcadlo“ T_4 , T_6 a na tranzistor T_2 , jehož proud je též redukován. Tímto způsobem se omezi amplituda signálu oscilátoru asi na 100 mV a tranzistor T_1 může pracovat v režimu s velmi malým zkreslením. Amplituda kmitů oscilátoru však nestačí k buzení následujícího dělicího stupně. Proto je signál tranzistoru zesilován stupněm, vytvořeným z tranzistorů T_{12} , T_{13} s minimálním nárokem na napájecí proud. Řídicí elektrody tranzistorů T_{12} a T_{13} jsou polarizovány do těsné blízkosti svých prahových napětí předpětovým obvodem ze čtveřice tranzistorů T_8 až T_{11} . Rezistory R_1 , R_2 , R_3 s velmi velkými odpory jsou realizovány ze čtveřice diod vytvořených ve vrstvě polykrytalického křemíku. Stejným způsobem jsou vytvořeny i předpětové diody D_1 a D_2 .

impulsu přerušit výstupní signály s následujícím zastavením chodu krokového motorku;

b) vstup „STOP-NULOVÁNÍ“ umožňuje po přivedení definovaného napětí k určenému vstupu přerušit výstupní signály s následujícím zastavením chodu krokového motorku. Následující rozběh (po zrušení ovládacího napětí) je časově definován, což umožňuje přesně nastavit počáteční časový údaj v sekundách, popř. minutách;

c) „TESTOVACÍ VÝSTUP“ je odvozen z řetězce dělicích stupňů a umožňuje přesně měřit a tím i nastavit kmitočet oscilátoru na jmenovitou velikost bez nežádoucího vlivu připojeného měřicího přístroje (čítače) na výsledek měření;

d) vstup „TESTOVÁNÍ“ popř. funkce „ZRYCHLENÝ TEST“ je určen k definovanému zvýšení základního kmitočtu výstupních impulsů pohonu krokového motorku. Jeho aktivací je umož-

něno podstatně zkrátit dobu měření vlastností časoměrného obvodu nebo celého mechanismu hodin (hodinek);

e) funkce „KOREKCE ČASOVÉHO ÚDAJE“ umožňuje při odpovídající aktivaci příslušného vstupu definovaně zvýšit kmitočet výstupních impulsů, napájecích krokový motorek. Odpovídající zrychlení chodu hodinek se využívá k přesnému nastavení časového údaje při zpoždění hodin. V některých případech jsou k dispozici dva stupně zrychlení „JEMNÁ KOREKCE“ a „HRUBÁ KOREKCE“. Jiné varianty zapojení umožňují snížit výstupní kmitočet (zpravidla na polovinu), a nastavit tak správnou činnost při zrychlování chodu hodin;

f) funkce „PŘISPÁNÍ“ spočívá ve zrušení sekvence budicího signálu přivedením definovaného napětí na odpovídající vstup. Po uplynutí doby určené vnitřní strukturou časoměrného obvodu se sekvence budicího signálu opakuje.

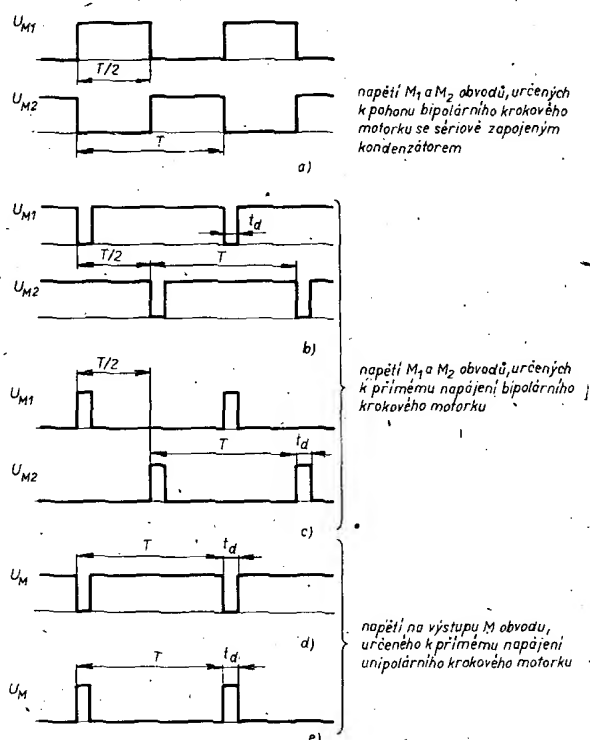
Časoměrné obvody CMOS pro analogové hodiny a hodinky s PKJ

Integrované časoměrné obvody CMOS určené pro náramkové hodinky a tzv. velké hodiny s analogovou indikací a budíky s PKJ jsou vyráběny řadou světových výrobců v nejrůznějších provedeních. Patří k nejjednodušším časoměrným obvodům a jsou složeny z několika set až tisíců tranzistorů MOSFET. Obvody obsahují integrovaný oscilátor CMOS, řetězec statických a popř. dynamických binárních dělicích buněk a výstupní obvody, určené k pohonu krokového motorku. Obvody pro budíky jsou navíc vybaveny blokem vytváření a tvarování budicího signálu požadovaného tvaru s příslušným zesilovacím stupněm a v některých případech obsahují i spínač tohoto signálu.

Na obr. 390 jsou varianty průběhu výstupního napětí, určeného k pohonu krokového motorku. Na obr. 390 navazuje tabulka, obsahující údaje o tvaru výstupních signálů některých typů časoměrných obvodů.

Integrované obvody této skupiny bývají často vybaveny některými doplňujícími funkcemi a odpovídajícími vstupy a výstupy:

a) vstup „START-STOP“ umožňuje po přivedení definovaného ovládacího



(Dokončení příště)

